

UNIVERSIDAD POLITÉCNICA DE CARTAGENA



ESCUELA TÉCNICA SUPERIOR DE INGENIERÍA DE TELECOMUNICACIÓN

PROYECTO FINAL DE CARRERA

**Medidas paramétricas en transistores de
nitruro de galio para aplicaciones de sistemas
de comunicación en alta frecuencia.**

Directores:

Juan Hinojosa Jiménez

Félix Martínez Viviente

Autor:

Álvar Ginés Legaz Aparicio

Junio de 2012

Autor: Álvaro Ginés Legaz Aparicio

E-mail: Alvar_Gines@hotmail.com

Directores: Juan Hinojosa Jiménez, Félix Martínez Viviente

Juan.hinojosa@upct.es , Felix.martinez@upct.es

Título: Medidas paramétricas en transistores de nitruro de galio para aplicaciones de sistemas de comunicación en alta frecuencia.

Descriptores: Medidas Paramétricas de transistores de alta potencia y alta frecuencia. Extracción de modelo circuital partiendo de parámetros S. Diseño e implementación de amplificadores de GaN.

Resumen:

El proyecto constará de tres partes que describen el trabajo realizado en el marco de los transistores de alta frecuencia y alta potencia.

La primera parte es un estudio de la tecnología de GaN observando las capacidades de ésta para el diseño de amplificadores de alta potencia. Esta tecnología será comparada con las tecnologías convencionales para el diseño de amplificadores de estado sólido y quedarán demostradas sus ventajas para sustituir a las tecnologías ya existentes. Tales propiedades son la elevada tensión de ruptura, elevada corriente de drenador y alta temperatura de funcionamiento.

La segunda parte del proyecto será la caracterización estática y dinámica de un transistor de tecnología GaN de alta potencia y alta frecuencia. Este paso es fundamental para extraer el modelo en pequeña señal. Este modelo se podrá utilizar en herramientas CAD tales como Spice y ADS para el diseño de circuitos.

La tercera y última parte consistirá en el diseño de un amplificador de microondas para la frecuencia de 2.1 GHz. Este amplificador será diseñado a partir de los resultados de la caracterización estática y dinámica del transistor de tecnología de GaN.

Titulación: Ingeniero de Telecomunicación.

Departamento: Electrónica, Tecnología De Computadoras Y Proyectos.

Fecha de presentación: Junio de 2012

ÍNDICE

Capitulo 1: Introducción.....	7
Capitulo 2: La tecnología GaN.....	9
2.1 Introducción.....	9
2.2 Parámetros del material.....	11
2.3 Dispositivos utilizados.....	12
2.3.1 Los HEMT.....	13
2.3.2 HEMTs de GaN con placas de campo.....	16
2.3.3. Capa dieléctrica de pasivación.....	19
2.4 Técnicas de fabricación.....	22
2.5 Problemas en los AlGaIn-GaN HFETs.....	23
2.6 Futuro de la tecnología GaN.....	24
2.7 Caracterización estática de los transistores de GaN..	26
2.7.1 Característica I-V.....	27
2.7.2 Característica Id-Vg.....	29

Capítulo 3: Modelo pequeña señal de transistores GaN.....	31
3.1 Introducción.....	31
3.2 Modelo pequeña señal.....	32
3.3 Método para la extracción del modelo pequeña señal. 	34
3.4 Extracción del modelo de pequeña señal.....	40
3.4.1 Calibración.....	41
3.4.2 Estándares de calibración.....	43
3.4.3 Modelos de error lineal y técnicas de calibración.....	46
3.5 Corrección del modelo circuital.....	49
3.6 Resultados.....	51
3.6.1 Líneas diseñadas.....	51
3.6.2 Medidas realizadas.....	53
Capítulo 4	Diseño de amplificadores de microondas.....60

4.1	Introducción.....	60
4.2	Diseño teórico.....	60
4.2.1	Ganancia.....	61
4.2.2	Estabilidad.....	67
4.3	Diseño práctico de un amplificador de microondas..	73
4.4	Conclusión	83

CAPÍTULO 1 Introducción

El auge que han experimentado las comunicaciones en los últimos años ha dado lugar a la búsqueda de nuevos dispositivos capaces de suplir las carencias hasta ahora conocidas en los dispositivos tradicionales de alta potencia para aplicaciones de microondas. Partiendo de estas necesidades en este trabajo se estudiará la tecnología de GaN, que se perfila como posible solución para las necesidades de alta potencia que los dispositivos convencionales no han podido satisfacer.

El proyecto constará de tres partes que describen el trabajo realizado en el marco de los transistores de alta frecuencia y alta potencia.

La primera parte es un estudio de la tecnología de GaN observando las capacidades de ésta para el diseño de amplificadores de alta potencia. Esta tecnología será comparada con las tecnologías convencionales para el diseño de amplificadores de estado sólido y quedarán demostradas sus ventajas para sustituir a las tecnologías ya existentes. Tales propiedades son la elevada tensión de ruptura, elevada corriente de drenador y alta temperatura de funcionamiento.

La segunda parte del proyecto será la caracterización estática y dinámica de un transistor de tecnología GaN de alta potencia y alta frecuencia. Este paso es fundamental para extraer el modelo en pequeña señal. Este modelo se podrá utilizar en herramientas CAD tales como Spice y ADS para el diseño de circuitos.

La tercera y última parte consistirá en el diseño de un amplificador de microondas para la frecuencia de 2.1 GHz. Este amplificador será diseñado a

partir de los resultados de la caracterización estática y dinámica del transistor de tecnología de GaN.

CAPÍTULO 2 La tecnología GaN

2.1 Introducción

Durante los últimos años las comunicaciones en la banda de microondas han experimentado un gran crecimiento, motivado principalmente por el auge de las comunicaciones móviles (3G, Wifi, Wimax, etc) las comunicaciones por satélite, TV de alta definición, array de radares y diversas aplicaciones militares(Figura 1).

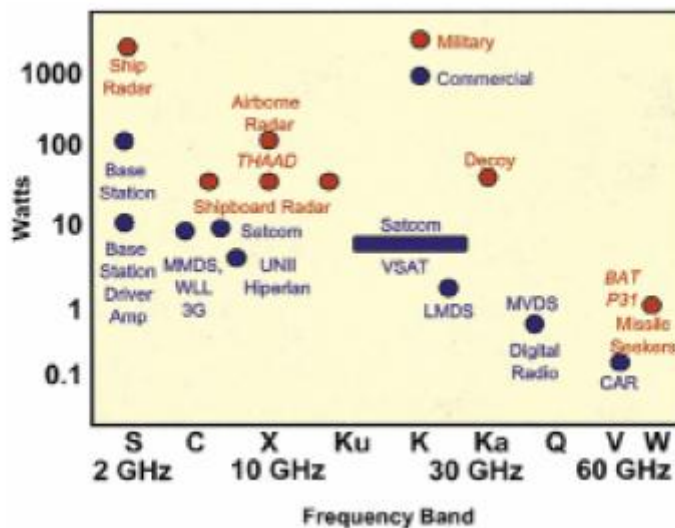


Figura 1: Aplicaciones en la banda de microondas [1, 2]

Para el sector de las telecomunicaciones es necesario disponer de una tecnología de amplificadores de potencia que sustituya los dispositivos de tecnología de Si, GaAs, y de vacío, que hasta hace pocos años eran los reinantes en la fabricación de los amplificadores de baja a alta potencia de microondas.

Las tecnologías de Si y GaAs permiten disponer de unos transistores capaces de alcanzar frecuencias de trabajo hasta 300 GHz en el caso de los GaAs, debido a la gran velocidad de su portadores (10^7 cm/s) [1]. El problema que presentan estas tecnologías es la imposibilidad de su uso como amplificadores de alta

potencia debido a tres importantes factores [1, 3].

1. Baja tensión de ruptura a causa de su escasa banda prohibida que las imposibilita para trabajar a los voltajes necesarios para suministrar la adecuada potencia de salida [1, 3].
2. Pobre conductividad térmica que impide el diseño de dispositivos de alta potencia [1, 3].
3. Los dispositivos de potencia deben suministrar corrientes elevadas, por lo que el diseño físico del dispositivo requiere de un gran ancho de canal, lo cual da lugar a bajas impedancias que imposibilitan una correcta adaptación [1, 3].

Estos problemas han sido solucionados con la tecnología de GaN cuyas características se presentan a continuación.

2.2 Características del semiconductor GaN

Las características que dan lugar a estas formidables capacidades como dispositivos de alta potencia son las siguientes.

1. Amplia banda prohibida (bandgap) de los semiconductores de la familia de GaN, dos o tres veces superiores a los semiconductores tradicionales de GaAs y Si [1]. Esto se traduce en la capacidad de alcanzar elevados campos eléctricos internos dando lugar a una tensión de ruptura mayor.
2. Una Constante dieléctrica un 20% menor que los dispositivos de GaAs, como consecuencia de la elevada energía de gap lo que permite disponer de unas áreas un 20% mayor para una misma impedancia dada. Debido al

incremento de este área se pueden alcanzar mayores corrientes y por tanto estarán disponibles mayores potencias de salida [1].

3. Elevada conductividad térmica en contraposición a los semiconductores convencionales, lo que le permite operar a grandes temperaturas. Esto evita la necesidad de disponer de disipadores permitiendo así su uso en multitud de aplicaciones móviles.

Material	Tmax
Si	300 °C
GaAs	300 °C
GaN	700 °C

Tabla 1: Temperaturas máximas de las diferentes tecnologías. [1, 2]

4. Elevada tensión de ruptura, haciéndolo ideal para los sistemas comerciales, por ejemplo estaciones base wireless, que operan con tensiones de 28 V, incluso siendo fácil para esta tecnología alcanzar los 48 V. Para estas tensiones tan elevadas se consigue una elevada eficiencia que reduce los requerimientos de potencia de los dispositivos.
5. Movilidad de electrones sustancialmente inferior a los semiconductores de GaAs lo que imposibilita su uso para muy altas frecuencias, aun así en heteroestructuras de AlGaIn/GaN se han podido alcanzar frecuencias de 100 GHz [1].

Material	E_g(eV)	ε_r	Movilidad Electrones (cm²/V*s)	E_c (MV/cm)
Si	1.12	11.9	1000	0.3
GaAs	1.43	12.5	5000	0.4
GaN	3.4	9.5	500	2

Tabla 2: Propiedades de los principales materiales semiconductores [1].

2.3 Dispositivos utilizados:

Existe un amplio abanico de posibilidades para diseñar transistores de microondas como por ejemplo MESFET, HEMT, HBT, pero la gran mayoría de los transistores empleados para aplicaciones de potencia en el rango de las microondas en tecnología de GaN son los MESFET y HEMT. Esto es debido a la imposibilidad de realizar transistores bipolares, dada la dificultad del dopado p en el GaN, que sería el otro tipo de transistores capaces de alcanzar grandes valores de movilidad. El resto de transistores (MOSFET) no son idóneos para aplicaciones superiores a 1 Ghz debido a su reducida movilidad.

2.3.1 Transistores MESFET

Los transistores MESFET (Metal Semiconductor Field Effect Transistor) han sido ampliamente usados para el diseño de dispositivos de microondas tales como osciladores, amplificadores y mezcladores. Su funcionamiento difiere en algunos aspectos de los transistores de efecto campo (MOSFET) tradicionales.

En la figura 2 se detalla la sección transversal de un MESFET, donde la fuente y el drenador están formados por contactos óhmicos y la puerta forma una unión metal-semiconductor tipo N (unión Schottky). Esta unión en

equilibrio térmico presenta mucho mayor número de electrones en el metal que en el semiconductor. Cuando entran en contacto el metal con el semiconductor los electrones del semiconductor tienden a difundirse en el metal pero a la inversa no sucede, por lo que los átomos del semiconductor pasan a convertirse en iones donadores positivos. Dando lugar a la aparición de una zona de carga espacial o zona de depleción. Al aumentar el potencial en la barrera Schottky la zona de agotamiento se reducirá y al reducir la diferencia de potencial la profundidad de la zona de agotamiento crecerá.

En condiciones normales de operación el drenador siempre dispondrá de un mayor potencial que la fuente y la puerta un potencial menor que drenador y fuente, es importante señalar que la caída de potencial a lo largo del canal de conducción debido a la corriente que fluye de drenador a fuente da lugar a que la polarización inversa de la puerta vaya incrementándose progresivamente desde la fuente al drenador. Debido a esto este dispositivo presenta una región de depleción con mayor profundidad cuanto más cerca esté del drenador.

Para modular la corriente que fluye del drenador a la fuente este dispositivo emplea la región de depleción creada en la unión Schottky (metal - semiconductor) para modificar la profundidad de esta región que será controlada por el potencial aplicado a la puerta y esta modula la corriente que circula por el dispositivo. Para potenciales muy negativos la región de depleción será tan profunda como la sección transversal del canal activo y por tanto no será posible que circule corriente por el canal.

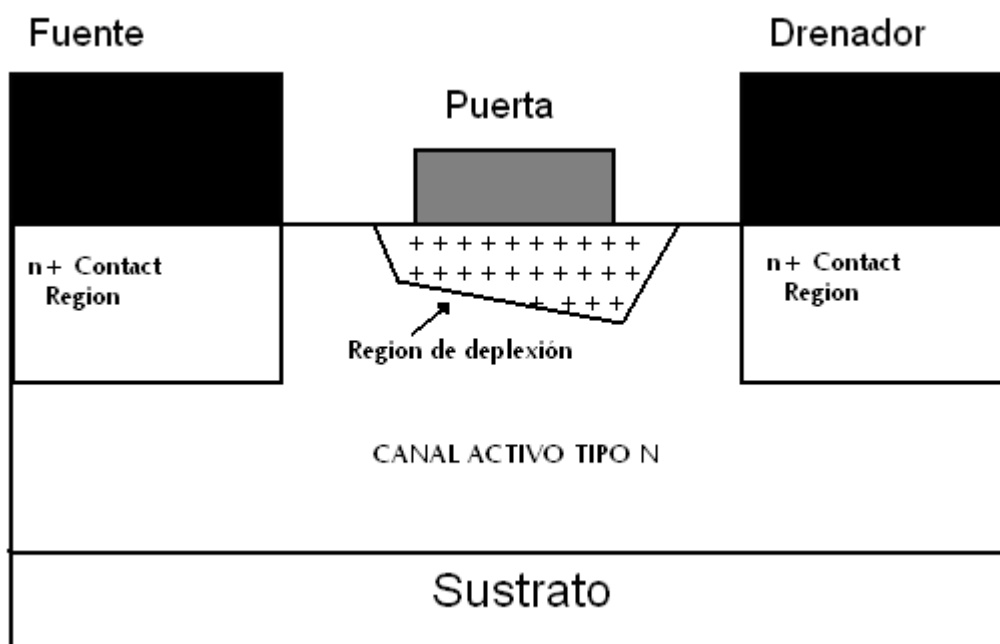


Figura 2: Sección transversal de un MESFET

Se ha demostrado que estos dispositivos disponen de un buen comportamiento hasta frecuencias de 1 GHz, pero debido a la reducida movilidad de portadores de la tecnología de GaN para aplicaciones que requieran una frecuencia de trabajo superior son empleados los HEMT.

Estos transistores presentan mejores propiedades de transporte de portadores de los que presentan los MESFET lo cual permite suplir la reducida movilidad de portadores que presenta la tecnología de GaN ($500 \text{ cm}^2/\text{V}\cdot\text{s}$) en contra posición con la tecnología de GaAs ($5000 \text{ cm}^2/\text{V}\cdot\text{s}$).

Se ha comprobado que en transistores HEMT las heteroestructuras de AlGaIn/GaN, AlN/GaN, GaN/AlN/GaN y AlGaIn/AlN/GaN con transiciones suaves y abruptas, han llevado a la formación de un gas bidimensional de electrones (2DEG) con movilidades de electrones tan altas como $2000 \text{ cm}^2/\text{V}\cdot\text{s}$ a temperatura ambiente. Por lo que queda perfectamente solventado el problema de trabajar a frecuencias superiores a 1GHz.

2.3.2 Transistores HEMT

Estos transistores son relativamente jóvenes (1979) y surgieron como un

intento de mejorar las prestaciones de los MESFET de GaAs.

El funcionamiento básico de este dispositivo fue descrito por el Dr. Mimura en agosto de 1979[5] en un experimento, el cual consistía en una capa sin dopar de GaAs y otra capa dopada n de AlGaAs, en la interfase quedaban confinados los electrones adquiriendo así una elevada movilidad de portadores. También demostraba cómo era necesario controlar el espesor de la capa n-AlGaAs para modular la concentración de carga en la interfase AlGaAs/GaAs, mediante una barrera Schottky formada en la superficie del AlGaAs.

A partir de aquí comenzó la frenética carrera que ha dado lugar a innumerables dispositivos capaces de trabajar en frecuencias de microondas.

Pero no sería hasta el año 1992 cuando se observó por primera vez un 2-DEG en una heterounión de AlGaAs/GaAs [2]. En el año 1996 ya se disponía de dispositivos AlGaAs/GaAs capaces de suministrar 1.1W/mm a 2 GHz [2].

Físicamente este dispositivo al igual que los MESFET dispone de contactos óhmicos en drenador y fuente y una unión Schottky en la puerta. Como ha sido mencionando anteriormente a diferencia de los MESFET los HEMT disponen de una mayor movilidad de portadores lo que los hace idóneos para aplicaciones de bajo ruido o alta frecuencia.

La elevada movilidad de los portadores que se consigue en los HEMT respecto a los MESFET se deben a su diseño. Éste crea una heterounión de dos materiales uno de ellos del tipo N altamente dopado y con una banda prohibida ancha, con otro de ellos con banda estrecha en contraposición a la clásica región dopada típica de los MOSFET, o el canal activo de los MESFET, en la interfase de estos materiales se genera un pozo cuántico (Banda de conducción por debajo del nivel de Fermi resultante de la unión de estos dos materiales) sobre la que caen los electrones altamente dopados de la capa N. Este efecto propicia la creación de una capa muy fina (espesor despreciable) con una gran concentración de electrones con muy alta movilidad dando al canal una muy

baja resistividad lo cual permite alcanzar grandes frecuencias de trabajo, a esta capa se la denomina gas bidimensional de electrones (2-DEG).

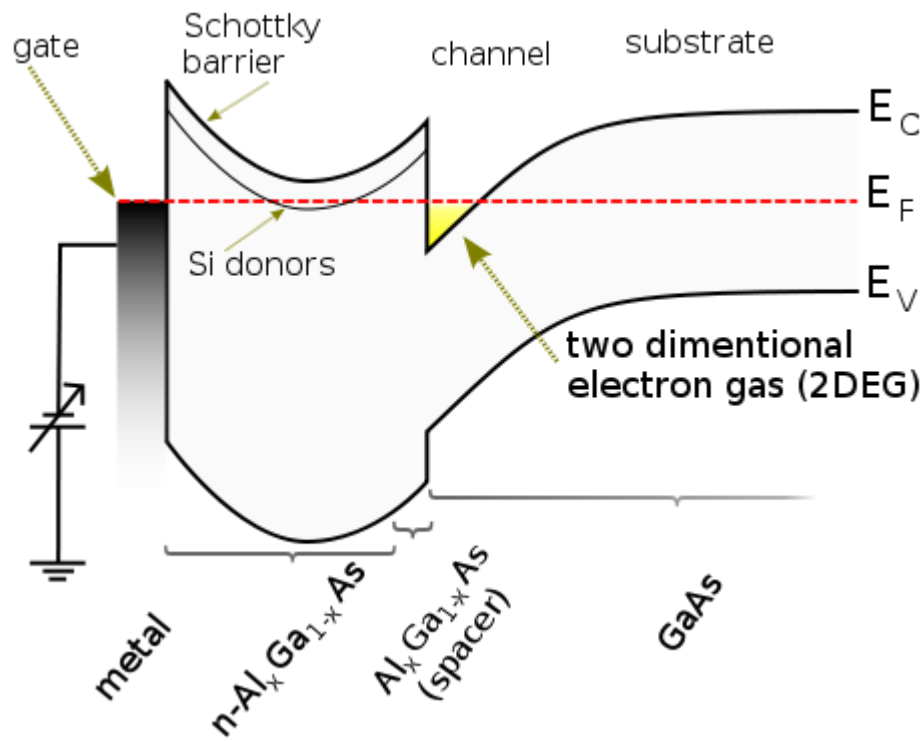


Figura 3: Heteroestructura de un HEMT[3]

En el caso particular de los transistores de GaN la heteroestructura se forma al depositar AlGaN sin dopar sobre la capa GaN para proporcionar una región de carga espacial sobre la que se crea una barrera de este material fuertemente dopado ($n^+\text{AlGaN}$). Los portadores del $n^+\text{AlGaN}$ serán los que quedan atrapados en el pozo cuántico formado por la interfase AlGaN/GaN.

Sobre la heteroestructura se crea una puerta Schotky y al igual que en los MESFET será la encargada de modular la corriente que circula por la interfase AlGaN/GaN modificando la concentración de los portadores de la capa $n^+\text{AlGaN}$, para tensiones de puerta muy negativas la zona de carga espacial será mayor y por tanto el nivel de portadores N será menor, y al aumentar la tensión

de puerta irán aumentando la concentración de los portadores N permitiendo alcanzar mayores corrientes.

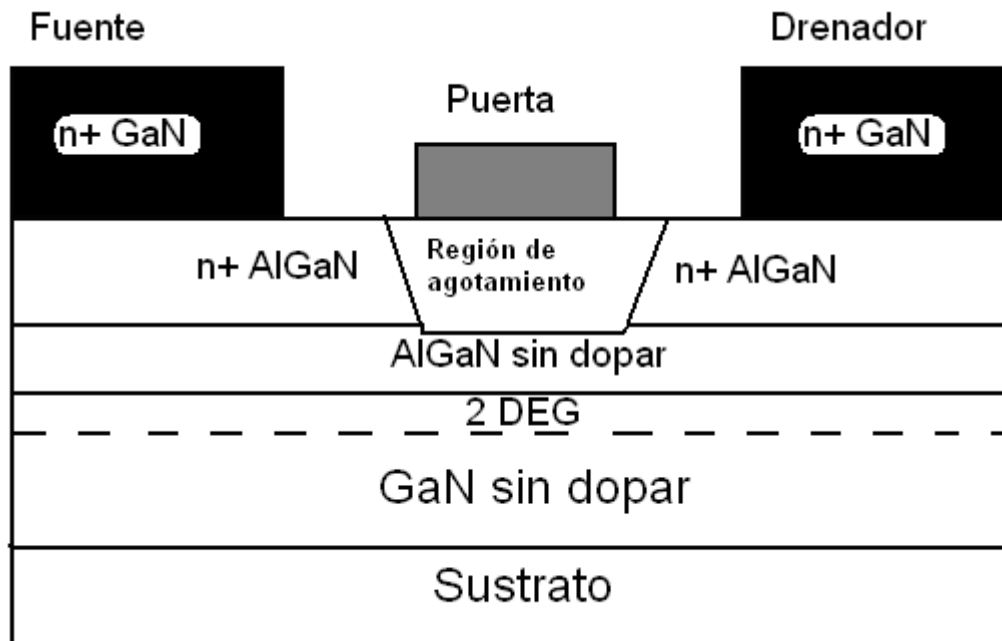


Figura 4: Capas de un HEMT[3][4]

Sobre este diseño básico han surgido con los años mejoras que han permitido disponer de un mejor rendimiento, unas mayores potencias de salida y alcanzar niveles de ganancia lineal. A continuación se describen las dos principales mejoras aparecidas para estos dispositivos.

2.3.3. Capa dieléctrica de pasivación

Diseñadas con el fin de solventar uno de los principales problemas que se observan en los transistores HEMT de GaN, el efecto de colapso de la corriente de drenador en radiofrecuencia, este efecto resulta catastrófico para su funcionamiento como amplificadores de potencia ya que reduce la capacidad del dispositivo a suministrar grandes corrientes de drenador cuando el dispositivo es excitado con tensiones de puerta que varían bruscamente. Se pueden comprobar sus efectos en multitud de medidas, principalmente en medidas pulsadas de la

característica ID-VDS donde se observa una drástica disminución de la corriente del drenador comparado con la respuesta de este dispositivo en medidas ID-VDS en corriente continua(Figura 5) a partir de pulsos de 0.1milisegundos[6].

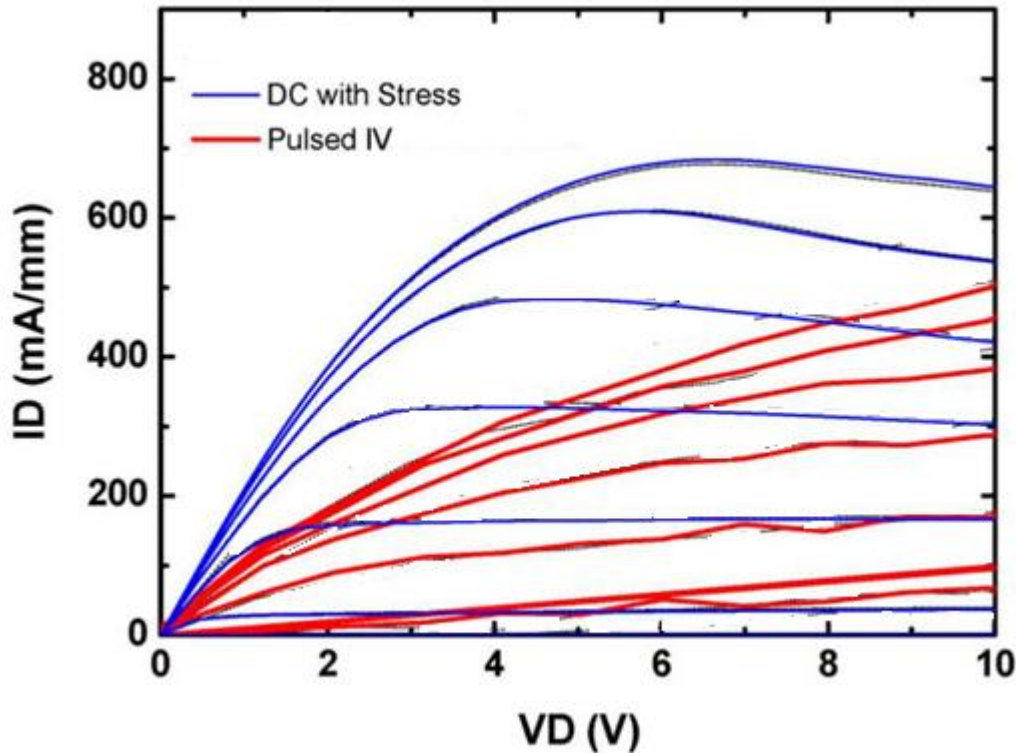


Figura 5: Medida I_d - V_{ds} DC y I_d - V_{ds} pulsada – 10 microsegundos. [6]

Diversos estudios indican que el estado de la superficie del transistor juega un rol fundamental en el colapso de la corriente de drenador dado que la superficie del transistor entre la puerta a fuente y puerta a drenador se comportan a su vez como puertas virtuales las cuales modulan la región de depleción a través de los estados superficiales (trampas de superficie). Cuando el dispositivo se encuentra polarizado en continua los electrones de la puerta son inyectados en las superficie donadora de la capa n+AlGaN para mantener la alta concentración de portadores que posibilita el mantenimiento del 2-DEG, pero bajo polarizaciones con cambios rápidos en la tensión de puerta los electrones no pueden repoblar la capa N+AlGaN tan rápido como en la unión metal-

semiconductor debido a la elevada constante de tiempo de las trampas donadoras dando lugar a la reducción de corriente de drenador.

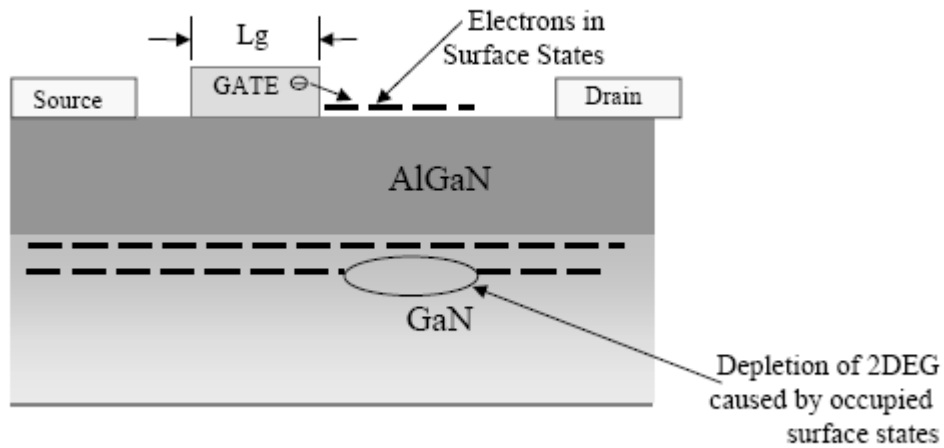


Figura 6: Modulación de la región de deplexión a partir de los estados superficiales.

Para evitar este efecto se introduce una capa de pasivación de SiN en la superficie de los dispositivos que evita los efectos de dispersión y bloquea los electrones que van a ser atrapados en la superficie. Otra posibilidad es introducir capas p+ ó n+ en la región de acceso que dará lugar a una gran disminución de los efectos de colapso de corriente. En la figura 7 puede observarse un HEMT con una capa de pasivación.

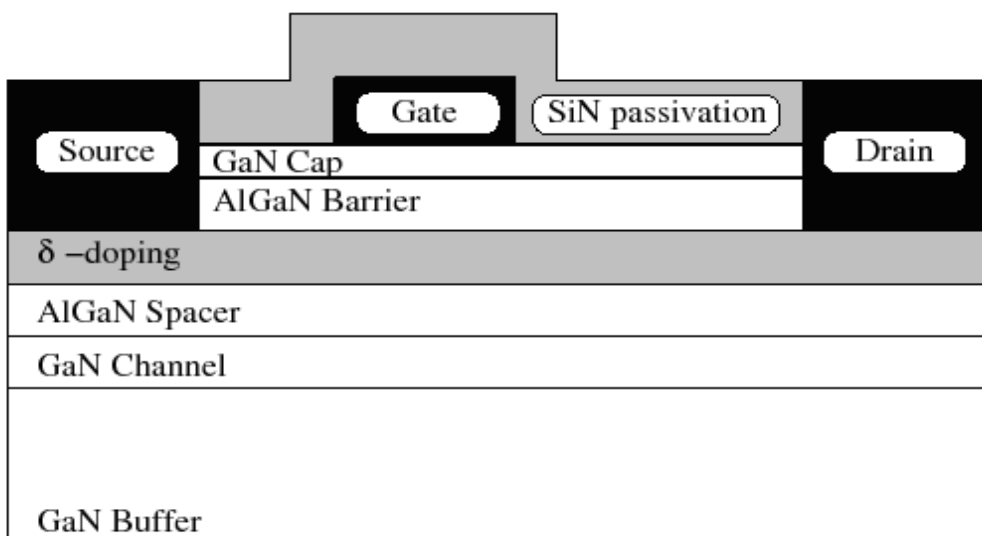


Figura 7: HEMT con capa de pasivación SiN [5]

En medidas realizadas sobre dispositivos comerciales como el CGH40010 puede observarse que el dispositivo es capaz de seguir suministrando elevadas corrientes ante medidas pulsadas con periodo inferior a 0.1 milisegundos como veremos más adelante.

2.3.4 HEMTs de GaN con placas de campo.

La implementación de una placa de campo sobre la capa de dieléctrico en el lado del drenador de un HEMT de GaN ha resultado ser otra de las mejoras más significativas. El rendimiento y las soluciones de compromiso de las configuraciones de la placa de campo (FP) han sido investigadas en un intento de conseguir las mejores características de ganancia y potencia.

Placa de campo conectada por puerta (GC-FP, *Gate-Connected Field Plate*):

La figura 8 muestra la sección transversal de un HEMT de GaN GC-FP. La finalidad de implementar una placa de campo es variar el perfil de campo del dispositivo y así disminuir su valor de pico lo cual da lugar a que el efecto de trampas se reduzca considerablemente permitiendo mayores tensiones de ruptura y la limitación del efecto de colapso de corriente.

Las FP iniciales eran construidas como parte de la puerta, o unidas a la puerta externamente. Esto ha resultado efectivo para mejorar el rendimiento en alta potencia y permitir la operación con altas tensiones. Hasta cierto valor, cuanto más larga es la FP, mayor potencia se consigue[5]. Sin embargo, en esta configuración la capacidad entre la FP y el drenador se convierte en la capacidad puerta a drenador (C_{gd}). Esto provoca una reducción en las frecuencias de corte de la ganancia de corriente y en la ganancia de potencia.

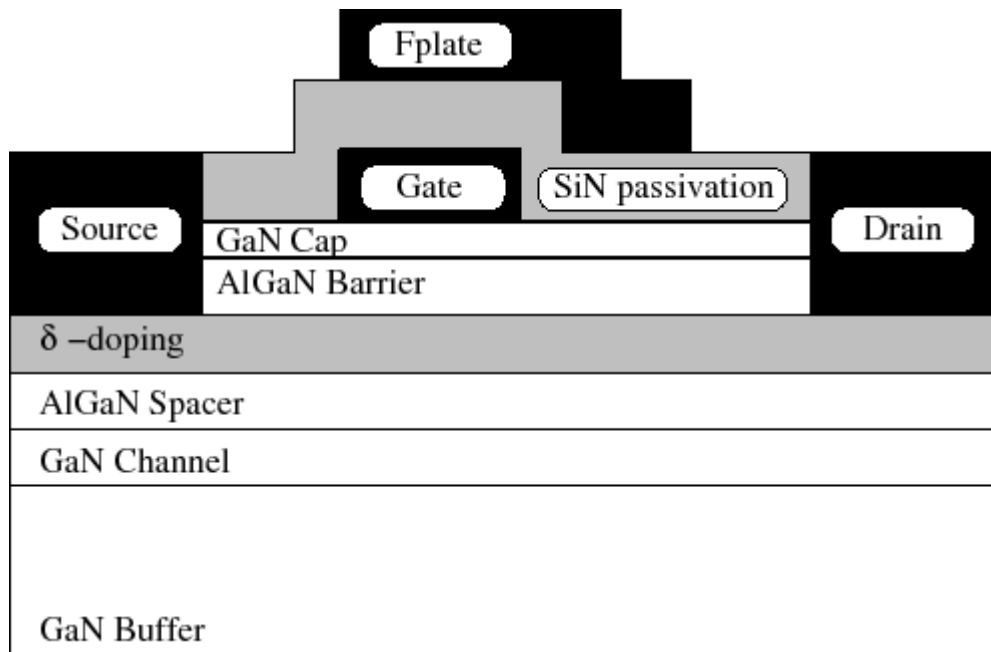


Figura 8: Hemt con Placa de campo conectada por puerta [5]

FP conectada por fuente (SC-FP, Source-Connected Field Plate):

Si se estudia más detenidamente el funcionamiento del dispositivo, se revela que como la oscilación de la tensión a través de la puerta y la fuente es de sólo 4-8V para un HEMT de GaN típico, mucho menos que la oscilación de salida dinámica de unos 230V, es posible unir la FP con la fuente, como muestra la figura 9, ya que satisface las características electrostáticas para ser funcional. En esta configuración, la capacidad FP a canal se convierte en la capacidad drenador a fuente, que se puede absorber en el ajuste de la red a la salida. El inconveniente de la capacidad adicional C_{gd} por la FP es así eliminado. Dependiendo de la implementación, la SC-FP puede añadir capacidades parásitas a la entrada del dispositivo. Sin embargo, se puede absorber también en el ajuste de la red a la entrada, al menos para aplicaciones de banda estrecha.

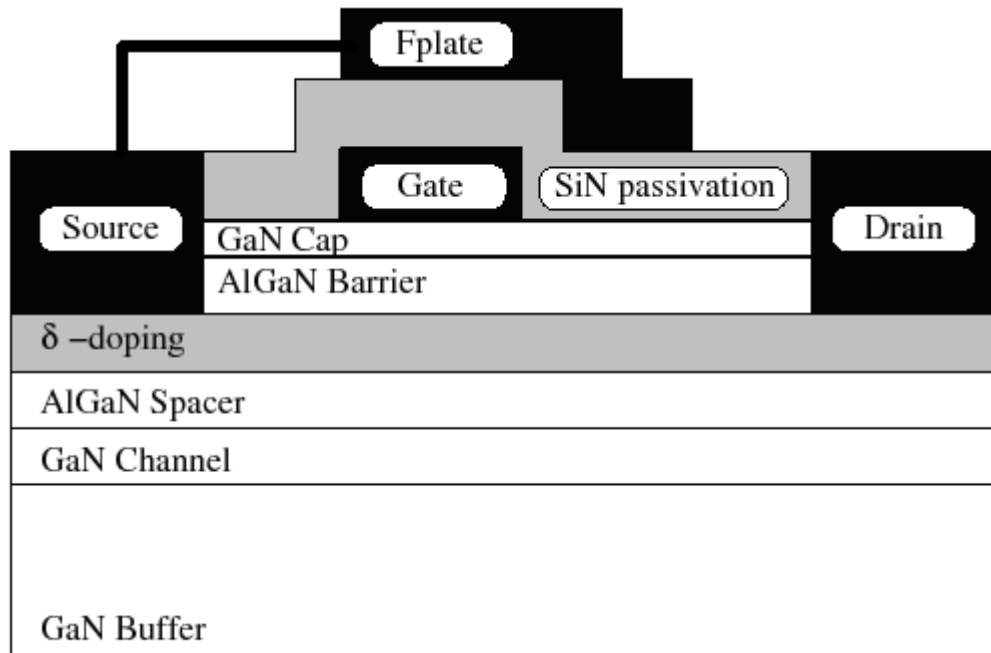


Figura 9: FP conectada por fuente [5]

En varios experimentos se han fabricado dispositivos SC-FP, GC-FP, y dispositivos sin FP en la misma oblea para una evaluación directa. Comparados con los dispositivos sin FP, la ganancia de potencia inversa (S_{12}) del dispositivo con GC-FP se incrementó un 71% a 4GHz, mientras que la del dispositivo con SC-FP se redujo un 28% [5]. La reducción de S_{12} en el segundo caso se atribuye al efecto de protección Faraday por la FP a tierra. Como resultado, a 10V de polarización del drenador y a 4GHz, el dispositivo SC-FP muestra un significativo aumento de ganancia estable, de unos 5dB. Esta ventaja para los dispositivos SC-FP se mantiene para polarizaciones en el intervalo de valores de 10 a 60V.

2.4 Técnicas de fabricación.

Las técnicas de fabricación capaces de crear las heteroestructuras sobre las que se basa el diseño de los HEMT se conocen como técnicas de crecimiento epitaxial. Éstas consisten en hacer crecer capas uniformes de material (semiconductor) sobre otra capa de este material con la misma estructura cristalina, de esta forma se puede controlar con mucha precisión el nivel de impurezas en el semiconductor. Podemos distinguir dos técnicas para el diseño de heteroestructuras: **deposición química en fase de vapor a partir de precursores organometálicos (MOCVD)** y **crecimiento epitaxial por haces moleculares (MBE)** las cuales consisten en el crecimiento nitruros del grupo III como el GaN, AlN, AlGaN, InGaN.

El proceso de fabricación MOCVD se basa en métodos de deposición química en fase vapor donde Ga, Al e In son suministrados usando los precursores organometálicos correspondientes. Estos componentes son transportados por un gas portador, como puede ser el hidrógeno sobre la superficie del sustrato. La formación de la capa epitaxial se produce por la pirolisis de los productos químicos constitutivos en la superficie del sustrato. Este proceso se realiza para poder controlar la concentración del componente en el gas portador por medio de la presión del vapor.

Para la técnica de fabricación Rf-MBE, átomos y moléculas de nitrógeno reactivos se producen pasando un flujo de nitrógeno (gas N₂) a través de una descarga de plasma. Una variante de este proceso utiliza NH₃ como fuente de gas nitrógeno. Los flujos de crecimiento de los elementos de la columna III se dan por la evaporación de fuentes elementales de gran pureza. Ambas técnicas –han ido encaminadas principalmente a la fabricación de estructuras HEMT de AlGaN/GaN de microondas para altas potencias.

Es importante destacar el tipo de sustrato empleado en el crecimiento de las capas epitaxiales ya que esto dará lugar a unos transistores con unas determinadas características.

Para estas técnicas de fabricación se han usado principalmente sustratos de SiC, Silicio y Zafiro.

El SiC ha sido muy empleado debido a su gran conductividad térmica que permite alcanzar mayores potencias. El zafiro y el silicio por otro lado han sido empleados debido a su bajo coste (Figura 10).

El aislamiento del dispositivo de los sustratos de SiC y Si se consigue mediante una capa de nucleación de AlN resistiva (Figura 11), en la que las condiciones de crecimiento se ajustan para prevenir la difusión del silicio hacia fuera.

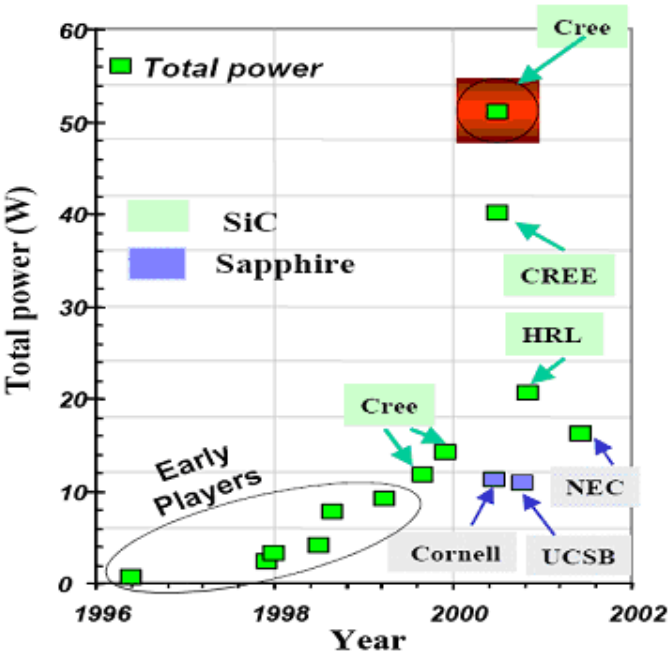


Figura 10: Comparativa entre diferentes sustratos [3]

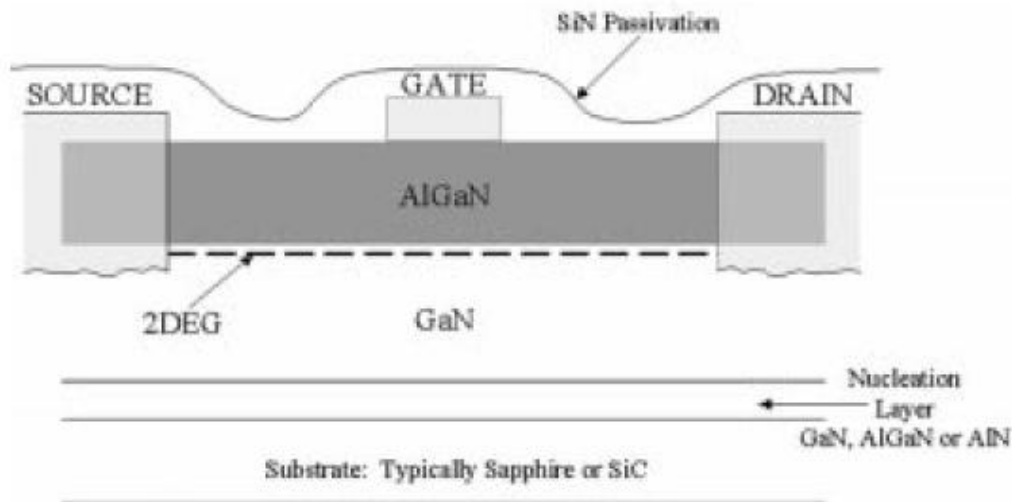


Figura 11: Capa de Nucleación en los HEMTs

2.5 Problemas en los AlGaIn-GaN HFETs

Aparte del gran potencial que presentan los transistores de GaN para las aplicaciones comerciales como amplificadores de alta potencia y alta frecuencia también hay que destacar dos efectos que presentan estos transistores y pueden limitar sus aplicaciones:

2.5.1 Ruido a baja frecuencia

Una peculiaridad importante de los HEMT de AlGaIn-GaN es la aparición de un ruido no lorentciano a baja frecuencia donde la densidad de potencia de ruido depende según la expresión $(1/f^\beta)$ con una beta que está definida entre (0.8 y 2) siendo principalmente de valor 1 [7]. Se puede observar que para valores de frecuencia entorno a 1 Mhz aún presenta un gran nivel de potencia [7] lo cual es causante de la aparición de un ruido de fase para las aplicaciones de microondas, siendo esto, en muchos casos, un problema para las comunicaciones en dicha banda. Es sabido que estos efectos están determinados por la presencia de

estados de superficie (surface states), aunque aún no está claro cual es el modelo matemático que describe este comportamiento y han surgido varias posibilidades para describir este efecto. En éste momento el más aceptado indica que la dependencia no lorentziana del ruido se debe al mecanismo de recombinación de la barrera schottky. Este mecanismo está afectado por la variación de la densidad de trampas en la superficie. Se puede observar que el mecanismo de recombinación da lugar a que se modifique la altura de la barrera Schottky, la cual decrece hasta volver a su valor original [7], siendo más notorio este hecho para frecuencias elevadas ya que la velocidad de recombinación no es tan elevada como las variaciones de tensión, dando lugar a que a frecuencias bajas el nivel de potencia de ruido es muy superior al observado para frecuencias superiores.

2.5.2 Efecto de fotoconductividad persistente (PPC, persistent photoconductivity)

Este efecto tiene una gran importancia para las aplicaciones de los AlGa_N-Ga_N HFET como fotodetectores ya que presentan una disminución de la corriente de colector a lo largo del tiempo cuando son sometidos a una fuente luminosa, si bien este efecto pasa desapercibido para las aplicaciones como transistores de potencia es una prueba más de la vulnerabilidad que presentan estos dispositivos a las trampas de superficie.

2.6 Futuro de la tecnología GaN

Ante los problemas que presentan los transistores AlGa_N-Ga_N de colapso de corriente de drenador en RF, aparición de ruido no lorentziano y el efecto de

fotoconductividad persistente, todos ellos causados por la presencia de trampas de superficie, se han buscado nuevas tecnologías para la fabricación de estos dispositivos que no se vean afectados por la presencia de estas trampas de superficie. Una estructura que en principio parece no verse afectada por estos efectos [11] se consigue sustituyendo la capa AlGa_N por una capa de InAlN. Las medidas tomadas para este nuevo dispositivo demuestran las excelentes propiedades para el diseño de HEMT de alta potencia y los presenta como una posible alternativa a los transistores AlGa_N/Ga_N si bien aun no está implantada y los únicos transistores que se conocen han sido diseñados en laboratorios y carecen de un uso comercial.

2.7 Caracterización estática de los transistores de GaN.

Como siguiente paso en el estudio de estos transistores se ha procedido a la caracterización estática de de estos dispositivos, en concreto se ha trabajado con el HEMT de Ga_N CGH40010 de la empresa Cree, que es un transistor para aplicaciones de propósito general en el rango de las microondas [8]. En los siguientes apartados podremos comprobar cómo se ajustan estas medidas al comportamiento descrito en los apartados anteriores, las cuales harán evidente el beneficio de estos dispositivos para aplicaciones de alta potencia y alta frecuencia. La caracterización estática será posteriormente de gran utilidad para el diseño de amplificadores y será el primer paso para el diseño de un modelo circuital que describa el comportamiento de este dispositivo.

Para realizar las medidas se ha empleado el Semiconductor Device Analyzer de Agilent, sobre el que hay que puntualizar que no es capaz de realizar medidas de corrientes de drenador superiores a 1 Amperio y medidas pulsadas con periodo de pulso inferior a 500 microsegundos, aun así el equipo es suficiente para una correcta caracterización del transistor bajo estudio.

2.7.1 Característica I-V

Las medidas de la corriente de drenador frente a la tensión drenador-fuente para diferentes tensiones de puerta hace evidente la capacidad de estos dispositivos para alcanzar grandes corrientes de drenador a unas elevadas tensiones de drenador-fuente, lo que se traduce en la capacidad de estos dispositivos para alcanzar las grandes potencias de salida descritas anteriormente.

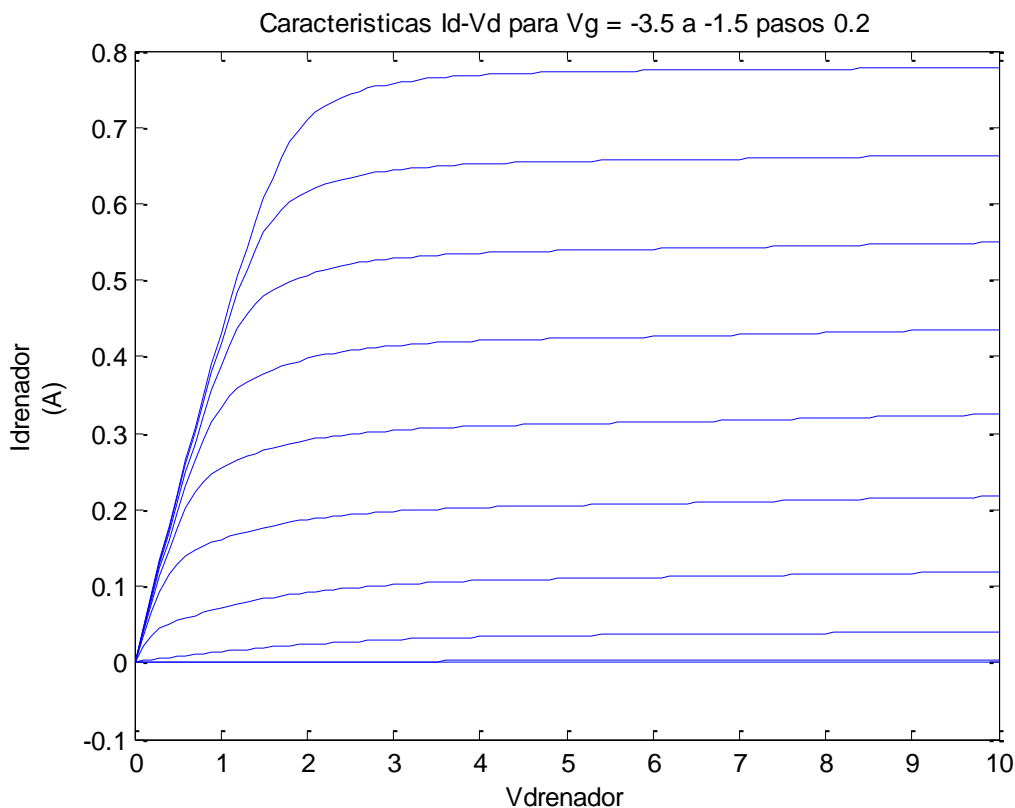


Figura 12: Característica I-V del transistor CGH40010 de Cree.

Otra medida interesante para describir el comportamiento de estos transistores son las medidas I-V pulsadas ya que al ser sometidos a unas tensiones de puerta formadas por un tren de pulsos tienen en cuenta el efecto de calentamiento propio del transistor, capaz de variar parámetros internos de este como la movilidad, las características de breakdown y de la unión Schottky, además de los efectos de dispersión en baja frecuencia en la transconductancia y la

conductancia de salida asociada a las trampas y estados superficiales.

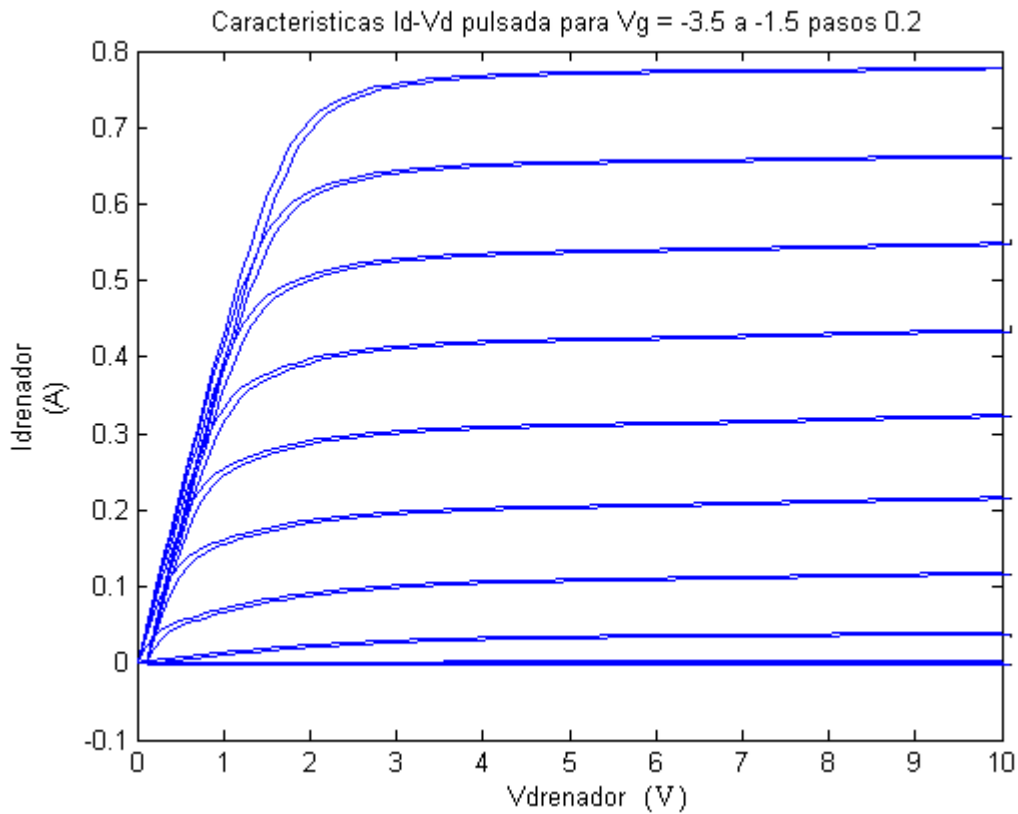


Figura 13: Característica I-V pulsada comparadas con I-V no pulsada.

Se puede observar que el comportamiento del dispositivo para pulsos de 500 microsegundos es prácticamente igual al comportamiento observado sobre medidas estáticas, de esto podemos extraer el adecuado funcionamiento del dispositivo para altas frecuencias y se hace evidente que el dispositivo bajo estudio dispone de una capa de pasivación que evita el efecto de colapso de corriente de drenador observado en la Figura 5.

2.7.2 Característica Id-Vg

Con la curva Id-Vg podemos describir cómo evoluciona la corriente de drenador frente a la tensión de puerta, de esta curva se puede extraer el comportamiento de la tensión umbral de puerta.

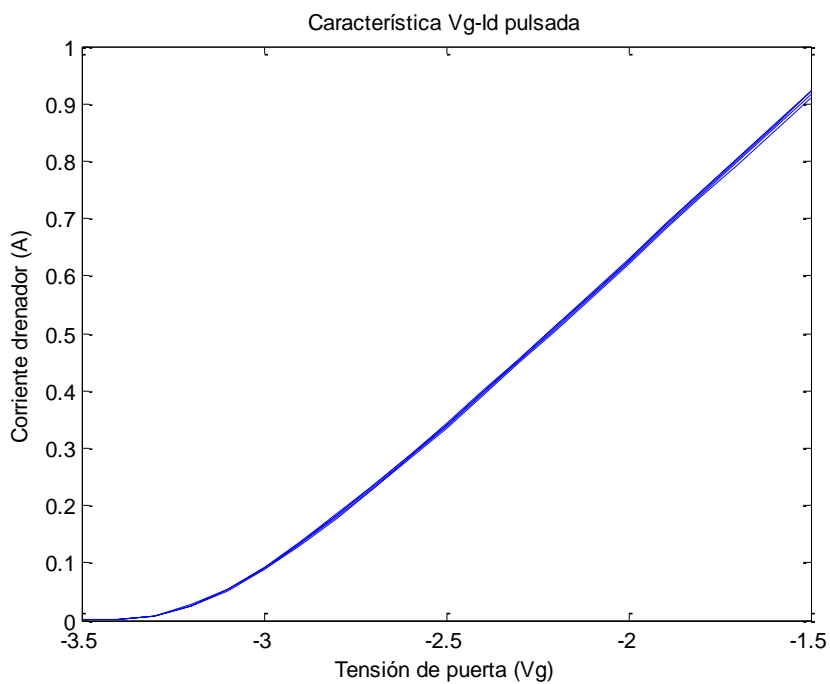
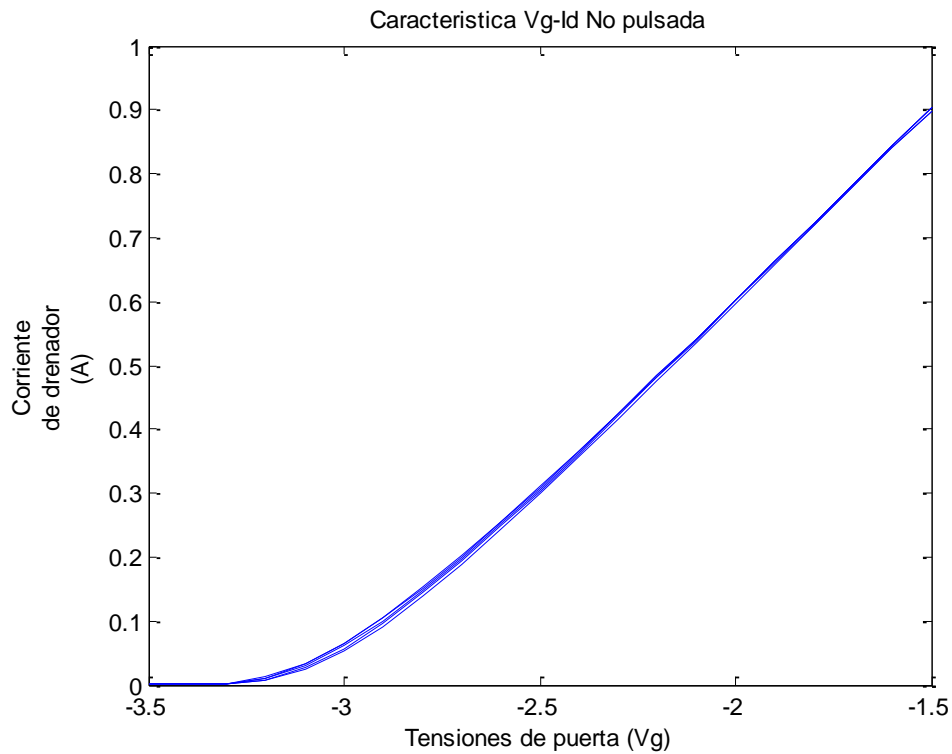


Figura 14: Característica Id-Vg pulsada y no pulsada

Una vez más se puede observar la similitud entre las dos curvas y no hace más que confirmar las excelentes capacidades del dispositivo para trabajar como transistor de alta potencia y alta frecuencia y se observa que el dispositivo no presenta el problema de colapso de corriente para tensiones de puerta pulsadas.

Bibliografía:

- [1] R. J. TREW. IEEE Electron Devices Letter. SiC and GaN Transistors – Is There One Winner for Microwave Power Applications?
- [2] Jiménez Martín, Ana. Tesis doctoral, UPM. Crecimiento y fabricación de transistores AlGaIn/GaN.
- [3] Umesh K. Mishra, Primit Parikh y Yi-Feng Wu. FELLOW, IEEE. AlGaIn/GaN HEMTs-An Overview of Device Operation and Application.
- [4] O. Katz, Y. Roichman, G. Bahir, N. Tessler and J. Salzman. Semicond. Sci. Technol. 20 No 1 (January 2005) 90-94. Charge carrier mobility in field effect transistors.
- [5] Daniel Castaño. Trabajo fin de máster. Universidad de Sevilla. Diseño de amplificadores de potencia de RF en la tecnología de GaN.
- [6] G. Meneghesso, Giovanni Verzellesi, Roberto Pierobon, Fabiana Rampazzo. IEEE TRANSACTIONS ON ELECTRON DEVICES, VOL. 51, NO. 10, OCTOBER 2004. Surface-Related Drain Current Dispersion Effects in AlGaIn-GaN HEMTs.
- [7] O. Katz, G. Bahir and J. Salzman. IEEE Electron Devices Letter. Low-Frequency 1/f Noise and Persistent Transients in AlGaIn-GaN HFETs.
- [8] Cree CGH40010 Datasheet.

CAPÍTULO 3

Modelo pequeña señal de transistores GaN

3.1 Introducción

En este capítulo se estudiará el modelo de pequeña señal de los transistores de GaN. Este modelo es muy útil para aproximar el comportamiento no lineal de estos dispositivos a un modelo con ecuaciones lineales. En primer lugar se discutirán los modelos circuitales de pequeña señal hasta dar con un modelo que describa de forma detallada el comportamiento del transistor CGH40010 de Cree para un rango de frecuencias hasta 3 GHz, de cara a una futura caracterización del circuito y posterior diseño de un amplificador en la banda de 2.1GHz a partir de dicho modelo de pequeña señal. Una de las grandes necesidades de determinar este modelo se debe a que los simuladores comerciales CAD como ADS2008 no disponen de estos transistores en sus librerías, o las que están disponibles solo permiten un punto de polarización determinado. La extracción del modelo circuital se realizará partiendo de los parámetros S obtenidos con un analizador de redes vectorial sobre un transistor físico y tras la aplicación de un método matemático se obtendrá el circuito de pequeña señal.

3.2 Modelo pequeña señal

En la actualidad disponemos de diversos modelos de pequeña señal que describen el comportamiento de los HEMT [1, 2, 3, 4], dependiendo del rango de frecuencia sobre el que se trabaje o la tecnología de fabricación. En el desarrollo de este proyecto partimos de un modelo básico de 16 elementos

presentado en la figura 1[1].

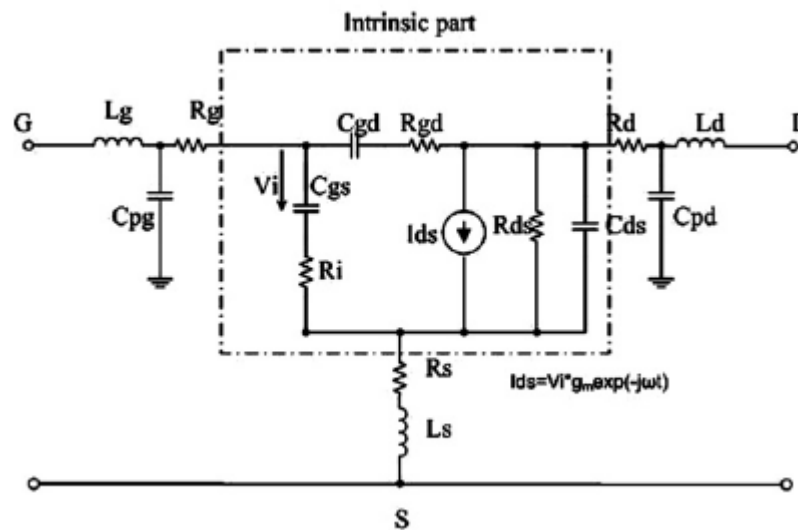


Figura 1: Circuito equivalente de pequeña señal [2]

Generalmente el modelo de circuito equivalente de un HEMT se divide en dos partes: los elementos intrínsecos, que son los que modelan el comportamiento del transistor, y los elementos extrínsecos, que modelan los elementos parásitos que no dependen de la polarización y que se forman entre la unión del transistor con los pad del circuito impreso. A continuación se detalla cómo modelan estos elementos el transistor.

Elementos extrínsecos:

- L_g , L_d , L_s definen las inductancias parásitas que se producen por la unión del transistor con las pistas del encapsulado [1].
- R_s y R_d definen la resistencia producida por el contacto entre el drenador y la fuente del transistor con las pistas del encapsulado [1].
- R_g define la unión de la puerta Schottky con la pista del encapsulado [1].
- C_{pg} y C_{pd} modelan las capacidades producidas por la unión del encapsulado con el transistor [1].
- Debido al encapsulado del transistor bajo estudio se ha de tener en cuenta

una nueva capacidad entre puerta y drenador llamada C_{gd} .

Elementos intrínsecos:

- C_{gs} y C_{gd} modelan las capacidades de carga de la puerta que dependen de las tensiones V_{gs} y V_{gd} respectivamente [1].
- R_{lgs} y R_{lgd} modelan los diodos puerta-fuente y puerta-drenador que para pequeña señal son considerados como resistencias en el punto de polarización [1].
- G_m es la ganancia de pequeña señal del transistor para un determinado punto de polarización.
- C_{ds} modela la capacidad entre el drenador y la fuente que dependerá también del punto de polarización.
- R_{ds} es la resistencia de salida y dependerá de la tensión V_{gs} a la que esté polarizado el circuito.

Es importante señalar que este modelo surgió fundamentalmente para dispositivos de GaAs [1] y por tanto para un HEMT de GaN el modelo propuesto no se ajusta correctamente y es necesario aplicar unas correcciones que darán lugar al un modelo de 19 elementos [2] descrito en la figura 2.

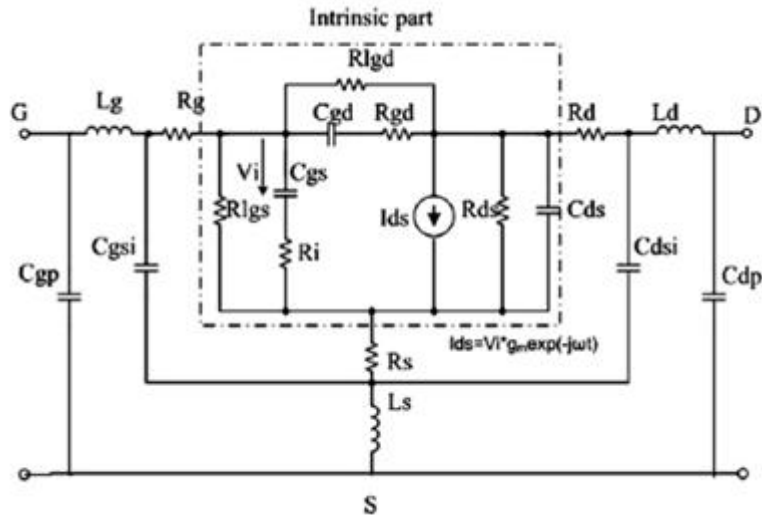


Figura 2 Circuito equivalente de 19 elementos [3]

El cambio fundamental es la inclusión de R_{lgs} y R_{lgs} que modelan los diodos puerta-fuente y puerta-drenador que para pequeña señal son considerados como resistencias en el punto de polarización [1].

Una vez que ya tenemos el modelo adecuado para el transistor CGH40010 se procederá a la extracción de estos elementos a partir de las medidas de parámetros S realizadas en el laboratorio.

3.3 Método para la extracción del modelo pequeña señal.

Disponemos de diferentes métodos para la extracción del modelo circuital [2][3][4] dependiendo de la tecnología de fabricación de los semiconductores empelada (GaAs, GaN), aunque todos tienen como base el mismo método pero con las correcciones necesarias para la extracción de los valores de los componentes.

El proceso de extracción seguirá los siguientes pasos.

- I. En primer lugar se obtienen los elementos extrínsecos del modelo. Como sabemos estos no dependen del transistor [1, 2, 3, 4] y por tanto no es necesario polarizar el dispositivo ($V_g=0$ $V_{ds}=0$). Las ecuaciones para extraer estos parámetros son las siguientes [2, 3, 4].

Ecuaciones para extracción de elementos extrínsecos

$$\text{Im}(Y_{11})=j\omega(C_{gp}+2C_{gd})$$

$$\text{Im}(Y_{12}) = \text{Im}(Y_{21})=-j\omega C_{gd}$$

$$\text{Im}(Y_{22}) = j\omega(C_{gd} + C_{dp})$$

$$Z_{11} = R_s + R_g + R_{ch}/3 + j\omega(L_s+L_g)$$

$$Z_{12}=Z_{21}=R_s+R_{ch}/2+j\omega L_s$$

$$Z_{22}=R_d+R_s+R_{ch}+j\omega(L_s+L_d)$$

Ecuaciones 1: Extracción de elementos extrínsecos

Estos cálculos de elementos intrínsecos son válidos solo por que trabajamos en frecuencias de pocos Gigahercios [2], para mayores frecuencias los cálculos se vuelven bastante más complejos.

Además en el cálculo de las capacidades observamos que podemos realizar la siguiente simplificación.

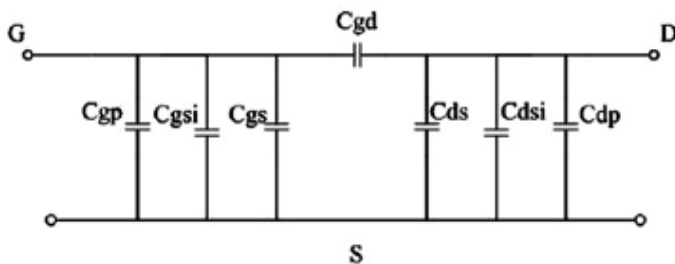
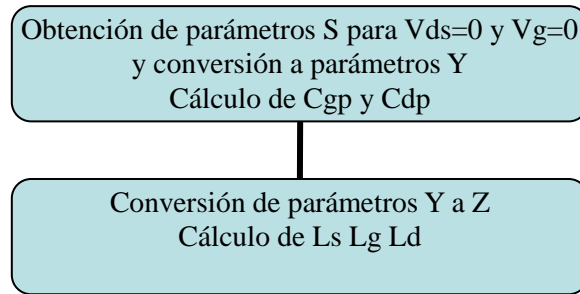


Figura 3.3 Capacidades Extrínsecas [2]

1. Tomar C_{gp} C_{gsi} C_{gs} como una única capacidad de valor C_{gp}
2. Tomar C_{ds} C_{dsi} C_{dp} como una única capacidad de valor C_{dp}

La metodología para calcular el valor de estos elementos es la siguiente.



Para el cálculo de las resistencias parásitas observamos que en el modelo **Rch** es la resistencia que modela el canal de nuestro transistor[2] por lo tanto tenemos que aplicar una tensión de puerta menor para que no se forme dicho canal y calcular los parámetros S, con nuevos parámetros S calcularemos los valores de resistencias. Y así tendremos:

➤ $\text{Real}(Z_{22}) = R_d + R_s$ para $V_g < V_{th}$ y $V_{ds} = 0$.

II. Una vez calculados los parámetros extrínsecos el siguiente paso es obtener los parámetros intrínsecos del dispositivo, para lo cual será necesario obtener los parámetros S del circuito ya polarizado es decir con $V_{ds} > 0$ y $V_g > V_{th}$. Con la matriz de parámetros S será necesario realizar unas operaciones matriciales para el cambio de parámetros (S a Z y Z a Y) para poder extraer los elementos parásitos ya calculados del circuito. El método se observa en la figura 4

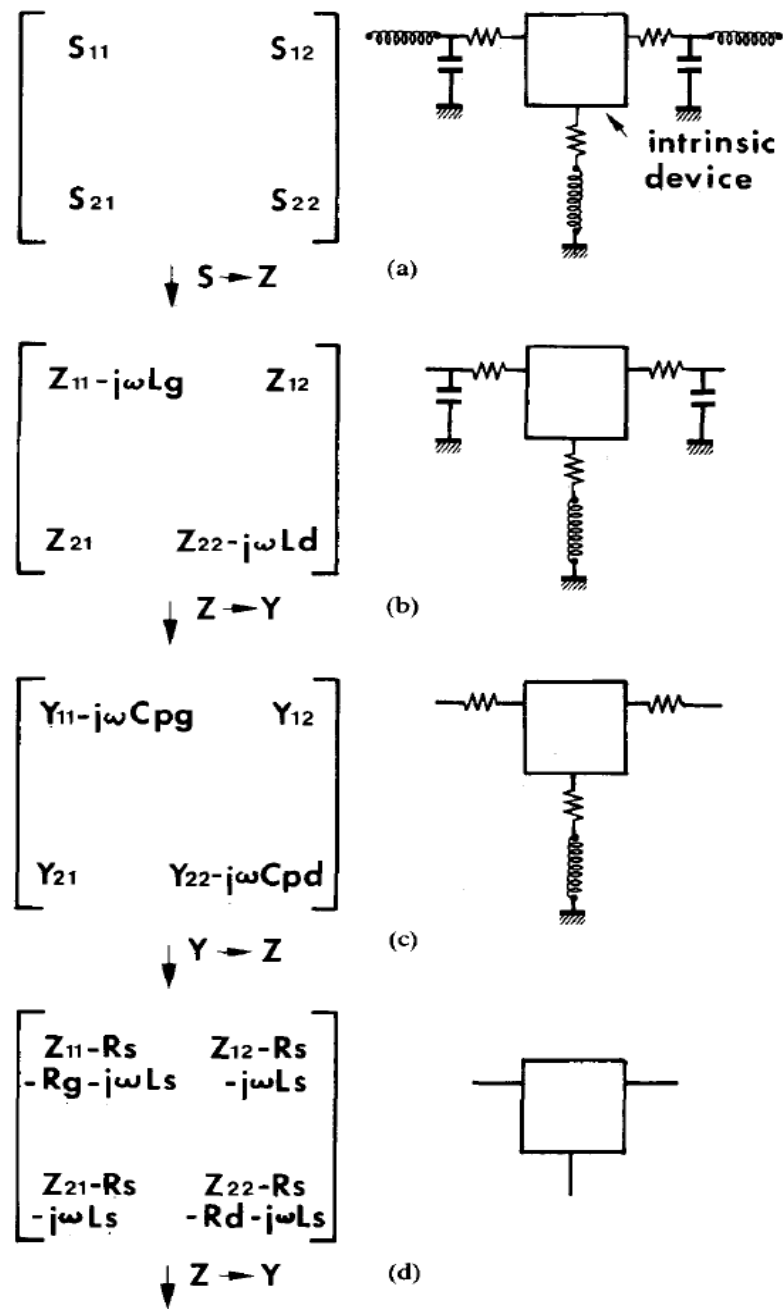


Figura 4 Método para extraer los parámetros extrínsecos [1]

A continuación solo queda calcular los elementos intrínsecos del modelo.

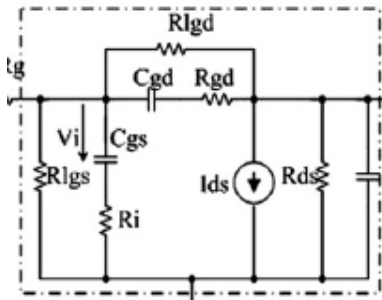


Figura 5 Elementos intrínsecos [3]

En este punto es necesario señalar que las resistencias R_{lgd} y R_{lgs} modelan los diodos puerta-fuente y puerta-drenador (Figura 5) que para pequeña señal, a frecuencias de unos pocos Gigahercios, son despreciables [3]. Por lo que el modelo quedaría de la siguiente forma (Figura 6).

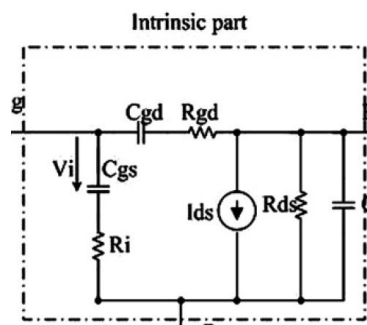


Figura 6 Elementos intrínsecos [3]

Éste es el modelo empleado para la extracción del modelo de pequeña señal para el transistor CGH40010 de Cree ya que como se ha mencionado con anterioridad la frecuencia de trabajo de este dispositivo es de 2.1 GHz. Para mayores frecuencias el comportamiento del CGH40010 no es el adecuado y por tanto será necesario aplicar el modelo (Figura 2) sin las simplificaciones descritas.

Las ecuaciones de extracción son las siguientes:

$$g \lg s = \frac{1}{R \lg s} = 1$$

$$g \lg d = \frac{1}{R \lg d} = 1$$

$$wCgd = -\text{Im}(Y_{12}) * \left(1 + \left(\frac{(\text{Re} Y_{12} + g \lg d)}{\text{Im} Y_{12}} \right)^2 \right)$$

$$wRgd = \frac{\text{Re} Y_{12} + g \lg d}{Cgd \times \text{Im} Y_{12}}$$

$$wRi = \frac{\text{Re} Y_{11} + \text{Re} Y_{12} - g \lg s}{Cgs \times (\text{Im} Y_{11} + \text{Im} Y_{12})}$$

$$wCgs = \frac{\text{Im} Y_{11} + \text{Im} Y_{12} * (1 + (\text{Re} Y_{11} + \text{Re} Y_{12} - g \lg s)^2)}{(\text{Im} Y_{11} + \text{Im} Y_{12})^2}$$

$$w\tau = \arcsin \left(\frac{\text{Im} Y_{12} - \text{Im} Y_{21} - wCgsRi \times (\text{Re} Y_{21} - \text{Re} Y_{12})}{gm} \right)$$

$$wCds = \text{Im} Y_{22} + \text{Im} Y_{12}$$

$$gds = \text{Re} Y_{22} + \text{Re} Y_{12}$$

Figura 7 Ecuaciones para obtener modelo pequeña señal [2]

Una vez calculados estos valores ya sólo queda aplicarlos a nuestro modelo de pequeña señal y verificar su funcionamiento. El modelo de pequeña señal después de las simplificaciones realizadas en este capítulo es el siguiente (Figura 8).

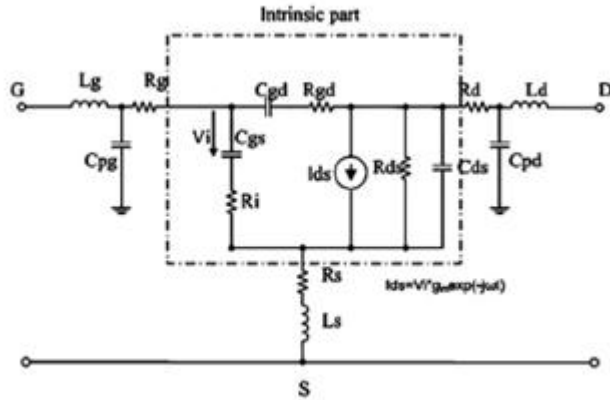


Figura 8 Modelo pequeña señal para transistor CGH40010

Un pequeño resumen de los pasos a seguir para la obtención de los parámetros intrínsecos sería el siguiente [2].

1	Pasar de parámetros S a Y. Calcular C_{gp} y C_{dp}
2	Pasar de parámetros Y a Z Calcular L_g L_d L_s Calcular R_s R_g R_{ch}
3	Operaciones matriciales para extraer del circuito los elementos extrínsecos
4	Calcular elementos intrínsecos del modelo

Figura 3.9 Método para obtención del modelo de pequeña señal. [3]

3.4 Extracción del modelo de pequeña señal

En este apartado obtendremos los elementos del modelo de pequeña señal para el transistor CGH40010 de Cree tras aplicar el modelo de extracción explicado en el apartado anterior y realizaremos la posterior verificación. Es

necesario tener en cuenta una serie de factores que influirán sobre nuestro resultado.

En primer lugar las medidas del transistor han sido realizadas con un analizador de redes vectorial (VNA) E5070B de Agilent como el que podemos ver en la siguiente figura. El analizador de redes vectorial es el instrumento de medida más utilizado en la electrónica de radiofrecuencia [5], ya que es empleado para medir gran cantidad de dispositivos desde filtros, amplificadores a complejos sistemas electrónicos.



Figura 3.10 Analizador de redes vectorial E5070B de Agilent

Este instrumento es el encargado de obtener los parámetros S que permiten caracterizar un dispositivo con un gran nivel de precisión en el ámbito de las microondas, pero hay que señalar que las medidas obtenidas sobre los analizadores de redes vectoriales necesitan una previa calibración. Éste es un punto muy importante en estas medidas. La utilidad y los pasos a seguir en la calibración se exponen en el siguiente apartado.

3.4.1 Calibración:

El proceso de calibración emplea una técnica llamada **vector error correction** en la que los términos de error pueden ser eliminados de la medida. El proceso de eliminación de errores requiere que las medidas y los errores sean

registrados vectorialmente (de ahí la necesidad del VNA), en contraste los analizadores de redes escalares solo permiten registrar la medida.

Es necesario distinguir los tipos de error que se nos presentan:

- Error de medida sistemático: Estos pueden ser eliminados matemáticamente.
- Error de medida aleatorio: Estos no pueden ser eliminados matemáticamente.

El modelo ideal de error del VNA incluye todas las áreas donde pueden surgir errores sistemáticos.

En la figura 11 podemos observar un modelo típico de error. La calibración proporciona un nivel de precisión en la medida eliminando los errores producidos entre los conectores del VNA hasta el otro extremo del cable de medida y su correspondiente conector de salida.

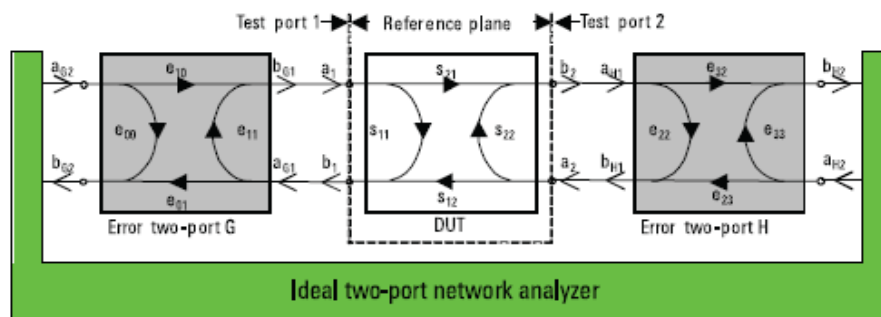


Figura 11 Típico modelo de error de un VNA

En este punto cabe señalar como los cables de medida pueden afectar al resultado final de la muestra que está sometida al test. En la siguiente figura se ilustran los efectos externos que alteran los resultados a partir de dos medidas realizadas sobre una misma muestra pero con diferentes cables, uno con cables comerciales estándar y otro específico para los VNA.

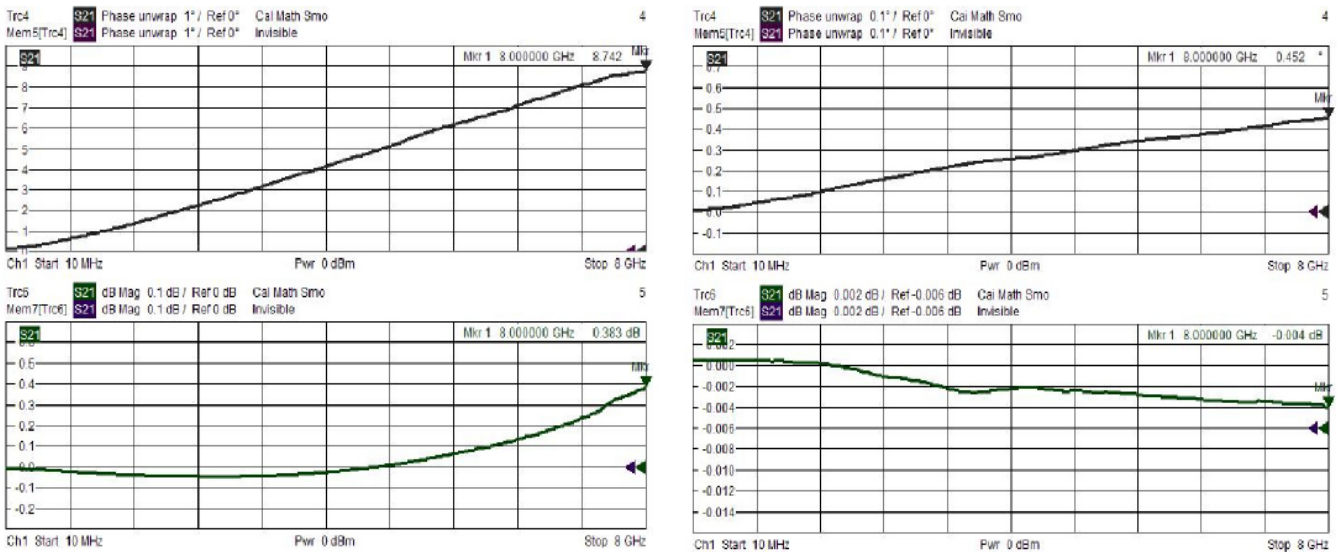


Figura 12 Efecto de diversos cables sobre la medida [5]

Aparte de los cables y conectores las mediciones también dependen de la precisión y calidad del modelo de error así como de la repetibilidad del sistema de medición. Se ha de tener en cuenta también el hecho de que ante una mala calibración pueden introducirse nuevos errores en nuestra medida.

Afortunadamente las aplicaciones de corrección de errores están implementadas en la mayoría de los analizadores de redes vectoriales y como es el caso del E5070 de Agilent (equipo empleado para tomar las medidas) incluye la corrección automática de errores.

3.4.2 Estándares de calibración:

Para que le sea posible al VNA realizar las correcciones de error es necesario tomar una serie de medidas previas, dependiendo del método de corrección de errores utilizado. A continuación se describen las medidas más utilizadas.

Short (S)

Se construye una guía de onda con una determinada longitud sobre el plano de referencia que luego termina en cortocircuito y sobre ésta se realiza una

medida de reflexión. Las pérdidas de la guía son despreciables. Para modelar el cortocircuito en el VNA sólo es necesaria la longitud eléctrica de la línea, aunque también pueden añadirse una serie de coeficientes para modelar las inductancias parásitas (L0 a L3).

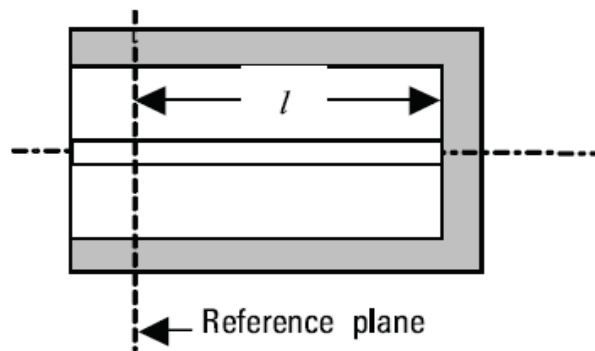


Figura 13: Estándar de calibración en corto [6].

Open (O)

Este estándar se construye sobre una guía en circuito abierto con una determinada longitud sobre el plano de referencia. A altas frecuencias aparecerá una capacidad parásita que corresponderá a la parte imaginaria negativa de S11.

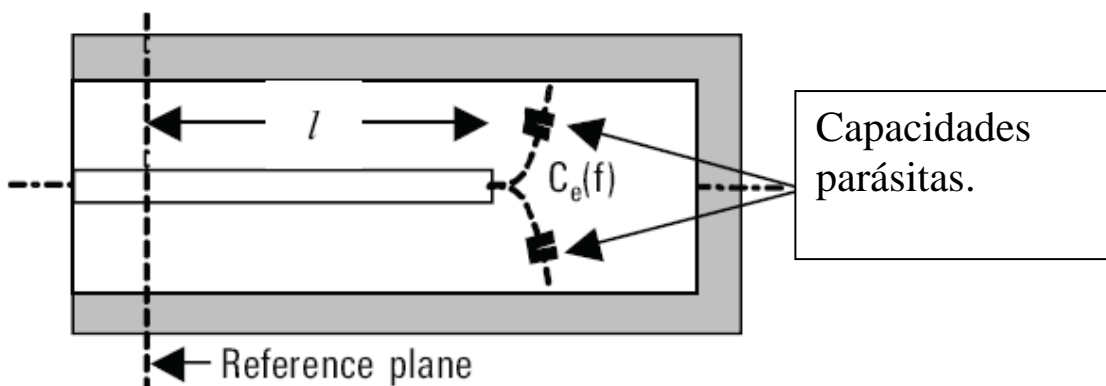


Figura 14: Estándar de calibración en circuito abierto [6].

Load (L)

Se construye colocando una impedancia al final de la guía de onda que corresponde con la impedancia del sistema, y se procede a medir el nivel de señal que se refleja (S11)

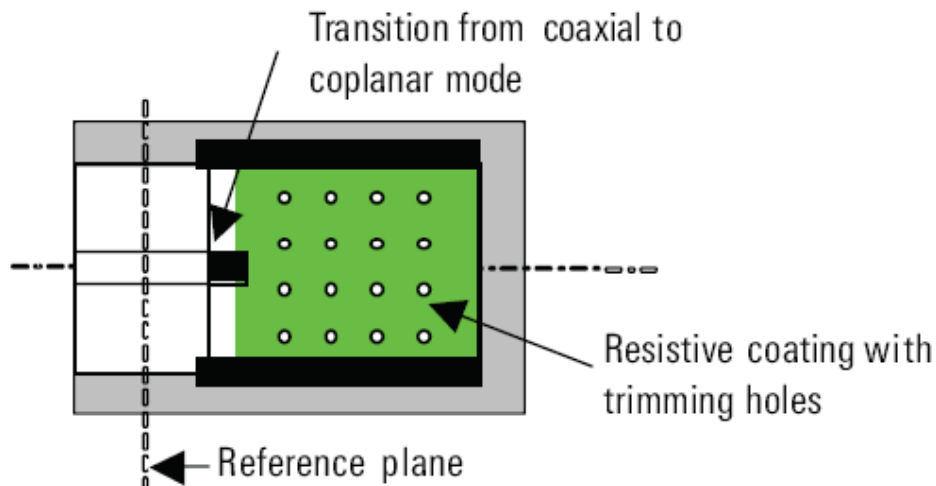


Figura 15: Estándar de calibración con carga [6].

Through (T):

Es un estándar que consiste en unir los dos puertos. Esta técnica se utilizará para aplicarla a correcciones de error de dos puertos. En la mayoría de los casos se suponen que los dos puertos están perfectamente adaptados.

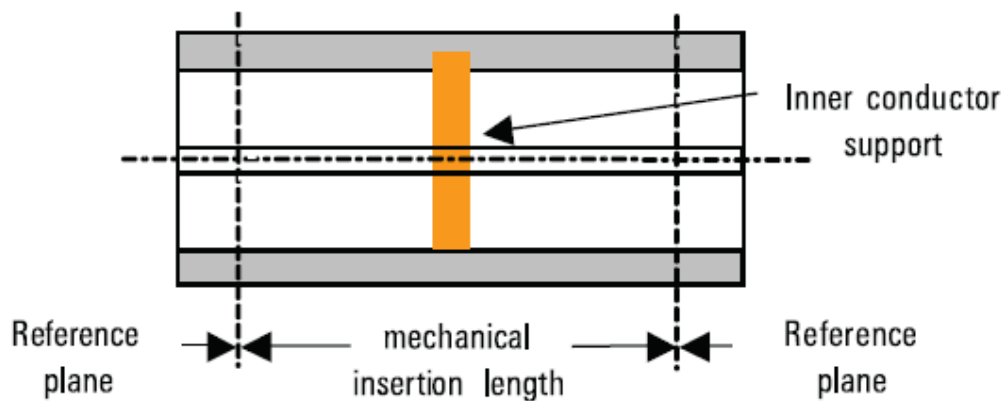


Figura 16: Estándar de calibración Through [6].

3.4.3 Modelos de error lineal y técnicas de calibración:

En las últimas cuatro décadas han aparecido gran cantidad de técnicas de calibración y modelos de error [7], a continuación se ofrece una gráfica con la comparativa entre las diferentes técnicas de calibración que existen para diferentes escenarios. La elección de una determinada técnica de calibración dependerá de muchos de los factores contemplados a continuación.

Técnica de calibración	OSM	TOM	TRM	TRL	TNA	UOSM	TOSM	TOM -X
Modelo de error (Términos)	5	7	7	7	7	7	12	15
Disponibilidad para medidas de transmisión	No	Sí	Sí	Sí	Sí	Sí	Sí	Sí

Estándares parcialmente desconocidos	No	No	Sí	Sí	Sí	Sí	No	No
Número mínimo de estándares de calibración	3	3	3	3	3	4	4	5
Consideración de la muestra bajo test dependiendo del cross talk	No	No	No	No	No	No	No	Sí
Disponible para muestras no insertables	No	No	No	No	No	Sí	No	No

Figura 17: Técnicas de calibración [7]

Es importante describir las técnicas más usadas por el VNA empleado para la realización de las medidas sobre el transistor CGH40010.

OSM (full one port calibration)

Es la técnica de calibración más usada para medidas sobre un puerto, utiliza los estándares Open Short Load, se realizan estas medidas una tras otra sobre el puerto de test, estos valores son almacenados en el VNA y realizar la corrección.

SOLT (TOSM)

Es un modelo de calibración muy usado para redes de dos puertos en el cual emplea el modelo de corrección de error de 10 términos. Esta solución esta presente en todos los VNAs modernos. El método dispone de una gran exactitud para medidas a baja y media frecuencia pero para altas frecuencias ya se requieren procedimientos adicionales para obtener una buena precisión.

Estos dos modelos son los mas utilizados para medidas de sobre muestras a baja frecuencia que son las que podemos realizar con el VNA E5070B de Agilent, otros VNA que puedan trabajar a mas frecuencia dispondrán de nuevos métodos de corrección de errores implementados, pero para las medidas que se realizarán sobre el transistor CGH40010 no son necesarias y por tanto no serán objeto de discusión en este trabajo.

3.5 Corrección del modelo circuital:

Una vez definido el modelo de extracción de parámetros de pequeña señal es necesario hacer otra pequeña corrección a este modelo ya que está planteado para transistores sin encapsular, pero el problema surge debido a que el CGH40010 presenta el siguiente encapsulado.

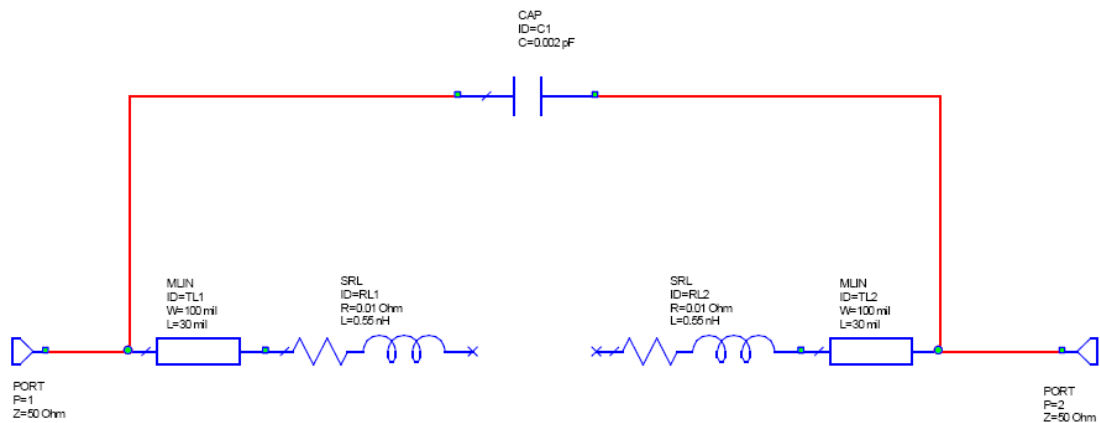


Figura 18: Encapsulado CGH40010 [8]

Por lo tanto sobre el modelo circuital descrito al principio del capítulo hay que añadirle los componentes que modelan el encapsulado, afortunadamente los componentes del encapsulado pueden introducirse como elementos extrínsecos del circuito por lo que la extracción de los parámetros de pequeña señal será la misma.

3.6 Resultados:

Se realizaron las medidas del transistor CGH40010 con el VNA E5070B sobre un sustrato de Alumina con las siguientes características.

Er	10,2
h	0,635mm

La polarización del transistor fue la siguiente.

Vds	28 V
Vgs	-3,1V

El primer paso para tomar las medidas fue el diseño e implementación de los circuitos de calibración para realizar una calibración SOTL. Por lo tanto ha sido necesario diseñar 4 circuitos, que serían los correspondientes a las guías de onda Open Short Through Load. Estas líneas de transmisión han sido diseñadas en tecnología microstrip para el sustrato descrito anteriormente, para estos diseños se ha empleado el Altium Designer. Estas líneas disponen de un offset de longitud de 5mm y un ancho de 0,58 mm que corresponde con una impedancia característica de 50 Ohm.

W	0.58 mm
L	5 mm
Zo	50 Ohm

3.6.1 Líneas diseñadas

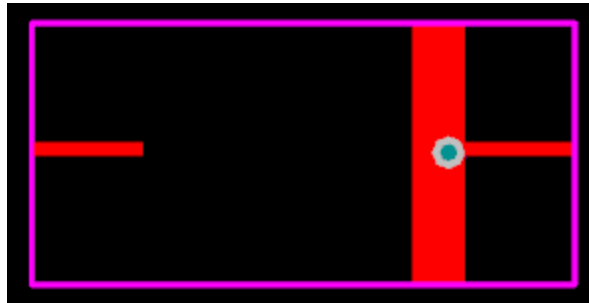


Figura 19: Línea de transmisión Open-Short

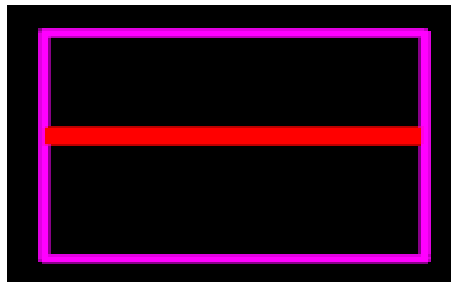


Figura 20: Línea de transmisión Through

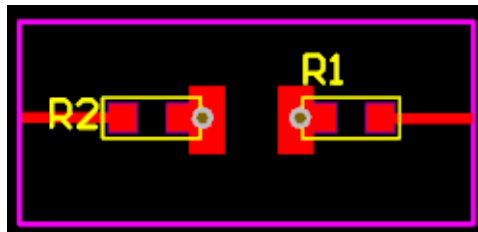


Figura 21: Línea de transmisión Load

A parte de estas líneas se diseñaron dos más, el porta-muestras donde se coloca el transistor sobre el que vamos a realizar la medida y una línea de transmisión que simplemente introducirá un retardo de grupo para comprobar el correcto funcionamiento de la calibración y cuya longitud es 20 mm.

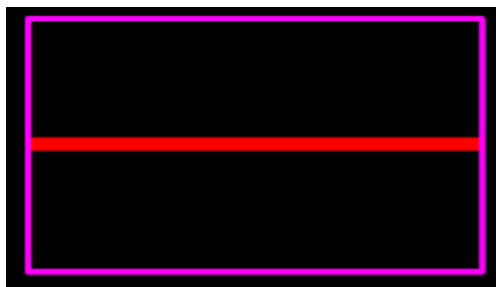


Figura 3.22: Línea de transmisión para retardo

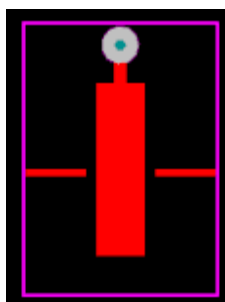


Figura 3.23: Porta-muestras.

Con estas líneas de transmisión podemos realizar la calibración del VNA, y realizar las medidas necesarias a excepción de las medidas que requieran polarizar el dispositivo. Para estas medidas utilizaremos un Bias Tee.



Figura 3.24: Diferentes tipos de Bias Tee [9]

La finalidad del Bias tee es permitir introducir corriente continua al dispositivo

bajo medida sin que esta llegue a los aparatos de medida, lo cual podría dañarlos.

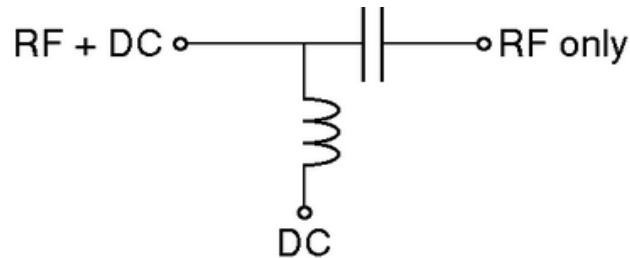


Figura 25: Circuito equivalente del Bias Tee [10]

Una vez descrito los componentes empleados se realizará el montaje y se procederá a la toma de medidas.

3.6.2 Medidas realizadas

A continuación realizamos las siguientes medidas:

1. Parámetros S del transistor sin polarizar
2. Parámetros S del transistor sin canal
3. Parámetros S del transistor polarizado

Estas medidas realizadas son las necesarias para proceder a la extracción del modelo de pequeña señal a partir de los parámetros S.

A continuación presentamos los parámetros S del transistor polarizado que obtuvimos con el VNA.

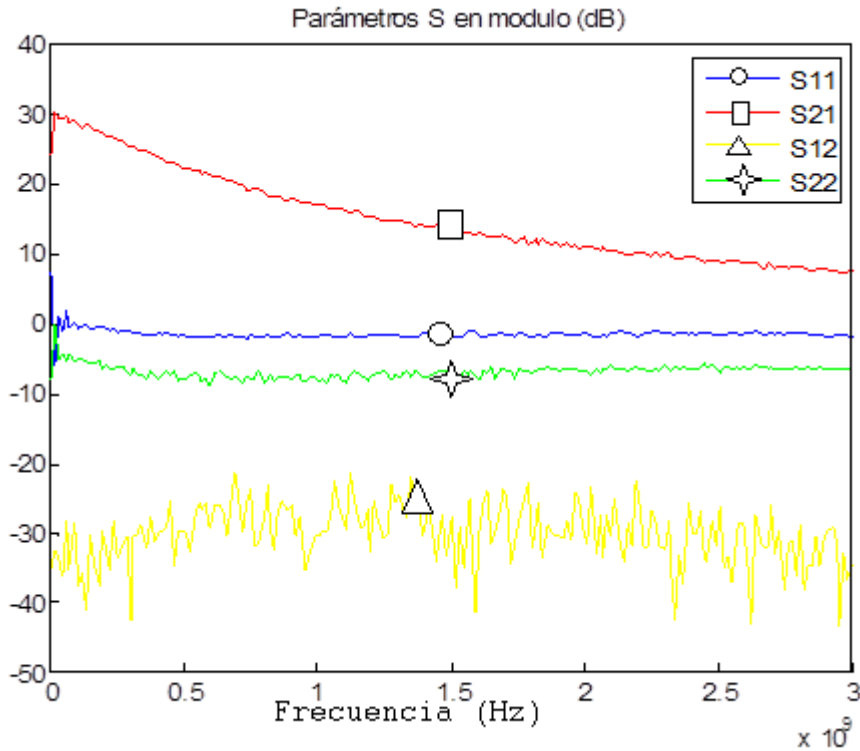


Figura 3.26: Parámetros S del transistor CGH40010

La forma que vamos a utilizar para verificar nuestro modelo será la siguiente.

1. Extracción del modelo de pequeña señal.
2. Crear un modelo en ADS .
3. Verificar los parámetros S del modelo ADS con los obtenidos mediante el VNA.

Para la extracción del modelo realizamos un scrip en matlab que implementa el modelo teórico descrito en el apartado 3.3 del capítulo.

Los resultados obtenidos fueron los siguientes:

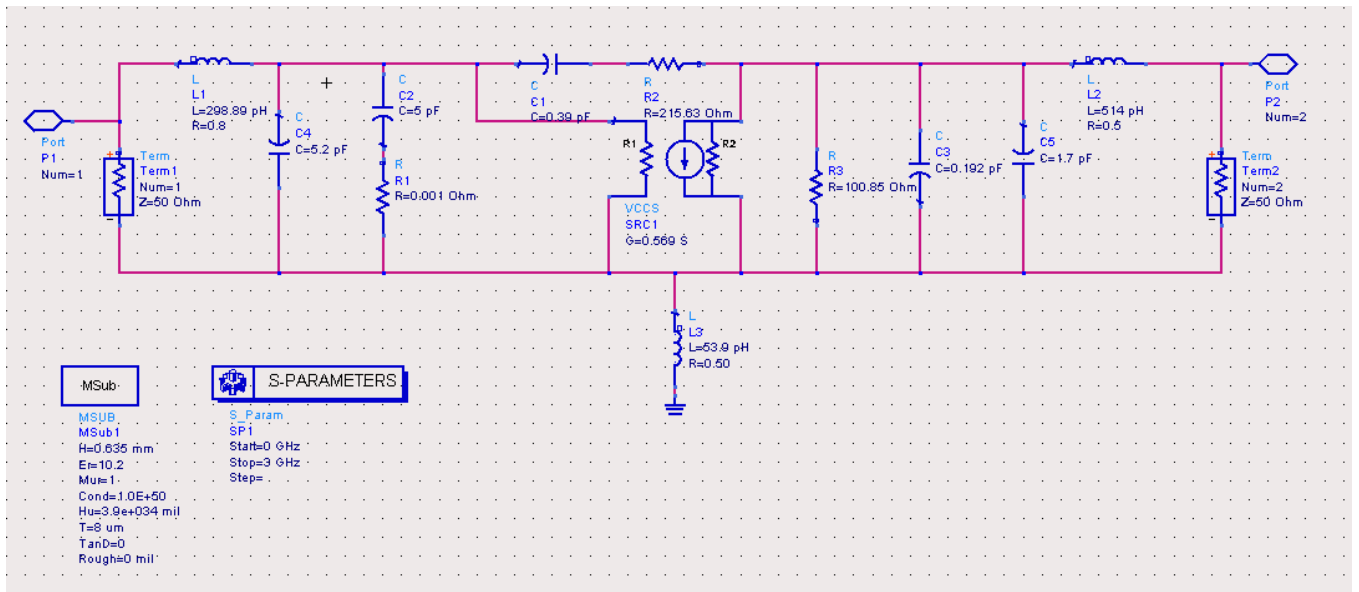
Parámetros Extrínsecos

Ld	514 pH
Lg	298 pH
Ls	53 pH
Cb	2.22 pF
Cpd	1.77 pF
Cpg	5.27 pF
Rs	0.53 Ohm
Rg	0.376 Ohm
Rc	0.603 Ohm
Rd	0.5322 Ohm

Parámetros Intrínsecos

Cgd	188 fF
gd	0,01
Cds	31 fF
Cgs	3,012 pF
gm	0,56
Tau	29,7 ps
Ri	0

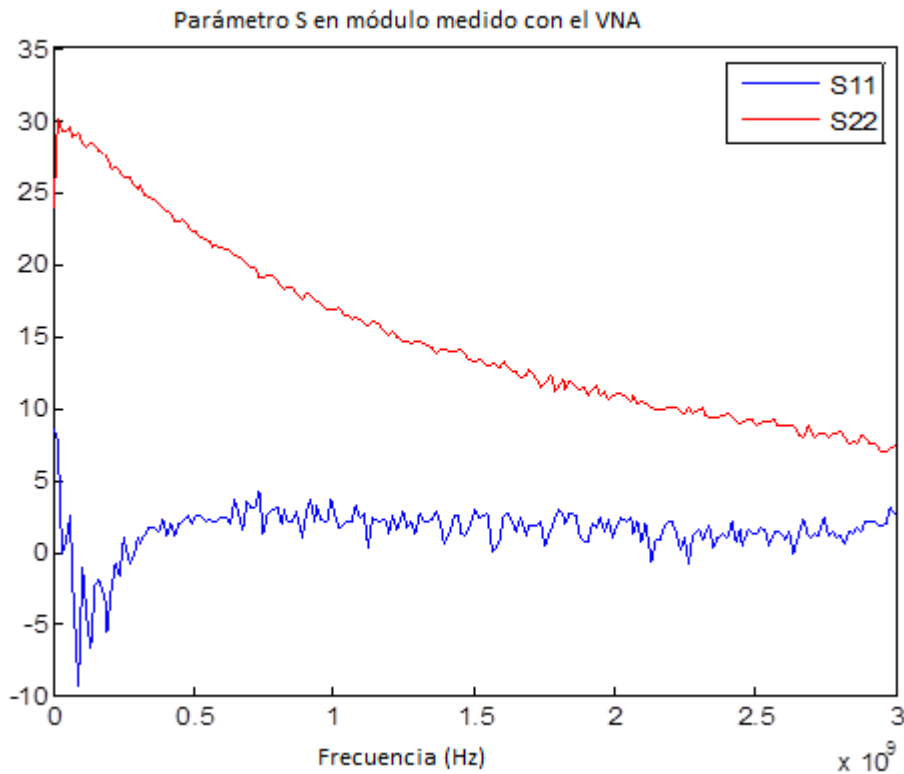
Estos fueron los valores obtenidos al aplicar el método de extracción descrito en este capítulo. A continuación se procederá a la verificación de este modelo



empleando ADS. El modelo es el siguiente.

Figura 3.27 Modelo circuital de pequeña señal en ADS2008

Realizando una simulación circuital obtenemos los parámetros S del circuito.



Como se puede observar la medida de los parámetros S del circuito

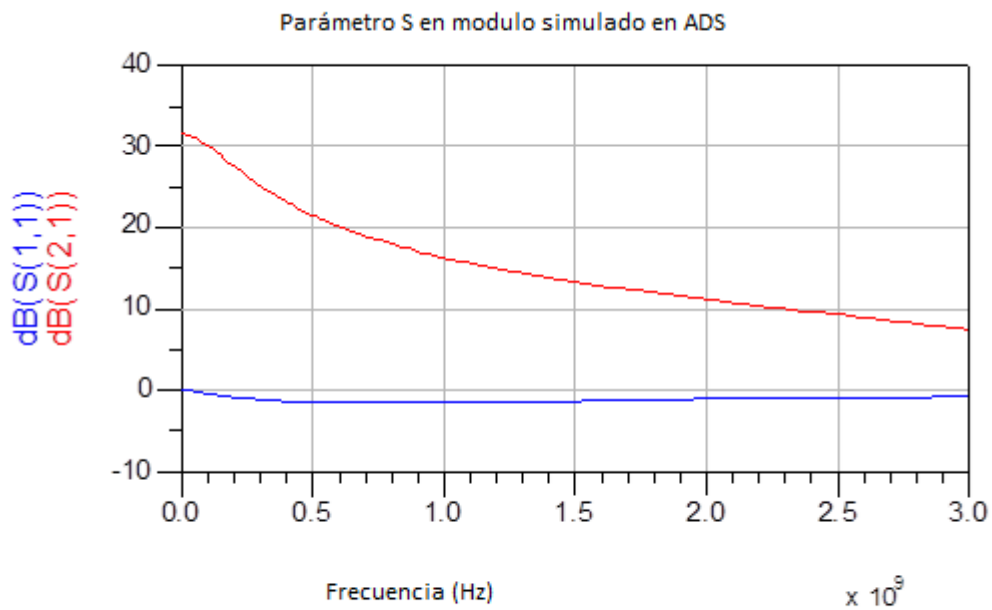


Figura 3.28: Comparación entre resultados empíricos y del modelo circuital.

Se corresponde con los resultados de la simulación del modelo de pequeña señal.

También compararemos los parámetros S en fase para el circuito simulado con ADS y los resultados de las medidas realizadas sobre el transistor CGH40010.

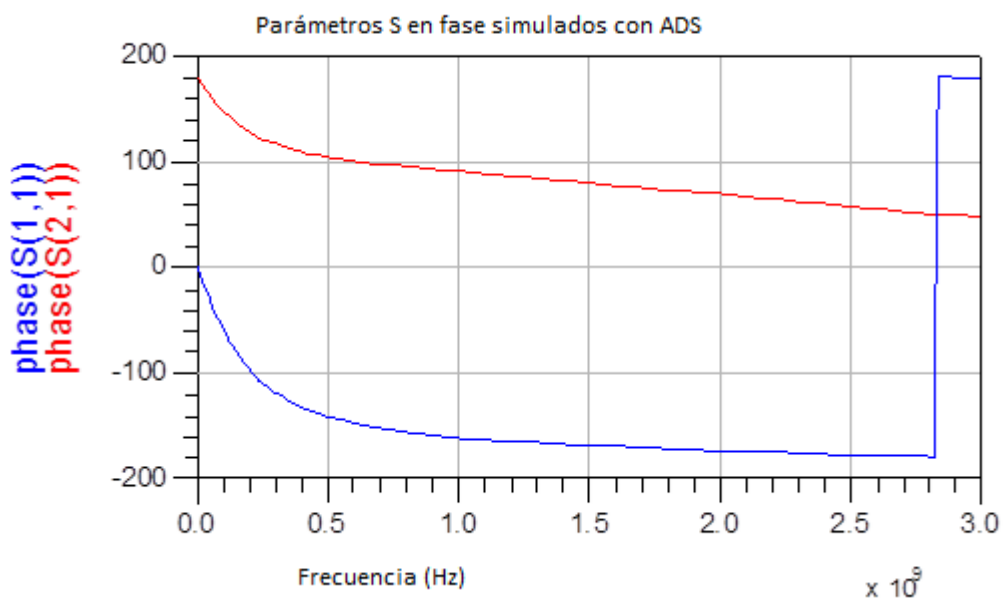


Figura 3.29.A: Parámetros S del modelo circuital.

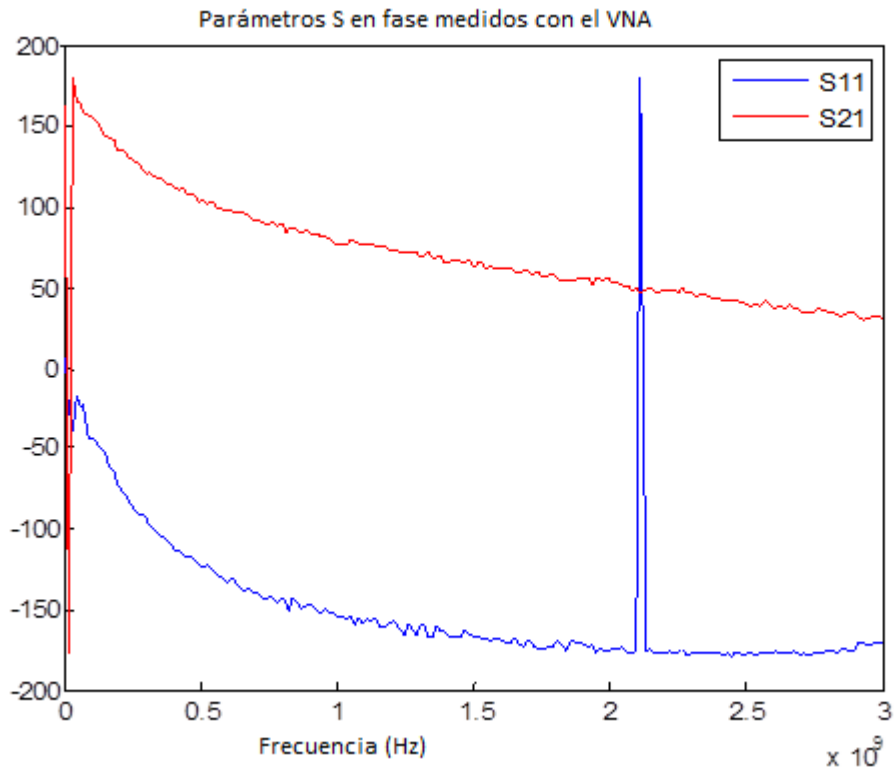


Figura 3.29.B: Parámetros S medidos con VNA.

Conclusión:

Con este método hemos podido extraer el modelo de pequeña señal de nuestro transistor lo cual nos va a permitir utilizar este modelo para diseñar un amplificador de potencia, este diseño será tratado en el capítulo siguiente. Para concluir cabe destacar el hecho de que para encapsulados más complejos el modelo de extracción de parámetros de pequeña señal necesitara nuevas correcciones para que se ajuste al nuevo encapsulado, es decir se tendrán que tener en cuenta los nuevos componentes que modelan el encapsulado.

Referencias:

[1] **Microwave devices, circuits and subsystems. Pg 71**

[2] **Dambrine, Cappy, Heliodore and Playez. A New Method for Determining the FET Small-Signal Equivalent Circuit. IEEE Transactions on Microwave Theory and Techniques, vol. 36, no. 7 , july 1988**

[3] **Jing Lu, Yan Wang , Long Ma, Zhiping Yu. A new small-signal modeling and extraction method in AlGaIn/GaN HEMTs. Solid-State Electronics volume 52, issue 1, january 2008, pages 115–120**

[4] **J. L. Olvera Cervantes, J. L. Medina Monroy, R. A. Chá vez Pérez, and A. Velázquez Ventura. A New Analytical Method to Extract the Small-Signal Equivalent Circuit of High Frecuency Fet Transistor.**

[5] **J. Apolinar Reynoso-Hernindez, Francisco Elias Rangel-Patiiio, and Julio Perdomo. Full RF Characterization for Extracting the Small-Signal Equivalent Circuit in Microwave FET. IEEE Transactions On Microwave Theory And Techniques, Vol. 44, No. 12, December 1996.**

[6] **Vector Network Analyzer (VNA) Calibration: The Basics**

[7] **Calibración VNA www.mtt-archives.org/dl/index.php?S19_Rumiantsev.pdf**

[8] **Large Signal Modeling of GaN HEMT based Circuits Cree**

[9] **http://www.pulseresearchlab.com/products/bias_tee/BTAC_BTDC/BTAC_BTDC_Main.htm**

[10] **http://en.wikipedia.org/wiki/Bias_tee**

Capítulo 4 Diseño de amplificadores de microondas:

4.1 Introducción

En este capítulo se abordará el diseño de un amplificador de microondas, en la primera parte del capítulo se definen los conceptos teóricos que describen el comportamiento del amplificador, es decir la ganancia y estabilidad del dispositivo, y las consideraciones necesarias para el diseño. En la segunda parte del capítulo se procederá al diseño y posterior implementación de un amplificador de microondas. El diseño de este amplificador será muy simple, no se abundará en conceptos de diseño como podrían ser el caso de amplificadores de potencia pero se implementará un amplificador de pequeña señal aprovechando las formidables capacidades de este dispositivo para alta potencia y conductividad térmica. Por tanto este capítulo servirá para continuar con el proceso de caracterización y posterior modelado de un transistor de GaN y su aplicación como amplificador de alta potencia y alta frecuencia.

4.2 Diseño teórico.

En primer lugar será necesario estudiar los dos conceptos fundamentales en el diseño de los amplificadores de microondas. La Ganancia y Estabilidad, y la influencia de estos parámetros en el diseño del circuito amplificador.

4.2.1 Ganancia:

La ganancia es el concepto fundamental que describe el comportamiento del circuito amplificador. El amplificador puede ser descrito como una red lineal de

dos puertos donde la ganancia medirá el ratio de potencia entregada a la salida de la red respecto la potencia a la entrada de la red amplificadora. A su vez esta red linear de dos puertos estará compuesta por tres bloques, una red de adaptación de entrada, un transistor de microondas que será el elemento activo y por ultimo una red de adaptación de salida. Tanto la red de entrada como la de salida dispondrán de una ganancia propia que condicionará la ganancia total del amplificador.

➤ Ganancia Total = Ganancia (red entrada, transistor, red salida).

Por lo tanto será fundamental el estudio de las redes de adaptación de estos amplificadores de cara a conseguir una determinada ganancia y el ancho de banda de esta. Se pueden distinguir tres tipos de ganancias que serán las encargadas de modelar el comportamiento del amplificador dependiendo respecto a qué es calculado el ratio potencia de salida-potencia de entrada.

1 Ganancia de transducción:

Esta es la definición fundamental para describir el funcionamiento de un amplificador de potencia, esto se debe a que esta ganancia mide la potencia entregada a una carga determinada, en el caso de los amplificadores de microondas podría ser una antena, un demodulador, otro amplificador o una línea de transmisión respecto a la potencia disponible en la fuente.

$$G_T = \frac{P_L}{P_{AVS}} = \frac{\text{power delivered to the load}}{\text{power available from the source}}$$

Ecuación 1: Ganancia de transducción [1]

2 Ganancia de potencia:

Es la definición mas obvia y simplemente, mide la potencia a la salida respecto a la potencia que disponemos a la entrada de la red.

$$G_P = \frac{P_L}{P_{IN}} = \frac{\text{power delivered to the load}}{\text{power input to the network}}$$

Ecuación 2: Ganancia de potencia [1]

3 Ganancia disponible:

Mide la potencia disponible a la salida de la red respecto a la potencia disponible en la fuente.

$$G_A = \frac{P_{AVN}}{P_{AVS}} = \frac{\text{power available from the network}}{\text{power available from the source}}$$

Ecuación 3: Tipos de ganancia [1]

Estas ecuaciones estarán determinadas por cada una de las redes de adaptación y el propio transistor y presentarán unas expresiones

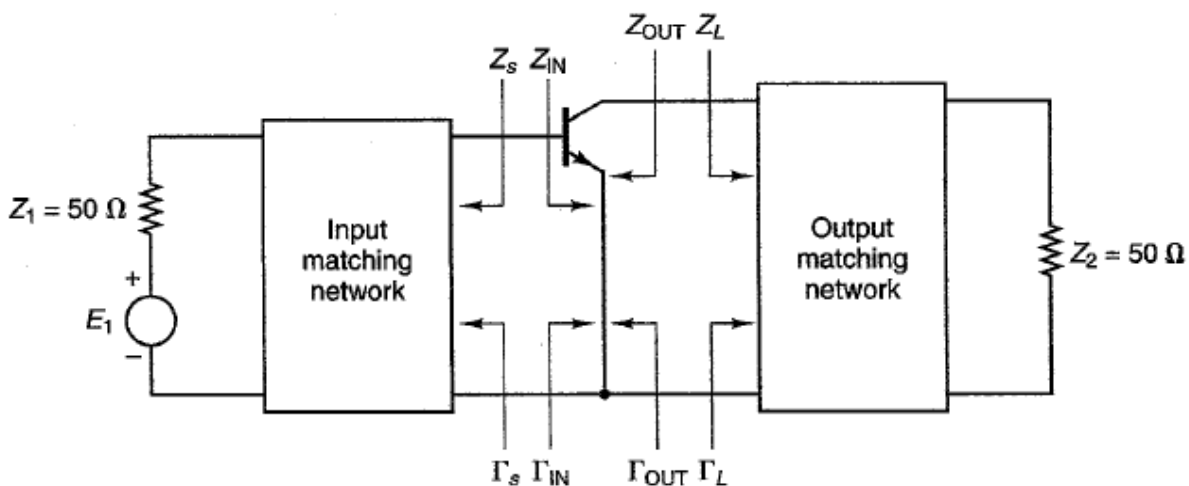


Figura 1: Diagrama del amplificador de microondas [1]

Características.

El método de trabajo para el calculo expresiones de ganancia serán los parámetros S siendo su aplicación la idónea para dispositivos de microondas.

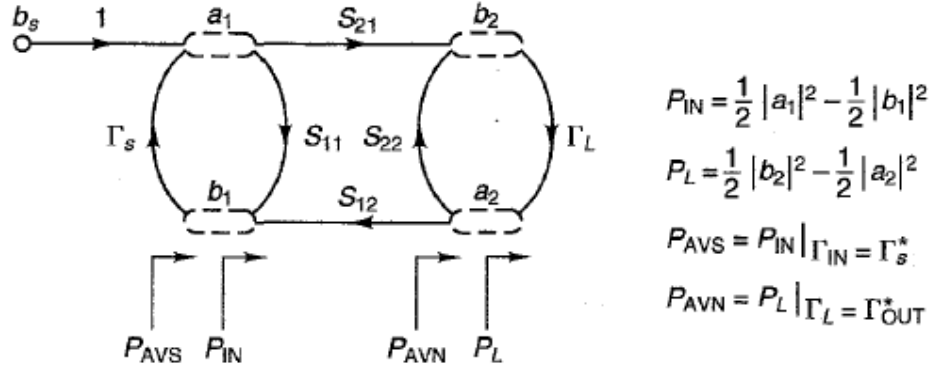


Figura 2: Parámetros S y potencias de un amplificador de microondas [1]

A partir de la figura 2 podemos obtener las diferentes ganancias en función de los parámetros S de la red, siendo este el método utilizado para el diseño de los amplificadores de microondas, las ecuaciones de ganancias serán las siguientes.

$$G_T = \frac{1 - |\Gamma_s|^2}{|1 - \Gamma_{IN}\Gamma_s|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22}\Gamma_L|^2}$$

$$G_T = \frac{1 - |\Gamma_s|^2}{|1 - S_{11}\Gamma_s|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - \Gamma_{OUT}\Gamma_L|^2}$$

$$G_p = \frac{1}{1 - |\Gamma_{IN}|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22}\Gamma_L|^2}$$

$$G_A = \frac{1 - |\Gamma_s|^2}{|1 - S_{11}\Gamma_s|^2} |S_{21}|^2 \frac{1}{1 - |\Gamma_{OUT}|^2}$$

$$\Gamma_{IN} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L}$$

$$\Gamma_{OUT} = S_{22} + \frac{S_{12}S_{21}\Gamma_s}{1 - S_{11}\Gamma_s}$$

Figura 3: Ecuaciones de ganancia en parámetros S [2]

Como se puede extraer de estas expresiones la ganancia quedarán determinados por los coeficientes de reflexión de cada una de las redes de adaptación así como de los parámetros S del transistor y a partir de la variación

de los coeficientes de reflexión de las redes de adaptación obtendremos una ganancia determinada.

Teorema de máxima transferencia de potencia y aproximación unilateral:

El principal teorema que rige el diseño de los amplificadores de pequeña señal y ganancia máxima es el bien conocido teorema de máxima transferencia de potencia que nos indica las condiciones que necesitamos tener para poder transmitir la máxima potencia desde una fuente a una carga.

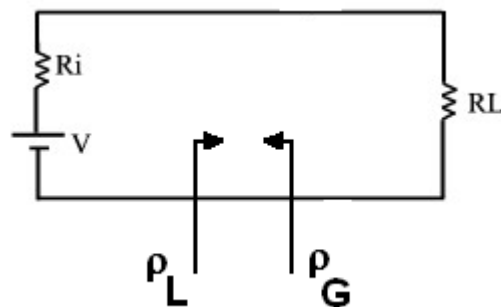


Figura 4: Teorema de máxima transferencia de potencia

Para la red de la figura 4 se obtiene una transferencia de potencia óptima cuando el coeficiente de reflexión de la carga es igual al coeficiente de reflexión conjugado de la fuente. Bajo esta premisa podemos realizar una pequeña suposición previa al diseño de nuestra red de dos puertos que será conocida como aproximación unilateral, con la cual se simplifica el diseño para disponer de la máxima ganancia en el amplificador.

Para esto es conveniente conocer el hecho de que una red de dos puertos es unilateral cuando se da lugar a la siguiente condición $S_{12} = 0$. A partir de esta

$$\Gamma_{IN} = S_{11}, \Gamma_{OUT} = S_{22},$$

condición se obtienen las siguientes consideraciones:

Ecuación 4: Condiciones máxima transferencia potencia.

Fácilmente deducibles de las ecuaciones presentadas en la Figura 3.

Aplicando estas condiciones obtendremos la expresión de ganancia de transducción.

$$G_{TU} = \frac{1 - |\Gamma_s|^2}{|1 - S_{11}\Gamma_s|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22}\Gamma_L|^2}$$

Ecuación 5: Ganancia de transducción.

Donde podemos observar que las expresiones de ganancia y en concreto la ganancia de transducción queda mucho más simplificada.

Además como se ha mencionado ya con anterioridad podemos expresar la ganancia total como producto de las ganancias de cada bloque:

$$G_{TU} = G_s G_o G_L$$

Ecuación 6: Ganancia de transducción

$$G_s = \frac{1 - |\Gamma_s|^2}{|1 - S_{11}\Gamma_s|^2}$$

$$G_o = |S_{21}|^2$$

$$G_L = \frac{1 - |\Gamma_L|^2}{|1 - S_{22}\Gamma_L|^2}$$

Siendo las expresiones de cada una de estas ganancias:

Ecuación 7: Ganancias de cada bloque del circuito amplificador

El diagrama de bloques de nuestro amplificador quedara formado por tres bloques diferenciados en los que cada uno de estos dispondrá de una ganancia propia y de su correspondiente coeficiente de reflexión.

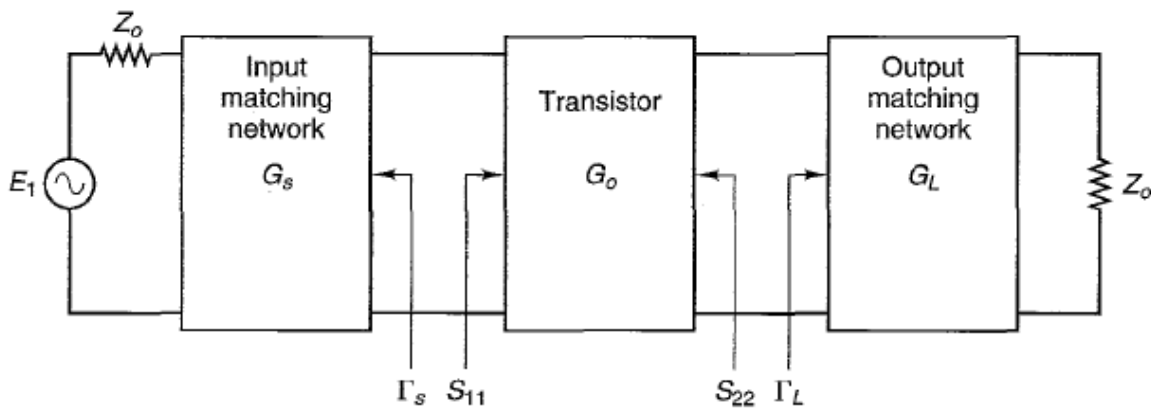


Figura 5: Circuito amplificador

Con el cálculo de estas ecuaciones podemos obtener la **Ganancia de potencia de transducción máxima** que para el diseño de amplificadores de pequeña es el valor de **ganancia óptimo**, es decir será la máxima ganancia teórica que se podrá conseguir en el diseño. A partir del teorema de máxima

$$\begin{aligned}\Gamma_L &= S_{22}^* \\ \Gamma_s &= S_{11}^*\end{aligned}$$

transferencia de potencia podemos llegar a dos condiciones, las cuales han de ser impuestas en el diseño para conseguir la máxima ganancia de potencia de transducción.

Ecuación 8: Condiciones para máxima ganancia.

La expresión de la ganancia quedará de la siguiente forma.

$$G_{TU,\max} = \underbrace{\frac{1}{1 - |S_{11}|^2}}_{G_{s,\max}} \underbrace{\frac{|S_{21}|^2}{G_o}}_{G_o} \underbrace{\frac{1}{1 - |S_{22}|^2}}_{G_{L,\max}}$$

Ecuación 9: Ganancia de transducción óptima.

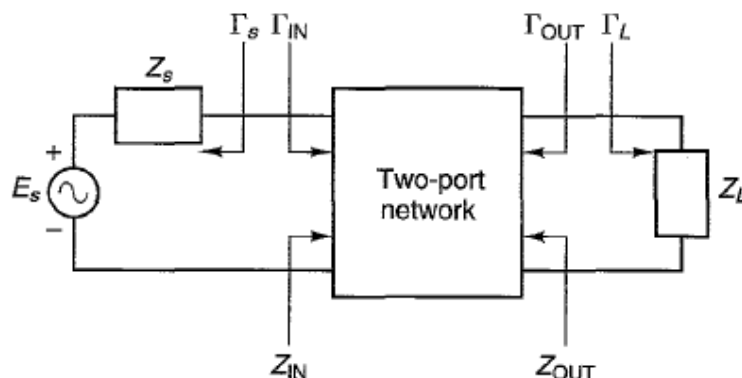
Como podemos observar se ha conseguido maximizar las dos ganancias que dependen de la redes de adaptación tanto de entrada como de salida y es fácil deducir de esto la fuerte dependencia que presenta el diseño del amplificador con las redes de adaptación.

Se puede dar el caso de que el transistor no presente la condición necesaria para la aproximación unilateral, y por tanto el diseño de dicho amplificador aumentará en complejidad.

4.2.2 Estabilidad:

La estabilidad o resistencia a oscilación es una consideración muy importante en el diseño de un amplificador ya que determinara la posibilidad de que aparezcan oscilaciones no deseadas en el circuito.

En nuestro diseño la estabilidad se determina por los parámetros S. En redes de dos puertos aparecen resistencias negativas que dan lugar a oscilaciones cuando el coeficiente de reflexión de entrada o de salida es mayor que 1. A partir de estas consideraciones podemos extraer las condiciones necesarias para que un amplificador sea incondicionalmente estable. Para una red como la de la figura 6 podemos decir que es incondicionalmente estable cuando se cumple que las partes reales de Z_{in} y Z_{out} son positivas.



$$|\Gamma_s| < 1$$

$$|\Gamma_L| < 1$$

$$|\Gamma_{IN}| = \left| S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \right| < 1$$

$$|\Gamma_{OUT}| = \left| S_{22} + \frac{S_{12}S_{21}\Gamma_s}{1 - S_{11}\Gamma_s} \right| < 1$$

Figura 6: Condiciones para circuito incondicionalmente estable. [1]

Si no se dan estas condiciones el amplificador será condicionalmente inestable por lo tanto la impedancia de fuente o carga podrá producir impedancias de entrada o salida con parte real negativa.

Para facilitar los cálculos existe un método gráfico para determinar la estabilidad de nuestros amplificadores.

Círculos de estabilidad:

Los valores de Γ_L y Γ_s menores que 1 formarán una región en la carta de Smith la cual podremos determinar con el siguiente método:

1. Determinamos las circunferencias que contendrán la región donde es estable el amplificador, estas circunferencias serán por los casos extremos donde los valores de Γ_L y Γ_s dan lugar a:

$$|\Gamma_{IN}| = 1 \text{ o } |\Gamma_{OUT}| = 1,$$

Ecuación 8: Condiciones de estabilidad

Igualando a 1 las ecuaciones de la Figura 6 obtenemos:

$$\left| \Gamma_L - \frac{(S_{22} - \Delta S_{11}^*)^*}{|S_{22}|^2 - |\Delta|^2} \right| = \left| \frac{S_{12}S_{21}}{|S_{22}|^2 - |\Delta|^2} \right|$$

$$\left| \Gamma_s - \frac{(S_{11} - \Delta S_{22}^*)^*}{|S_{11}|^2 - |\Delta|^2} \right| = \left| \frac{S_{12}S_{21}}{|S_{11}|^2 - |\Delta|^2} \right|$$

$$\Delta = S_{11}S_{22} - S_{12}S_{21}$$

Ecuación 9: Ecuaciones de estabilidad.

De estas expresiones podemos obtener las circunferencias de estabilidad para entrada y salida:

Círculo de estabilidad de salida (son los valores de Γ_L para $|\Gamma_{in}|=1$)

$$r_s = \left| \frac{S_{12}S_{21}}{|S_{11}|^2 - |\Delta|^2} \right| \quad (\text{radius})$$

$$C_s = \frac{(S_{11} - \Delta S_{22}^*)^*}{|S_{11}|^2 - |\Delta|^2} \quad (\text{center})$$

Ecuación 10: Círculo de estabilidad de salida.

Círculo de estabilidad de entrada (son los valores de Γ_s para $|\Gamma_{out}|=1$)

$$r_L = \left| \frac{S_{12}S_{21}}{|S_{22}|^2 - |\Delta|^2} \right|$$

$$C_L = \frac{(S_{22} - \Delta S_{11}^*)^*}{|S_{22}|^2 - |\Delta|^2}$$

Ecuación 11: Círculo de estabilidad de entrada.

Dado los parámetros S de un transistor podemos obtener fácilmente la región donde es estable nuestro amplificador a partir de las circunferencias obtenidas, ya que a un lado será estable y al otro lado será inestable. Ahora será necesario determinar que región es la estable la que está dentro o fuera del círculo.

Suponiendo que sólo se estudia la entrada, si se toma $Z_L = Z_0$, entonces estamos en el punto $\Gamma_L = 0$, y con (Figura 5) tenemos que $|\Gamma_{IN}| = |S_{11}|$. Esto supone que si tenemos $|\Gamma_{IN}| < 1$, entonces $|S_{11}| < 1$, en el punto $\Gamma_L = 0$ (centro de la carta de Smith). Por tanto, hemos demostrado que el centro de la carta de Smith sería un punto estable.

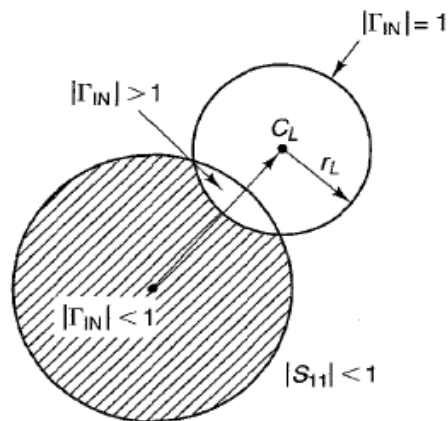


Figura 7: Círculos de estabilidad [5]

En cambio, si tenemos $|\Gamma_{IN}| > 1$, entonces $|S_{11}| > 1$, en el punto $\Gamma_L = 0$ (centro de la carta de Smith). Por tanto, el centro de la carta de Smith sería un punto inestable.

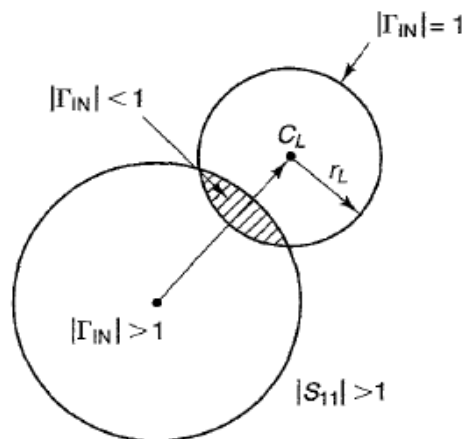


Figura 8: Círculos de estabilidad [5]

Suponiendo ahora que sólo se estudia la salida, si se toma $Z_s = Z_0$, entonces estamos en el punto $\Gamma_s = 0$, y con (Figura 5) tenemos que $|\Gamma_{OUT}| = |S_{22}|$. Esto supone que si tenemos $|\Gamma_{OUT}| < 1$, entonces $|S_{22}| < 1$, en el punto $\Gamma_s = 0$ (centro de la carta de Smith). Por tanto, hemos demostrado que el centro de la carta de Smith sería un punto estable.

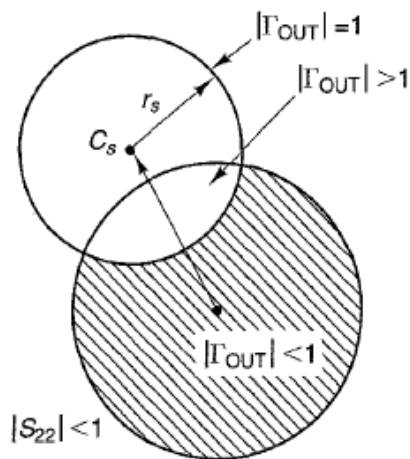


Figura 9: Círculos de estabilidad [5]

En cambio, si tenemos $|\Gamma_{OUT}| > 1$, entonces $|S_{22}| > 1$, en el punto $\Gamma_s = 0$ (centro de la carta de Smith). Por tanto, el centro de la carta de Smith sería un punto inestable

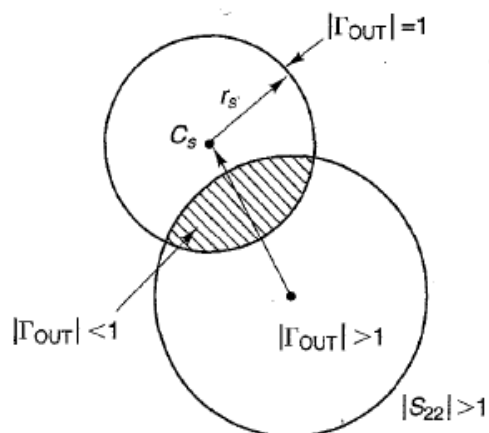


Figura 10: Círculos de estabilidad[5]

Otra forma de determinar si un amplificador es incondicionalmente

estable es por medio del factor de estabilidad.

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} > 1$$

$$\Delta < 1$$

Figura 7: Factor de estabilidad [1]

En el caso de que el transistor no sea incondicionalmente estable, será necesario buscar una zona de polarización de menor ganancia pero que cumpla las condiciones de estabilidad.

4.3 Diseño práctico de un amplificador de microondas.

El primer paso para el diseño de un amplificador de microondas es definir las especificaciones de diseño.

Este dispositivo será diseñado para operar a una frecuencia de 2.1 GHz con un ancho de banda muy estrecho. Se pretende también conseguir la máxima ganancia de transducción para el punto de polarización definido.

El punto de polarización del dispositivo es:

Punto de polarización	
Tensión de puerta	-3.15 V
Tensión de Drenador-fuente	28 V

Tabla 1: Condiciones de polarización.

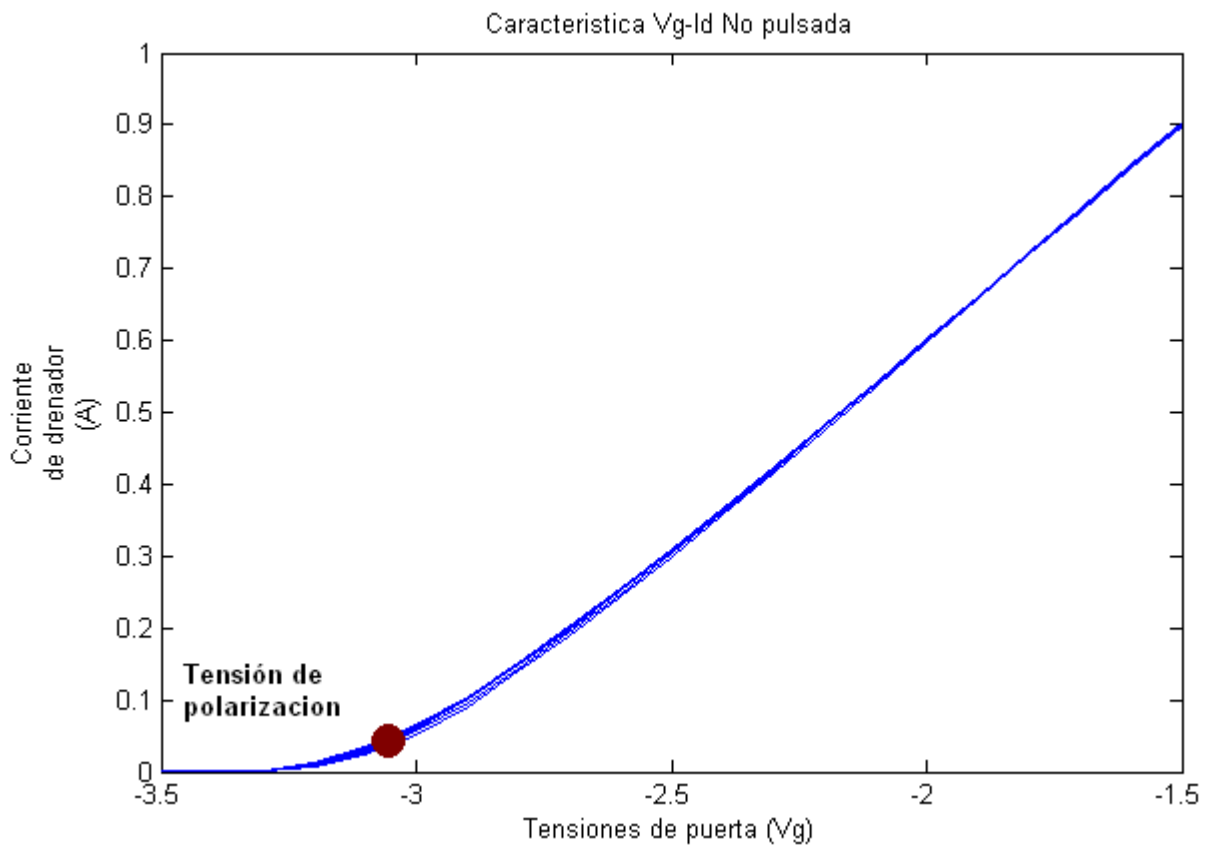


Figura 11: Punto de polarización del dispositivo

Se ha elegido una tensión de puerta no muy elevada como se puede observar en la grafica de la curva I_d - V_g para evitar que la corriente del drenador pueda dañar alguno de los dispositivos de medida del laboratorio. La tensión drenador puerta es elevada para que así el dispositivo sea capaz de proporcionar grandes tensiones de salida.

Para este punto de polarización el transistor CGH40010 proporciona los siguientes parámetros S medidos a partir del analizador de redes vectoriales disponible en el laboratorio.

Parámetros S			
S11	0.879 / 177.3°	S12	0.05 / -39.9°
S21	2.721 / 42.2°	S22	0.566 / -125.5°

Tabla 2: Parámetros S para la frecuencia de 2.1 GHz.

El siguiente paso será analizar la estabilidad del transistor para este punto de polarización, ya que si da lugar a que no sea estable el circuito, aparecerán resonancias que distorsionarán nuestra señal y evitarán conseguir la máxima ganancia de transducción.

Como observamos que el parámetro **S12** es prácticamente 0 por tanto podemos afirmar que el circuito es incondicionalmente estable [1], por lo tanto podemos diseñar el transistor sin imponer ningún tipo de restricción.

Una vez comprobado que el transistor es estable el siguiente paso será conseguir una máxima transferencia de potencia. Partiendo de la expresión de máxima transferencia de potencia y asumiendo la aproximación unilateral. A partir de estos supuestos diseñaremos unas redes de adaptación con los siguientes parámetros.

$$\Gamma_s = S_{11}^*$$

$$\Gamma_L = S_{22}^*$$

Parámetros S	
ρ_{in}	0.879/-177.3°
ρ_{out}	0.566/125°

Tabla 3: Coeficientes de reflexión de las redes de adaptación de entrada y salida.

Redes de adaptación.

Las redes de adaptación estarán formadas por elementos pasivos (resistencias, inductancias y reactancias) que se conectarán por uno de sus puertos al transistor y el otro de sus puertos irá conectado a la fuente en el caso de ser la red de adaptación de entrada ó a la carga en caso de ser la red de adaptación de salida.

Un esquema simple de estas redes será el siguiente, donde podemos observar que el coeficiente de reflexión de estos puertos deben ser el definido por ρ_{in} o ρ_{out} según sea una red ó otra.

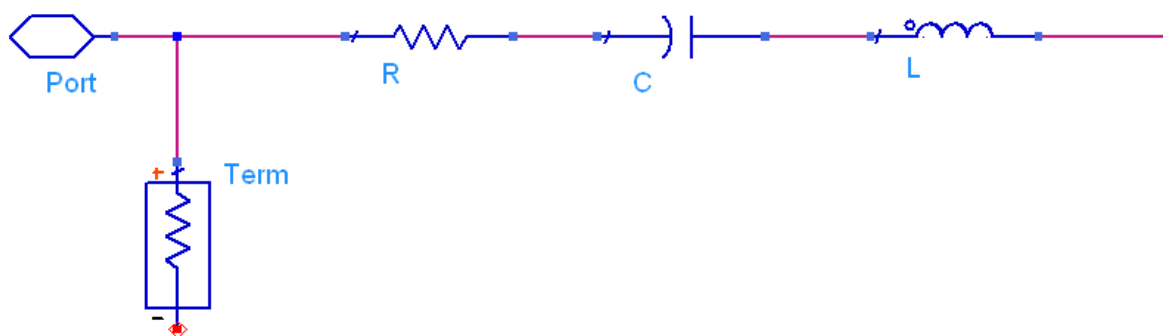


Figura 12 Red de adaptación de entrada

El problema surge debido a que no podemos obtener elementos discretos con los valores de impedancias necesarios para aplicaciones de microondas, por lo que será necesario modelarlos con líneas microstrip usando líneas en $\lambda/4$ y stubs.

Red de adaptación	Impedancia de entrada
Red adaptación entrada	3.22-j1.13
Red adaptación salida	17.17+i23.26

Tabla 4: Impedancias de entrada de las redes de adaptación.

El diseño con líneas microstrip estará formado por una línea microstrip $\lambda/4$ y un stub circuito abierto en paralelo.

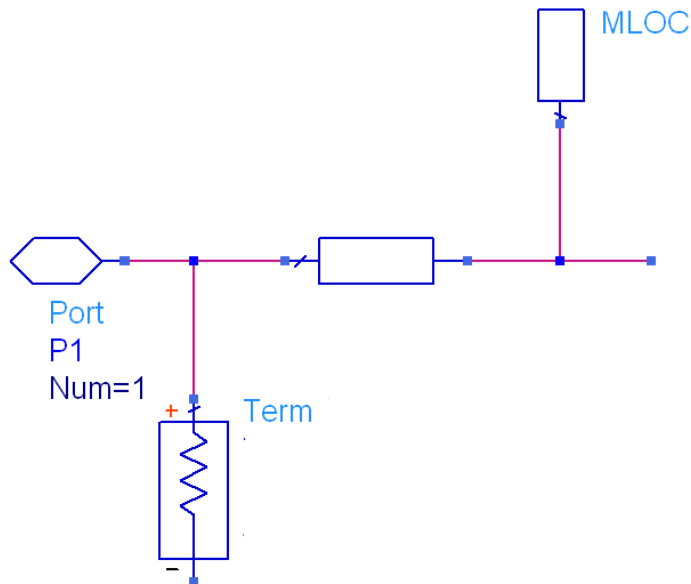


Figura 13 Red de adaptación de entrada con líneas de transmisión

Línea $\lambda/4$:

Será la encargada de modelar la parte real de la admitancia de entrada de nuestras redes de adaptación.

Stub (circuito abierto) en paralelo:

Su función es modelar la parte imaginaria de la admitancia de entrada, se usará stub acabados en circuito abierto para facilitar el trabajo de la microfresadora en la construcción del amplificador de microondas. Se mantendrá fijo el valor de impedancia del stub a 50 Ohm y la longitud de este será variable.

Red de adaptación de entrada.

Para el siguiente sustrato:

Sustrato	
ϵ_r	10.2
H	0.635 mm
T	8 μ m

Tabla 5: Características del sustrato.

Se ha diseñado la siguiente red de adaptación de entrada:

Elementos	Ancho (W)	Largo (L)
Línea $\lambda/4$	4.4 mm	11.5 mm
Stub	0.59 mm	1.1mm

Tabla 6: Dimensiones físicas de la red de adaptación de entrada.

Red de adaptación de salida.

Elementos	Ancho (W)	Largo (L)
Línea $\lambda/4$	0.60 mm	11.5 mm
Stub	0.59 mm	1.11mm

Tabla 7: Dimensiones físicas de la red de adaptación de salida.

Aplicando estas líneas de adaptación se consigue un evidente aumento en la ganancia para la frecuencia de trabajo del amplificador.

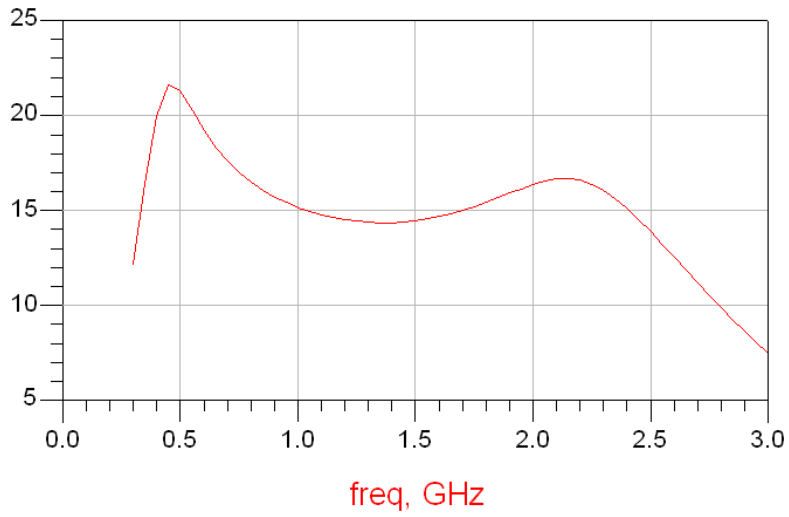


Figura 14 Parámetro S21 de transistor CGH40010 con redes de adaptación.

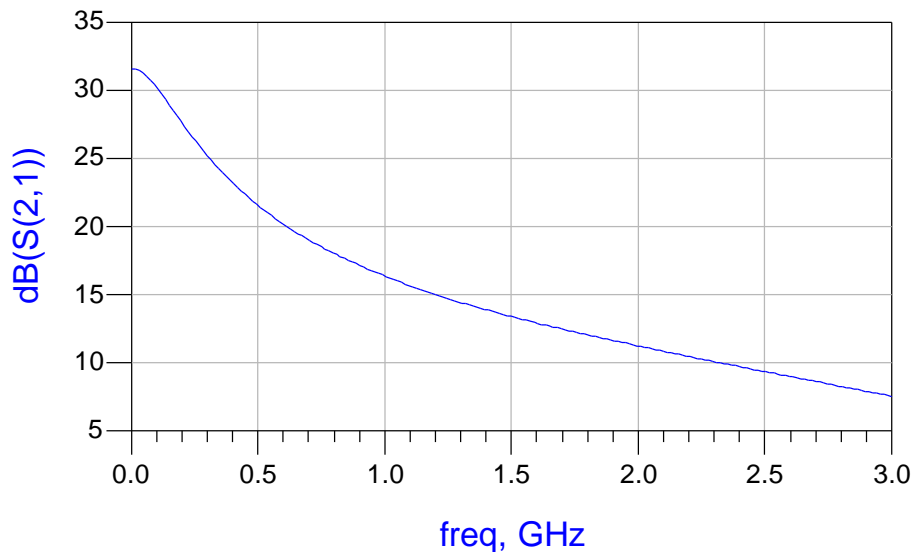


Figura 15 Parametro S21 de transistor CGH40010

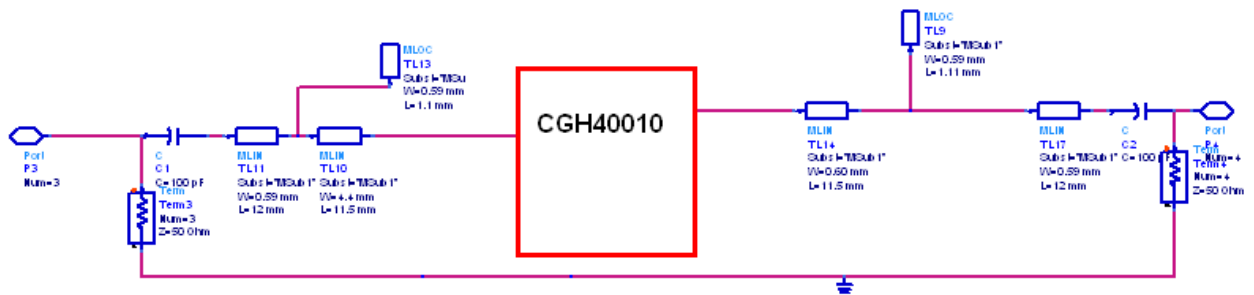


Figura 16: Esquema del amplificador.

El layout de las redes de adaptación será el siguiente.

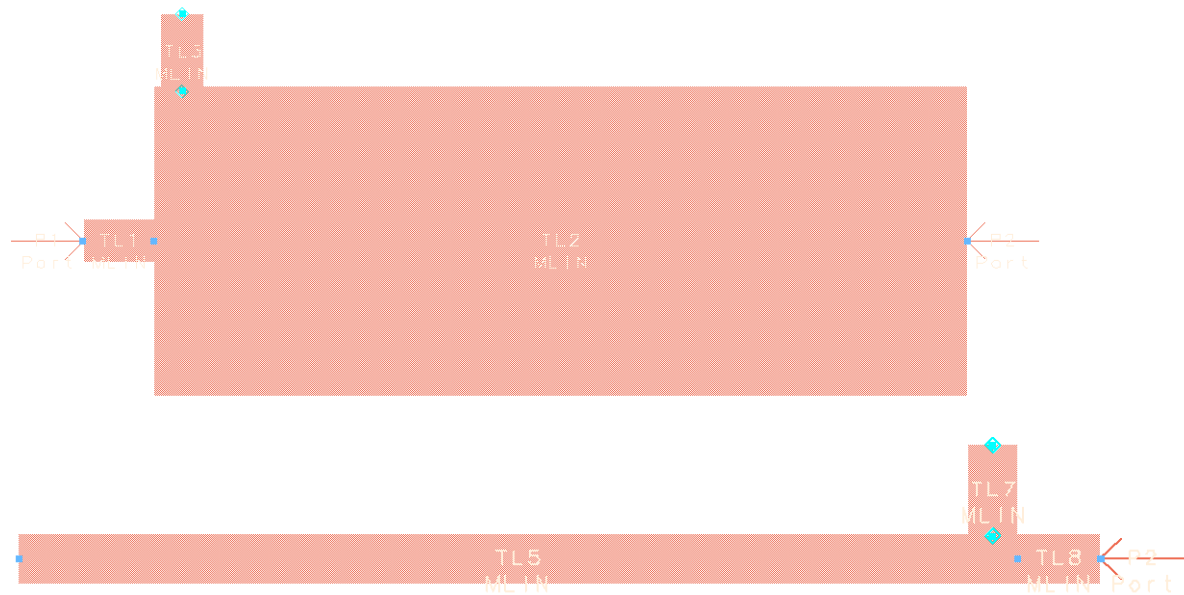


Figura 17 Layout de redes de adaptación en tecnología microstrip.

Redes de polarización.

El último paso será el diseño de las redes de polarización que serán las encargadas de polarizar el transistor en el adecuado punto de trabajo. La finalidad de las redes de polarización es evitar que aparezca corrientes continuas que podrían dañar el resto de elementos de microondas a los que esté conectado el dispositivo y a su vez evitar que las fuentes de tensión se puedan ver dañadas

por señales de microondas que lleguen del circuito amplificador.

Existen gran cantidad de redes de polarización para transistores, para tomar una elección entre todas estas se han de tener en cuenta diversos factores, entre otros la frecuencia de trabajo y el ancho de banda.

Para nuestro caso se descarta el uso de inductancias como elemento de protección para las fuentes de tensión debido a que la frecuencia de trabajo es demasiado elevada (2.1 Ghz) y esto conlleva la necesidad de inductancias muy costosas. Por ello se propone utilizar stub $\lambda /4$ de elevada impedancia acabados en cortocircuito, que darán lugar a una elevada impedancia de entrada con el fin de evitar que las fuentes de alimentación se dañen con señales de microondas. Para evitar la aparición de corto circuitos colocara una capacidad en serie con la tierra.

Dimensiones	Ancho	Largo
Stub $\lambda/4$ acabados en corto	0.2 mm	11.5 mm

Tabla 8: Dimensiones de la red de polarización.

Simulaciones y resultados

Se realizaron dos simulaciones para verificar el diseño del amplificador, ambas simulaciones fueron realizadas con el software ADS2008 con las redes de adaptación calculadas en el apartado anterior y el modelo circuital de transistor que se obtuvo en el capítulo anterior.. La primera fue una simulación circuital y la segunda fue una simulación electromagnética. Estas simulaciones arrojaron los siguientes resultados.

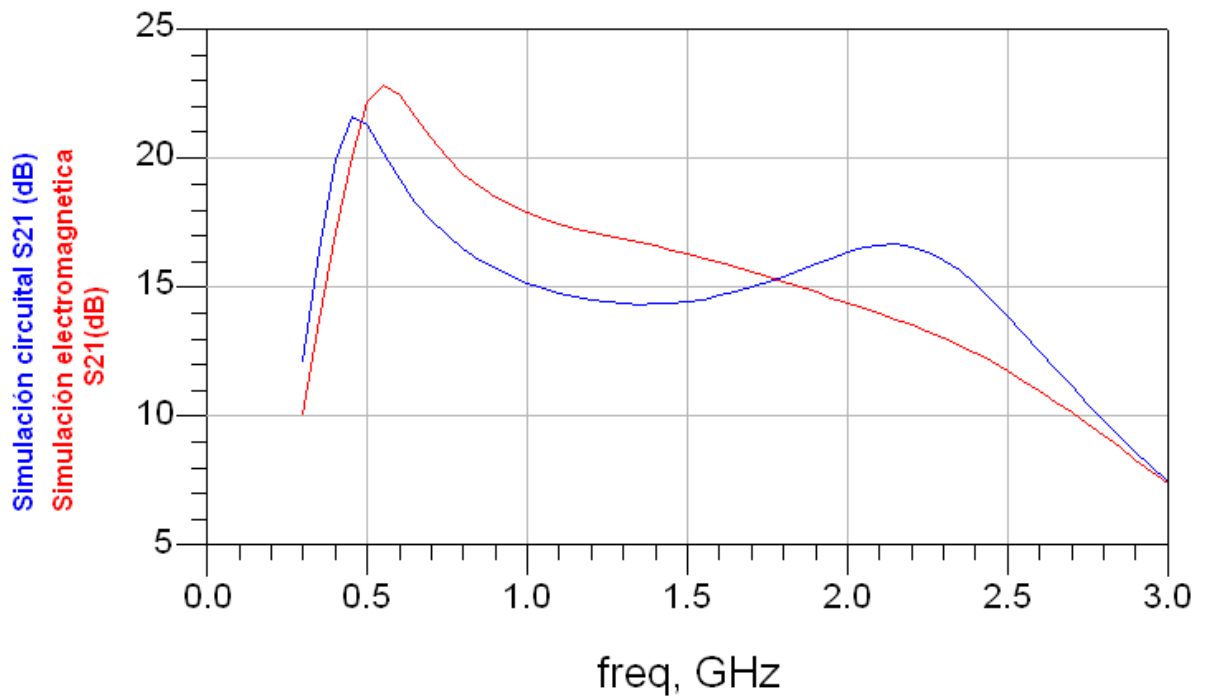
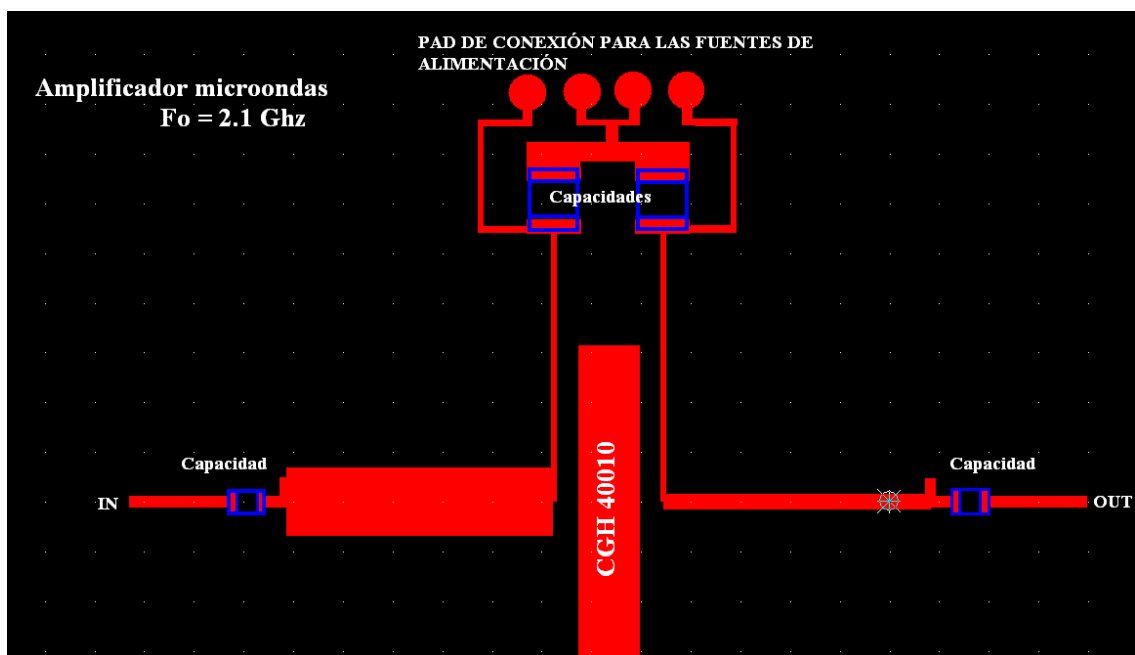


Figura 18 Resultados teóricos de simulación

El layout sobre el que se ha implementado el circuito amplificador es el siguiente y arrojó la siguiente medida de parámetros S con el analizador de redes vectorial.



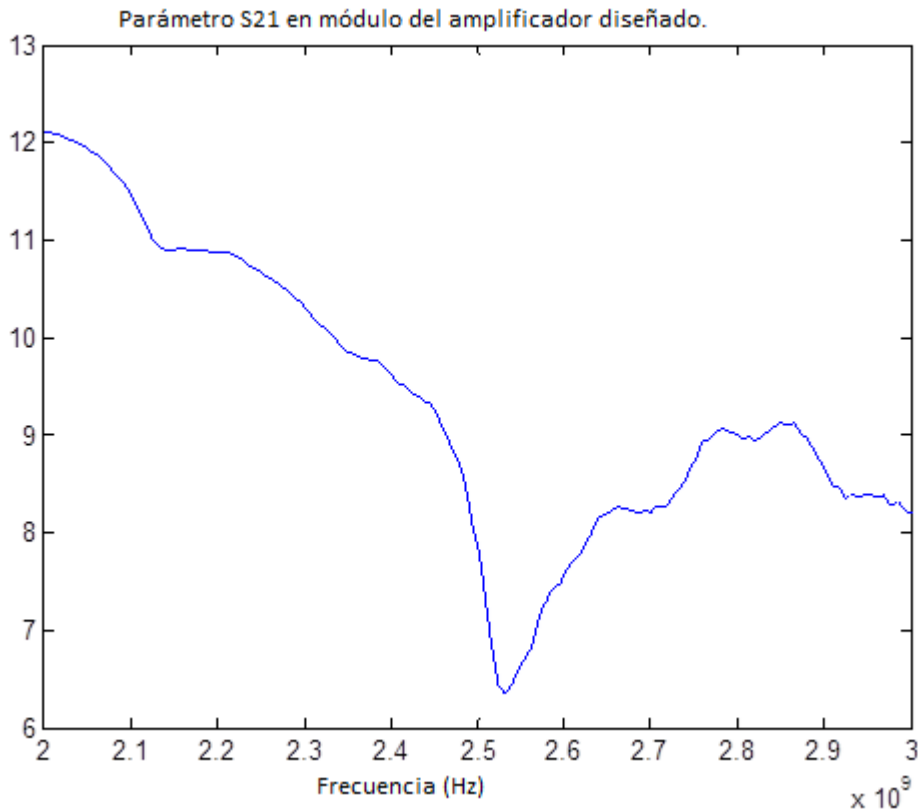


Figura 19 Resultado medido en laboratorio del amplificador

El resultado de este amplificador se puede comparar con uno diseñado por la empresa Cree para las frecuencias de trabajo de 2.1 GHz con el mismo modelo de transistor.

CONCLUSIÓN

En este capítulo hemos realizado el diseño de un amplificador de microondas a partir de las medidas que hemos realizado al dispositivo CGH 40010 de Cree, el primer paso ha sido determinar un punto de polarización del dispositivo a través de las características Id-Vds y como segundo paso una simulación del dispositivo con ADS 2008 utilizando el modelo circuital calculado a partir de los parámetros S medidos del transistor, posteriormente se construyó un amplificador de pequeña señal con ganancia máxima para banda estrecha. Otros posibles diseños podrían haber sido el diseño de una

amplificador de pequeña señal y banda ancha, idóneo para aplicaciones como Wifi, Wimax o telefonía móvil. Otra posible aplicación para este transistor podría haber sido como amplificadores de alta potencia en cualquiera de sus posibles configuraciones (Clase A, AB, B, D, E,F) muy útil para aplicaciones radar o estaciones base de telefonía móvil.

Bibliografía

[1] I.A Glover, S. R. Pennock, P. R Shepherd

Microwave devices, circuits and subsystems.

[2] Guillermo Gonzalez Microwave transistor amplifiers.

[3] Datasheet Cgh40010 Cree

[4] By Simon Wood, Ray Pengelly, Don Farrell, and Carl Platis, Cree, Inc. and Jim Crescenzi, Central Coast Microwave Design.

High-Power, High-Efficiency GaN HEMT Power Amplifiers for 4G Applications

[5] Daniel Castaño. Trabajo fin de máster. Universidad de Sevilla. Diseño de amplificadores de potencia de RF en la tecnología de GaN.