

# Anexos

## ANEXOS

- **Anexo 1: Código**
  - 1.1 Código programa
  - 1.2 Código cargador
- **Anexo 2: Normativa**
  - 2.1 Introducción
  - 2.2 Normas internacionales
  - 2.3 UNE-EN\_60335-2-29\_2006
  - 2.4 NO-DIS-MA-5200
- **Anexo 3: Baterías de plomo-ácido**
  - 3.1 Historia
  - 3.2 Funcionamiento
  - 3.3 Clasificación
  - 3.4 Capacidad nominal
- **Anexo 4: Datasheet**

# **ANEXO 1: CÓDIGO**

- **1.1 CÓDIGO PROGRAMA.**
- **1.2 CÓDIGO CARGADOR.**

## 1.1 CÓDIGO PROGRAMA.

```
#include <htc.h>

#include "Cargador.h"

__CONFIG (FOSC_INTOSC & WDTE_OFF & PWRTE_OFF & MCLRE_OFF & CP_ON & CPD_ON & CLKOUTEN_OFF);
// Program config. word 1

__CONFIG (PLLEN_OFF & LVP_OFF); // Program config. word 2

//definición variables

Unsigned_char
D_Temp,TR_Temp,BAT_Voltaje,TR_corriente,Estado,EstadoError,EstadoSistema,retardoPWM,CarPWM,anchuraP
ulso,ParpaLed,cargadorPWMretardo;

unsigned int TemporizadorAbsortion,TemporizadorAbsortionI;

/*****/

void init(void)
{
//direccionamientos de las PUERTAS : 1= entrada, 0= Salida

OSCCON = 0x68;

OPTION_REG = 0b00000110;          //Prescalamiento para TMR0 = 128

TRISB = 0b00000001;              // configuramos la puerta B: RB0 como entrada, los demás bits a cero como
salida

PORTB = 0b00000000;              // inicializamos la puerta B con cero

__delay_ms (25);                  // retardo de 25 milisegundos

TRISA = 0b00011111;              // la puerta A está configurada como entrada en ella se conectan todos los
sensores

PORTA = 0;                        // inicializamos la puerta A con Cero.

CARGADOR = 1;                    // se inicia con el TRIAC apagado,

/* inicialización del modulo conversor análogo a digital. primero, necesitamos estar seguros que los pins están
habilitados como entradas analógicas*/
```

```

ANSELB = 0;

ANSELA = 0b00001111;

ADCON1 = 0b01000000;

}

/*****/

unsigned char Conversion_AD(void)

{
    // inicia una conversión analógica a digital y retorna los 8 bits mas significativos del
    // resultado

    ADON=1;          // enciende el modulo ADC

    __delay_us (8);   // retardo de 8 microsegundos

    ADGO=1;          // iniciamos la conversión en el canal preseleccionado

    while(ADGO)continue; // esperamos hasta que termina la conversión, ADGO se pondra a cero y sale de
    // este lazo

    ADON=0;          // apagamos el modulo

    return(ADRESH);   // y por ultimo retornamos con el valor mas significativo en
    // "conversion_AD"

}

/*****/

void Cargador_Adc (void)

{

    ADCON0 = 0b00000000;    // seleccionamos el canal AN0 (temperatura de los diodos)

    D_Temp = Conversion_AD();

    ADCON0 = 0b00000100;    // seleccionamos el canal AN1 (temperatura del Transformador)

    TR_Temp = Conversion_AD();

    ADCON0 = 0b00001000;    // seleccionamos el canal AN2 (Batería)

    BAT_Voltaje = Conversion_AD();

    ADCON0 = 0b00001100;    // seleccionamos el canal AN3 (corriente)

    TR_corriente = Conversion_AD();

```

```
}
```

```
/***/
```

```
void pasoPorCero (void) // configuración paso por cero
```

```
{
```

```
    while (PasoCero == 0)
```

```
        {TMROIF = 0;}
```

```
        TMRO = 245;
```

```
    while ((PasoCero == 1) && (TMROIF == 0))
```

```
        { }
```

```
    if (TMROIF == 1)
```

```
        { TMROIF = 0;
```

```
          Estado =ENTRADA_AC_MALA; }
```

```
    else
```

```
        {Estado = ENTRADA_AC_BUENA;
```

```
          }
```

```
}
```

```
/***/
```

```
void DnBatteryDutyCycle (void)
```

```
{    retardoPWM ++;
```

```
    if (retardoPWM > 10)
```

```
        { retardoPWM = 0;
```

```
          anchuraPulso --;
```

```
          if (anchuraPulso < 55)
```

```
              anchuraPulso = 55;
```

```
          }
```

```
}
```

```
void UpBatteryDutyCycle (void)
```

```
{ anchuraPulso ++;  
  
  if (anchuraPulso >210)  
  
    anchuraPulso = 210;  
  
  }
```

```
/******
```

```
void CargadorModoVoltaje (void)
```

```
{  
  
  switch(EstadoSistema)  
  
  {  
  
    case CARGADOR_BATERIA_ABSORTION:  
  
      {  
  
        { voltajeLed = 0;  
  
          ParpaLed ++;  
  
          if estado_uno(ParpaLed,7)  
  
            {voltajeLed = 1;}  
  
  
          if (TemporizadorAbsortion < 65000)  
  
            {TemporizadorAbsortion++;  
  
              }  
  
          if(TemporizadorAbsortion >= 65000)  
  
            {  
  
              TemporizadorAbsortion = 0;  
  
              TemporizadorAbsortionI ++;  
  
              if(TemporizadorAbsortionI >= 14)  
  
                {TemporizadorAbsortionI = 0;  
  
                  EstadoSistema = CARGADOR_BATERIA_FLOAT;}  
  
            }  
  
          }  
  
        }  
  
      }  
  
    }  
  
  }
```

```

if (BAT_Voltaje >=VOLTAJE_BULK)

    {UpBatteryDutyCycle ();}

if (BAT_Voltaje < VOLTAJE_BULK)

    {DnBatteryDutyCycle ();}


    }

}

    break;

case CARGADOR_BATERIA_FLOAT:

{

    { voltajeLed = 1;

        if (BAT_Voltaje > VOLTAJE_FLOAT)

            {UpBatteryDutyCycle ();}

        if (BAT_Voltaje < VOLTAJE_FLOAT)

            {DnBatteryDutyCycle ();}

        }

    }

    break;


case CARAGDOR_BATERIA_EQUALIZE:

    {

        { voltajeLed = 1;

            igualarLed = 0;

            ParpaLed ++;

            if estado_uno(ParpaLed,7)

                {igualarLed = 1;}

            if (TemporizadorAbsortion < 65000)

                {TemporizadorAbsortion++;

                    }

                if(TemporizadorAbsortion >= 65000)

                    {

```



```

        TemporizadorAbsortion = 0;

        TemporizadorAbsortionl ++;

        if(TemporizadorAbsortionl >= 14)

            {TemporizadorAbsortionl = 0;

                EstadoSistema = CARGADOR_BATERIA_FLOAT;}

        }

        if (BAT_Voltaje >= ((VOLTAJE_BULK) + 10))

            {UpBatteryDutyCycle ();}

        if (BAT_Voltaje < ((VOLTAJE_BULK) + 10))

            {DnBatteryDutyCycle ();}

        }

    }

    break;

}

}

/*****/

void cargadorModoCorriente (void)

{

    corrienteLed = 0;

    ParpaLed ++;

    if estado_uno(ParpaLed,2)

        {corrienteLed = 1;}

    if (TR_corriente > CORRIENTE_REF)

        {UpBatteryDutyCycle ();}

    else if (TR_corriente < CORRIENTE_REF)

        {DnBatteryDutyCycle ();}

}

/*****/

```

```

void Encender_Cargador (void)

{

    while (PULSADOR == 0)

        {

            AC = 1;

            Estado = CARGADOR_ENCENDIDO;}

    __delay_ms (400);

}

/*****/

void Apagar_Cargador (void)

{

    while (PULSADOR == 0)

        { CARGADOR = 1;

        pasoPorcero ();

        Estado = CARGADOR_APAGADO;

        }

    while (PULSADOR == 0)    // the inverter mode value

        {AC = !AC;

        __delay_ms (200); }

}

/*****/

void main(void)

{

    init ();

    ParpaLed = 0;

    if (Estado == CARGADOR_ENCENDIDO)

        {

            Apagar_Cargador ();

            pasoPorcero();

            RELE = 1;

            Cargador_Adc();

```

```

if (TR_corriente > (CORRIENTE_REF + 5))

{

    CARGADOR = 1; //turn off charger

    pasoPorcero();

    RELE = 0;

    Estado = CARGADOR_SOBRE_CORRIENTE;

    EstadoError = CARGADOR_FALLA_SOBRE_CORRIENTE;

    Estado = ERROR_SISTEMA;

}

if ((D_Temp < DIODO_MAX_TEMP) || (TR_Temp < TRANS_MAX_TEMP))

{

    CARGADOR = 1; //turn off charger

    pasoPorcero();

    RELE = 0;

    Estado = CARGADOR_SOBRE_TEMPERATURA;

    EstadoError = CARGADOR_FALLA_SOBRE_TEMPERATURA;

    Estado = ERROR_SISTEMA;

}

if (BAT_Voltaje > VOLTAJE_BULK)

    { Estado = CARGADOR_MODO_VOLTAGE;}

if (TR_corriente > CORRIENTE_REF)

    {Estado = CARGADOR_MODO_CORRIENTE;}

if (Estado == CARGADOR_MODO_VOLTAGE)

    {CargadorModoVoltaje ();}

if (Estado == CARGADOR_MODO_CORRIENTE)

    { cargadorModoCorriente();}

if (Estado == CARGADOR_MODO_IGUALACION)

    { CargadorModoVoltaje ();}

```

```

/*****
{

    cargadorPWMretardo = anchuraPulso;

    for (CarPWM=0; CarPWM < cargadorPWMretardo; CarPWM++)

        { __delay_us(8);

            }

        CARGADOR = 0; // enciende el triac

    cargadorPWMretardo = 215 - anchuraPulso;

    for (CarPWM=0; CarPWM < cargadorPWMretardo; CarPWM++)

        { __delay_us(8);

            }

        CARGADOR = 1; // apaga el TRIAC

        }

}

else if (Estado == CARGADOR_APAGADO)

{ Encender_Cargador (); }

else if (Estado == ERROR_SISTEMA)

{

    if (EstadoError == CARGADOR_FALLA_SOBRE_TEMPERATURA)

        {

            Cargador_Adc();

            if ((D_Temp > (DIODO_MAX_TEMP + 30)) && (TR_Temp > (TRANS_MAX_TEMP + 30)))

                { Estado = CARGADOR_ENCENDIDO;

                    EstadoError == CARGADOR_BIEN;

                }

            else

                errorLed = 1;

                __delay_ms (250);

                errorLed = 0;

```

```

        __delay_ms (250);

    }

else if (EstadoError == CARGADOR_FALLA_SOBRE_CORRIENTE)

{

    if (PULSADOR == 0)

        { EstadoError == CARGADOR_BIEN;

            Estado = CARGADOR_ENCENDIDO;

        }

    else

        {

            AC =1;

            igualarLed =1;

            voltajeLed =1;

            corrienteLed =1;

            errorLed =1;

            __delay_ms (250);

            AC =0;

            igualarLed =0;

            voltajeLed =0;

            corrienteLed =0;

            errorLed =0;

            __delay_ms (250);

        }

    }

}

}

```

## 1.2 CÓDIGO CARGADOR.

```
#ifndef _offline_Inverter_h

#define _offline_Inverter_h


#define _XTAL_FREQ 4000000UL // necesitamos definir la frecuencia del micro,

                                // para usar el macro "__delay_ms, __delay_us", UL =
                                Unsigned Long


// definición PUERTA A


#define TempD   RA0           // PIN 17 entrada
#define TempTR  RA1           // PIN 18 entrada
#define Corriente RA2         // PIN 1  entrada
#define Bateria RA3 // PIN 2  entrada
#define PasoCero RA4         // PIN 3  entrada


//definición PUERTA B


#define PULSADOR RB0         // PIN 6  entrada
#define RELE     LATB1       // PIN 7  salida
#define CARGADOR LATB2       // PIN 8  salida
#define AC       LATB3       // PIN 9  salida
#define igualarLed LATB4     // PIN 10 salida
#define voltajeLed LATB5     // PIN 11 salida
#define corrienteLed LATB6   // PIN 12 salida
#define errorLed  LATB7     // PIN 13 salida
```

```
//macro para poner a cero, a uno o verificar estado de un bit
```

```
#define bit_uno(var, bitno) ((var) |= 1UL << (bitno))
```

```
#define bit_cero(var, bitno) ((var) &= ~(1UL << (bitno)))
```

```
#define estado_uno(data, bitno) ((data >> bitno) & 0x01)
```

```
#define estado_cero(data, bitno) ((data >> bitno) & 0x00)
```

```
/* **** */
```

```
/* definicion estados del sistema */
```

```
#define ERROR_SISTEMA 0
```

```
#define CARGADOR_MODO_VOLTAJE 1
```

```
#define CARGADOR_MODO_CORRIENTE 2
```

```
#define CARGADOR_SOBRE_CORRIENTE 3
```

```
#define CARGADOR_MODO_IGUALACION 4
```

```
#define CARGADOR_FALLA_SOBRE_CORRIENTE 5
```

```
#define CARGADOR_CORRIENTE_BIEN 6
```

```
#define CARGADOR_ENCENDIDO 7
```

```
#define CARGADOR_APAGADO 8
```

```
#define CARGADOR_SOBRE_TEMPERATURA 9
```

```
#define CARGADOR_FALLA_SOBRE_TEMPERATURA 10
```

```
#define CARGADOR_BIEN 11
```

```
/* definición estados entrada AC */
```

```
#define ENTRADA_AC_ESTADO_DESCONOCIDO 0
```

```
#define ENTRADA_AC_MALA 1
```

```
#define ENTRADA_AC_BUENA 2
```

```
/* definición estados batería */

#define BATERIA_NO_BIEN 0

#define BATERIA_BIEN 1

#define BATERIA_VAJO_VOLTAGE 2

#define BATERIA_ALTO_VOLTAGE 3


/* definición de los estados de error */

#define NO_FALLA 0

#define FALLA_BATERIA_VAJO_VOLTAGE 1

#define FALLA_BATERIA_ALTO_VOLTAGE 2


/* definición de los estados de carga */

#define CARGADOR_BATERIA_ABSORTION 0

#define CARGADOR_BATERIA_FLOAT 1

#define CARAGDOR_BATERIA_EQUALIZE 2


/* definición voltajes de carga*/

#define VOLTAGE_BULK 148

#define VOLTAGE_FLOAT 136

#define CORRIENTE_REF 108


/* definición temperatura de carga*/

#define DIODO_MAX_TEMP 59

#define TRANS_MAX_TEMP 59

#endif
```

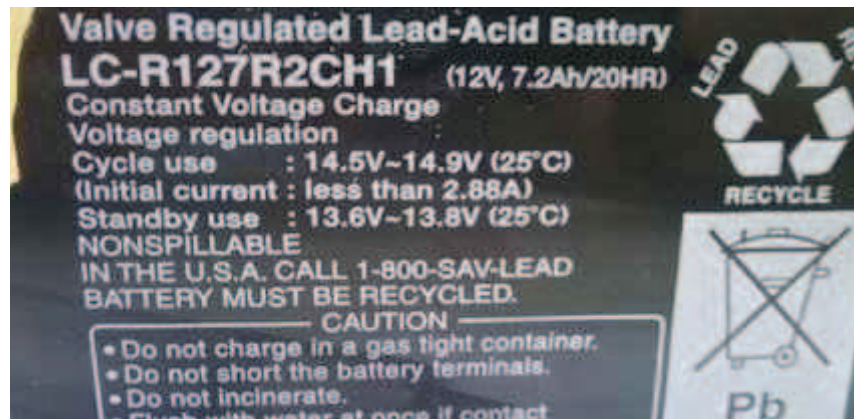


# **ANEXO 2:**

# **NORMATIVA**

- **2.1 INTRODUCCIÓN.**
- **2.2 NORMAS INTERNACIONALES.**
- **2.3 UNE-EN\_60335-2-29\_2006.**
- **2.4 NO-DIS-MA-5200.doc**

## 2.1 INTRODUCCIÓN.



Lo primero que trataremos de aclarar es que no todas las normas a las que se hace referencia cuando se trata de productos eléctricos (y las baterías de plomo-ácido entran en esta categoría, al menos, en parte) se refieren a lo mismo. Existen normas que, específicamente, se refieren al desempeño del producto que nos interesa, otras se refieren a sus características de seguridad al operarlo (lo que no necesariamente está relacionado con el cumplimiento de nuestras expectativas en cuanto a desempeño) y, por último, un tercer conjunto se refiere al sistema de gestión de la empresa, ya sea en lo que hace a cuestiones de calidad, medio ambiente o seguridad e higiene laboral.

La relación de normas nacionales y europeas (UNE-EN) más importantes son:

- UNE-EN 50272-2: Requisitos de seguridad para las baterías e instalaciones de baterías
- UNE-EN 61429: Marcado de acumuladores con el símbolo de reciclaje ISO 7000-1135.
- UNE 25136: Cajas para baterías; medida mínima interiores y condiciones que debe d cumplir.

y las ya mencionadas:

- UNE EN 60335-2-29: Normativa que controla los requisitos de seguridad para cargadores de batería. Esta normativa complementa a la EN\_60335-1 de "aparatos electrodomésticos y análogos. Seguridad. Parte 1: requisitos generales".

Se pueden encontrar normas nacionales y normas internacionales referidas a las baterías de plomo ácido. Las primeras son las referidas tales como la IEEEBSI, del Reino Unido, la DIN, de Alemania o la JIS de Japón. Mientras las segundas son la IEC o ISO.

#### Referencias:

- **BSI:** Siglas en inglés del Instituto Británico de Normas (British Standards Institute). En la web: [www.bsi-global.com](http://www.bsi-global.com)
- **DIN:** Siglas en alemán del Instituto Alemán de Normas (Deutsches Institut für Normung) En la web: [www.din.de](http://www.din.de)
- **IEEE:** Siglas en inglés del Instituto de Ingenieros Electricistas y Electrónicos de Estados Unidos, la mayor organización profesional representativa de los ingenieros a nivel mundial (Institute of Electrical and Electronics Engineers). En la web consultar: [www.ieee.org](http://www.ieee.org)
- **ISO:** Siglas en inglés de la Organización Internacional para la Estandarización (International Standards Institution), con sede en Ginebra (Suiza) y representada en nuestro país por el Instituto Argentino de Normalización (IRAM). En la web: [www.iso.org](http://www.iso.org)

**IEC:** siglas en inglés del Comité Internacional de Electrotécnica (International Electrotechnical Committee), con sede en Ginebra (Suiza). Es una norma específica, es decir, si lo que nos interesa es saber si el interruptor eléctrico, por ejemplo, servirá o no para ser instalado en nuestro circuito, o si la batería que queremos comprar tendrá la capacidad que necesitamos.

- **JIS:** siglas en inglés de las Normas Industriales Japonesas (Japanese Industrial Standards) publicadas por la JSA, Asociación Japonesa de Normas (Japanese Standards Association). En la web: [www.jsa.or.jp](http://www.jsa.or.jp)
- **UL:** siglas en inglés del Underwriters Laboratories, institución fundada en 1894 por las compañías de seguros de USA para que se abocara a especificar la seguridad de los productos como una forma de poder acotar el riesgo asumido al otorgar una póliza de seguros. En la web: [www.ul.com](http://www.ul.com)

Se hará ahora referencia a las normas que se refieren al desempeño, ensayos, instalación, etc. de baterías Industriales de plomo-ácido.

## 2.2 NORMAS INTERNACIONALES.

La norma internacional más conocida en relación con *baterías industriales de plomo-ácido* es la IEC 896, también identificada como IEC 60896 y EN 60896. “EN” son la siglas de European Norm, es decir que la Comunidad Europea ha adoptado a esta IEC como norma propia. La norma, a su vez, tiene dos partes: la primera, IEC 60896-1, se refiere a baterías de plomo-ácido abiertas o ventiladas y la IEC 60896-2 se refiere a baterías selladas. En ambos casos, se trata de baterías estacionarias. A continuación mencionaremos brevemente los principales temas que abarcan las dos partes de esta norma:

### IEC 60896-1

Requisitos generales y métodos de ensayo de baterías de plomo-ácido del tipo ventiladas. Es sumamente importante cuando se realizan ensayos de capacidad nominal, adaptación al funcionamiento a tensión de flote, ciclado, retención de carga, resistencia interna y corriente de corto-circuito.

### IEC60896-2

Requisitos generales y métodos de ensayo de baterías de plomo-ácido del tipo VRLA. Al igual que la anterior es muy utilizada para la realización de ensayos de desempeño en este tipo de productos (los ensayos son similares a los de la norma IEC 60896-1).

**Otras normas IEC que nos parece conveniente mencionar para conocimiento de los lectores son las siguientes:**

### IEC 61056-1

Requisitos generales y características funcionales para baterías VRLA de plomo-ácido portátiles. Métodos de ensayo, y su equivalente en el sistema japonés de normas: **JIS C-8702-1**. Esta norma se aplica a todas las baterías VRLA pequeñas como las Vision, NP, etc que se utilizan en UPS, sistemas de alarma e incendio, luminarias de emergencia, etc.

#### **IEC 60254**

Requisitos generales y métodos de ensayo de baterías de plomo-ácido para uso en tracción eléctrica. Dimensiones de las celdas y bornes Otras normas muy utilizadas y citadas en los pliegos de licitaciones públicas son las BS. Mencionamos la BS 6290, prácticamente idéntica a la IEC 60896.

#### **Otras normas internacionales de interés:**

#### **IEEE-450 Y IEEE-1188**

Una rápida reseña de los temas tratados en ellas (las últimas ediciones son del año 2002 para la 450 y del año 1996 para la 1188) son los siguientes: mantenimiento, esquema de ensayos, procedimientos para realizar los ensayos, criterios de reemplazo de una batería, reciclado y disposición al final de la vida útil y varios anexos donde se encuentran diversos factores de corrección relacionados con la temperatura y sobre la capacidad inicial de una batería nueva, que dice textualmente: “La batería podrá tener una capacidad inferior a la especificada en el momento de enviarla. A menos que se especifique una capacidad del 100% en el momento del envío, la capacidad inicial podrá tener un valor tan bajo como el 90% de la capacidad nominal. Bajo condiciones normales de operación, después de varios años de servicio a la tensión de flote, la capacidad podrá aumentar hasta, por lo menos, la capacidad nominal.”

Queda claro que, si compramos una batería cuyo fabricante se rige por esta norma, y a menos que le indiquemos explícitamente que la queremos con un 100% de capacidad en el ensayo de aceptación que realicemos, el fabricante podría entregarla, bajo el paraguas de esta norma, con una capacidad de hasta 90%..

Febrero 2006

### TÍTULO

**Aparatos electrodomésticos y análogos**

**Seguridad**

**Parte 2-29: Requisitos particulares para cargadores de baterías**

*Household and similar electrical appliances. Safety. Part 2-29: Particular requirements for battery chargers.*

*Appareils électrodomestiques et analogues. Sécurité. Partie 2-29: Règles particulières pour les chargeurs de batterie.*

### CORRESPONDENCIA

Esta norma es la versión oficial, en español, de la Norma Europea EN 60335-2-29 de septiembre de 2004, que a su vez adopta la Norma Internacional IEC 60335-2-29:2002 + A1:2004 y su corrigendum de noviembre de 2004.

### OBSERVACIONES

Esta norma anulará y sustituirá a las Normas UNE-EN 60335-2-29 de septiembre de 1997 y su corrigendum de junio de 2002 y UNE-EN 60335-2-29/A11 de noviembre de 1998, antes de 2007-06-01.

### ANTECEDENTES

Esta norma ha sido elaborada por el comité técnico AEN/CTN 213 *Electrodomésticos* cuya Secretaría desempeña ANFEL.

Editada e impresa por AENOR  
Depósito legal: M 7784:2006

© AENOR 2006  
Reproducción prohibida

LAS OBSERVACIONES A ESTE DOCUMENTO HAN DE DIRIGIRSE A:

**AENOR**

C Génova, 6  
28004 MADRID-España

Asociación Española de  
Normalización y Certificación

Teléfono 91 432 60 00  
Fax 91 310 40 32

28 Páginas

**Grupo 18**





Versión en español

**Aparatos electrodomésticos y análogos**  
**Seguridad**

**Parte 2-29: Requisitos particulares para cargadores de baterías**  
**(IEC 60335-2-29:2002 + A1:2004)**

Household and similar electrical appliances. Safety. Part 2-29: Particular requirements for battery chargers. (IEC 60335-2-29:2002 + A1:2004).

Appareils électrodomestiques et analogues. Sécurité. Partie 2-29: Règles particulières pour les chargeurs de batterie. (CEI 60335-2-29:2002 + A1:2004).

Sicherheit elektrischer Geräte für den Hausgebrauch und ähnliche Zwecke. Teil 2-29: Besondere Anforderungen für Batterieladegeräte. (IEC 60335-2-29:2002 + A1:2004).

Esta norma europea ha sido aprobada por CENELEC el 2004-07-06. Los miembros de CENELEC están sometidos al Reglamento Interior de CEN/CENELEC que define las condiciones dentro de las cuales debe adoptarse, sin modificación, la norma europea como norma nacional.

Las correspondientes listas actualizadas y las referencias bibliográficas relativas a estas normas nacionales, pueden obtenerse en la Secretaría Central de CENELEC, o a través de sus miembros.

Esta norma europea existe en tres versiones oficiales (alemán, francés e inglés). Una versión en otra lengua realizada bajo la responsabilidad de un miembro de CENELEC en su idioma nacional, y notificada a la Secretaría Central, tiene el mismo rango que aquéllas.

Los miembros de CENELEC son los comités electrotécnicos nacionales de normalización de los países siguientes: Alemania, Austria, Bélgica, Chipre, Dinamarca, Eslovaquia, Eslovenia, España, Estonia, Finlandia, Francia, Grecia, Hungría, Irlanda, Islandia, Italia, Letonia, Lituania, Luxemburgo, Malta, Noruega, Países Bajos, Polonia, Portugal, Reino Unido, República Checa, Suecia y Suiza.

**CENELEC**  
**COMITÉ EUROPEO DE NORMALIZACIÓN ELECTROTÉCNICA**  
European Committee for Electrotechnical Standardization  
Comité Européen de Normalisation Electrotechnique  
Europäisches Komitee für Elektrotechnische Normung  
**SECRETARÍA CENTRAL: Rue de Stassart, 35 B-1050 Bruxelles**

## PRÓLOGO

El texto del documento 61/2169/FDIS, futura edición 4 de la Norma Internacional IEC 60335-2-29, y el texto del documento 61/2536/FDIS, futura modificación a la norma internacional, preparado por el Comité Técnico TC 61, *Seguridad de los aparatos electrodomésticos y análogos*, de IEC, fue sometido a voto paralelo IEC-CENELEC

Los textos de las Normas IEC 60335-2-29:2002 y su Modificación A1:2004 fueron aprobados por CENELEC como una nueva edición de la Norma Europea EN 60335-2-29 el 2004-07-06.

Esta norma sustituye a la Norma Europea EN 60335-2-29:1996 + corrigendum noviembre 2001 + A11:1997.

Se fijaron las siguientes fechas:

- Fecha límite en la que la norma europea debe adoptarse a nivel nacional por publicación de una norma nacional idéntica o por ratificación (dop) 2004-12-01
- Fecha límite en la que deben retirarse las normas nacionales divergentes con esta norma (dow) 2007-06-01

Esta Parte 2 debe utilizarse conjuntamente con la Norma Europea EN 60335-1, *Aparatos electrodomésticos y análogos. Seguridad. Parte 1: Requisitos generales*. Fue establecida sobre la base de la edición de 2002 de dicha norma. Las modificaciones y revisiones de la Parte 1 también deben tenerse en cuenta y las fechas en las cuales tales cambios son de aplicación se indicarán en la revisión o modificación correspondiente de la Parte 1.

Esta Parte 2 complementa o modifica los capítulos correspondientes de la Norma Europea EN 60335-1, con objeto de convertirla en la norma europea: Requisitos de seguridad para cargadores de baterías.

Cuando no se menciona en esta Parte 2 un apartado específico de la Parte 1, ese apartado es aplicable en la medida de lo razonable. Cuando esta norma indica “adición”, “modificación” o “sustitución”, el texto correspondiente de la Parte 1 debe ser adaptado consecuentemente.

NOTA 1 – Se utiliza el siguiente sistema de numeración:

- apartados, tablas y figuras numerados comenzando por 101 son adicionales a los de la Parte 1;
- excepto notas pertenecientes a un nuevo apartado o que se refieren a notas de la Parte 1, se numeran comenzando por 101, incluyendo aquellas que pertenecen a un capítulo o apartado sustituido;
- anexos adicionales se designan con AA, BB, etc.;
- apartados, notas y anexos adicionales a los de la norma IEC van precedidos de la letra Z.

NOTA 2 – Se utilizan los siguientes tipos de letra:

- requisitos: en letra romana;
- *especificaciones de ensayo: en letra cursiva;*
- notas: en letra romana pequeña.

Las palabras en **negrita** en el texto se definen en el capítulo 3. Cuando una definición se refiere a un adjetivo, el adjetivo y el nombre asociado también aparecen en negrita.

Las condiciones nacionales especiales que causen una desviación de esta norma europea están listadas en el anexo ZA y son en adición a aquellas que están en la Norma Europea EN 60335-1.

No existen desviaciones nacionales de esta norma europea, aparte de las listadas en el anexo ZB de la Norma Europea EN 60335-1.

## **INTRODUCCIÓN**

Una investigación realizada por el TC 61 de CENELEC ha concluido que todos los riesgos de los productos comprendidos en el objeto y campo de aplicación de esta norma están totalmente cubiertos por la Directiva de Baja Tensión, 73/23/CEE. Si el producto tiene partes con movimiento mecánico, una valoración del riesgo de acuerdo con la Directiva de Máquinas, 98/37/CE, ha mostrado que los riesgos son principalmente de origen eléctrico y por consiguiente esta directiva no es aplicable. De todas formas, los requisitos esenciales de seguridad relevantes de la Directiva de Máquinas están cubiertos por esta norma junto con los objetivos principales de la Directiva de Baja Tensión.

## **DECLARACIÓN**

El texto de la Norma Internacional IEC 60335-2-29:2002 + A1:2004 fue aprobado por CENELEC como norma europea sin ninguna modificación.

## ÍNDICE

	Página
<b>PRÓLOGO .....</b>	<b>8</b>
<b>INTRODUCCIÓN .....</b>	<b>10</b>
<b>1 OBJETO Y CAMPO DE APLICACIÓN .....</b>	<b>11</b>
<b>2 NORMAS PARA CONSULTA .....</b>	<b>11</b>
<b>3 DEFINICIONES .....</b>	<b>12</b>
<b>4 REQUISITOS GENERALES .....</b>	<b>12</b>
<b>5 CONDICIONES GENERALES PARA LOS ENSAYOS.....</b>	<b>13</b>
<b>6 CLASIFICACIÓN .....</b>	<b>13</b>
<b>7 MARCADO E INDICACIONES.....</b>	<b>13</b>
<b>8 PROTECCIÓN CONTRA EL ACCESO A LAS PARTES ACTIVAS .....</b>	<b>14</b>
<b>9 ARRANQUE DE LOS APARATOS A MOTOR.....</b>	<b>14</b>
<b>10 POTENCIA Y CORRIENTE .....</b>	<b>15</b>
<b>11 CALENTAMIENTO .....</b>	<b>15</b>
<b>12 DISPONIBLE.....</b>	<b>15</b>
<b>13 CORRIENTE DE FUGA Y RIGIDEZ DIELECTRICA A LA TEMPERATURA DE FUNCIONAMIENTO .....</b>	<b>15</b>
<b>14 SOBRETENSIONES TRANSITORIAS.....</b>	<b>15</b>
<b>15 RESISTENCIA A LA HUMEDAD .....</b>	<b>15</b>
<b>16 CORRIENTE DE FUGA Y RIGIDEZ DIELECTRICA .....</b>	<b>15</b>
<b>17 PROTECCIÓN CONTRA LA SOBRECARGA DE TRANSFORMADORES Y CIRCUITOS ASOCIADOS .....</b>	<b>16</b>
<b>18 ENDURANCIA.....</b>	<b>16</b>
<b>19 FUNCIONAMIENTO ANORMAL .....</b>	<b>16</b>
<b>20 ESTABILIDAD Y RIESGOS MECÁNICOS.....</b>	<b>16</b>
<b>21 RESISTENCIA MECÁNICA .....</b>	<b>16</b>
<b>22 CONSTRUCCIÓN.....</b>	<b>17</b>
<b>23 CONDUCTORES INTERNOS.....</b>	<b>18</b>
<b>24 COMPONENTES .....</b>	<b>18</b>

<b>25</b>	<b>CONEXIÓN A LA RED Y CABLES FLEXIBLES EXTERIORES.....</b>	<b>18</b>
<b>26</b>	<b>BORNES PARA CONDUCTORES EXTERNOS .....</b>	<b>18</b>
<b>27</b>	<b>DISPOSICIONES PARA LA PUESTA A TIERRA.....</b>	<b>19</b>
<b>28</b>	<b>TORNILLOS Y CONEXIONES .....</b>	<b>19</b>
<b>29</b>	<b>DISTANCIAS EN EL AIRE, LÍNEAS DE FUGA Y AISLAMIENTO SÓLIDO.....</b>	<b>19</b>
<b>30</b>	<b>RESISTENCIA AL CALOR Y AL FUEGO .....</b>	<b>19</b>
<b>31</b>	<b>RESISTENCIA A LA OXIDACIÓN .....</b>	<b>19</b>
<b>32</b>	<b>RADIACIÓN, TOXICIDAD Y RIESGOS ANÁLOGOS .....</b>	<b>19</b>
	<b>ANEXOS .....</b>	<b>21</b>
	<b>ANEXO A (Informativo) ENSAYOS INDIVIDUALES .....</b>	<b>21</b>
	<b>ANEXO AA (Normativo) CARGADORES DE BATERÍAS DESTINADOS A SER UTILIZADOS POR NIÑOS .....</b>	<b>22</b>
	<b>BIBLIOGRAFÍA.....</b>	<b>26</b>
	<b>Figura 101 Circuito para el ensayo de los cargadores de baterías.....</b>	<b>20</b>

## COMISIÓN ELECTROTÉCNICA INTERNACIONAL

---

**Aparatos electrodomésticos y análogos**  
**Seguridad**  
**Parte 2-29: Requisitos particulares para cargadores de baterías**

---

## PRÓLOGO

- 1) IEC (Comisión Electrotécnica Internacional) es una organización mundial para la normalización, que comprende todos los comités electrotécnicos nacionales (Comités Nacionales de IEC). El objetivo de IEC es promover la cooperación internacional sobre todas las cuestiones relativas a la normalización en los campos eléctrico y electrónico. Para este fin y también para otras actividades, IEC publica Normas Internacionales, Especificaciones Técnicas, Informes Técnicos, Especificaciones Disponibles al Público (PAS) y Guías (de aquí en adelante “Publicaciones IEC”). Su elaboración se confía a los comités técnicos; cualquier Comité Nacional de IEC que esté interesado en el tema objeto de la norma puede participar en su elaboración. Organizaciones internacionales gubernamentales y no gubernamentales relacionadas con IEC también participan en la elaboración. IEC colabora estrechamente con la Organización Internacional de Normalización (ISO), de acuerdo con las condiciones determinadas por acuerdo entre ambas.
- 2) Las decisiones formales o acuerdos de IEC sobre materias técnicas, expresan en la medida de lo posible, un consenso internacional de opinión sobre los temas relativos a cada comité técnico en los que existe representación de todos los Comités Nacionales interesados.
- 3) Los documentos producidos tienen la forma de recomendaciones para uso internacional y se aceptan en este sentido por los Comités Nacionales mientras se hacen todos los esfuerzos razonables para asegurar que el contenido técnico de las publicaciones IEC es preciso, IEC no puede ser responsable de la manera en que se usan o de cualquier mal interpretación por parte del usuario.
- 4) Con el fin de promover la unificación internacional, los Comités Nacionales de IEC se comprometen a aplicar de forma transparente las Publicaciones IEC, en la medida de lo posible en sus publicaciones nacionales y regionales. Cualquier divergencia entre la Publicación IEC y la correspondiente publicación nacional o regional debe indicarse de forma clara en esta última.
- 5) IEC no establece ningún procedimiento de marcado para indicar su aprobación y no se le puede hacer responsable de cualquier equipo declarado conforme con una de sus publicaciones.
- 6) Todos los usuarios deberían asegurarse de que tienen la última edición de esta publicación.
- 7) No se debe adjudicar responsabilidad a IEC o sus directores, empleados, auxiliares o agentes, incluyendo expertos individuales y miembros de sus comités técnicos y comités nacionales de IEC por cualquier daño personal, daño a la propiedad u otro daño de cualquier naturaleza, directo o indirecto, o por costes (incluyendo costes legales) y gastos derivados de la publicación, uso o confianza de esta publicación IEC o cualquier otra publicación IEC.
- 8) Se debe prestar atención a las normas para consulta citadas en esta publicación. La utilización de las publicaciones referenciadas es indispensable para la correcta aplicación de esta publicación.
- 9) Se debe prestar atención a la posibilidad de que algunos de los elementos de esta Publicación IEC puedan ser objeto de derechos de patente. No se podrá hacer responsable a IEC de identificar alguno o todos esos derechos de patente.

Esta parte de la Norma Internacional IEC 60335 ha sido elaborada por el comité técnico 61 de IEC: Seguridad de los aparatos electrodomésticos y análogos.

La versión consolidada de la Norma IEC 60335-2-29 se basa en la cuarta edición (2002) [documentos 61/2169/FDIS y 61/2250/RVD], su modificación 1 (2004) [documentos 61/2536/FDIS y 61/2580/RVD] y su corrigendum de noviembre de 2004.

Esta parte 2 se usará conjuntamente con la última edición de la IEC 60335-1 y sus modificaciones. Se elaboró sobre la base de la cuarta edición (2001) de esta norma.

NOTA 1 – Cuando se menciona “Parte 1” en esta norma, se refiere a la Norma IEC 60335-1.

Esta parte 2 complementa o modifica a los correspondientes capítulos de la IEC 60335-1, para convertirla en la norma IEC: Requisitos de seguridad para cargadores de baterías. Cuando un apartado concreto de la Parte 1 no se menciona en esta parte 2, ese apartado es de aplicación en la medida en que sea razonable. Cuando en esta norma se diga "adición", "modificación" o "sustitución", el texto en cuestión de la Parte 1 debe ser adaptado en consecuencia.

NOTA 2 – Se utilizan los siguientes tipos de numeración:

- los apartados, tablas y figuras numeradas que empiezan por 101 son adicionales a los de la Parte 1;
- a menos que las notas estén en un nuevo apartado o incluyan notas en la Parte 1, éstas se numeran empezando por 101, incluyendo aquellas pertenecientes a un capítulo o a un apartado sustituido;
- los anexos adicionales se numeran AA, BB, etc.

NOTA 3 – Se utilizan los siguientes tipos de letra:

- requisitos: en letra romana;
- *especificaciones de ensayo: en letra cursiva;*
- notas: en letra romana pequeña.

Las palabras en **negrita** en el texto están definidas en el capítulo 3. Cuando una definición concierne a un adjetivo, el adjetivo y el nombre asociado están también en negrita.

El comité ha decidido que el contenido de esta norma (la norma base y de sus modificaciones) permanezca vigente hasta la fecha de mantenimiento indicada en la página web de IEC "<http://webstore.iec.ch>" en los datos relativos a la norma específica. En esa fecha, la norma será

- confirmada;
- anulada;
- reemplazada por una edición revisada; o
- modificada.

En los países indicados a continuación existen las siguientes diferencias.

- 3.1.9: La carga artificial puede no usarse (USA).
- 6.1: Los límites de tensión para aparatos adecuados para uso exterior son diferentes (USA).
- 10.101: La tensión de salida en corriente continua no ha de superar 30 V (USA).
- 11.2: El aparato no ha de colocarse en una esquina de ensayo (USA).
- 21.101: El ensayo de caída se lleva a cabo de manera diferente en cargadores de baterías con una masa inferior a 18 kg (USA).
- 21.102: El ensayo es diferente (USA).
- 22.26: El aislamiento principal está permitido entre partes activas y circuitos MBTS (USA).
- 25.7: Se requieren cables con cubierta y aislamiento de goma especial para algunos tipos de cargadores de baterías (Finlandia).
- Anexo AA, 11.8: Incrementos de temperatura mayores están permitidos (USA).
- Anexo AA, capítulo 17: Incrementos de temperatura mayores están permitidos (USA).
- Anexo AA, 19.13: Incrementos de temperatura mayores están permitidos (USA).

## INTRODUCCIÓN

En la realización de esta norma internacional se ha considerado que la ejecución de las disposiciones se confiará a personas con la cualificación y experiencia apropiadas.

Esta norma reconoce el nivel aceptado internacionalmente de protección contra riesgos tales como eléctricos, mecánicos, térmicos, de fuego y de radiación en aparatos funcionando en uso normal teniendo en cuenta las instrucciones del fabricante. Esta norma también incluye situaciones anormales que puedan esperarse en la práctica.

Esta norma tiene en cuenta los requisitos de la Norma IEC 60364 en la medida de lo posible de forma que sea compatible con las reglas de instalación cuando el aparato se conecta a la red de alimentación. Sin embargo, las reglas de instalación nacionales pueden ser diferentes.

Si un aparato dentro del campo de aplicación de esta norma incorpora también funciones cubiertas por otras Partes 2 de la serie IEC 60335, la Parte 2 correspondiente se aplica a cada función por separado, en la medida de lo razonable. Si es aplicable, se tiene en cuenta la influencia de una función en otra.

Esta norma es una norma de familia de producto acerca de la seguridad de los aparatos y prevalece sobre normas horizontales y genéricas que cubran el mismo tema.

Un aparato que cumple con el texto de esta norma, no se considera necesariamente que cumple con los principios de seguridad de la norma si, cuando se examina y ensaya, se encuentra que tiene otras características que comprometen el nivel de seguridad cubierto por estos requisitos.

Un aparato que emplea materiales o tiene formas de construcción diferentes de aquellas detalladas en los requisitos de esta norma se puede examinar y ensayar de acuerdo con el propósito de los requisitos y, si son sustancialmente equivalentes, puede considerarse que cumplen con la norma.



**Aparatos electrodomésticos y análogos**  
**Seguridad**  
**Parte 2-29: Requisitos particulares para cargadores de baterías**

## **1 OBJETO Y CAMPO DE APLICACIÓN**

Este capítulo de la Parte 1 se sustituye por lo siguiente:

Esta norma trata de la seguridad de los cargadores de baterías eléctricos para uso doméstico y análogo que tengan una salida a **muy baja tensión de seguridad** y cuya **tensión asignada** no sea superior a 250 V.

Los cargadores de baterías no destinados a un uso doméstico normal, pero que sin embargo pueden constituir una fuente de peligro para el público, tal como los cargadores de baterías destinados a ser utilizados en garajes, tiendas, en la industria ligera o en las granjas, entran también en el campo de aplicación de esta norma.

En la medida en que sea practicable, esta norma trata de los riesgos comunes que presentan los aparatos que se encuentra cualquier persona en el interior o alrededor de la vivienda. Sin embargo, esta norma en general no tiene en cuenta

- el uso del aparato por los niños pequeños o personas con discapacidad para usar el aparato con seguridad sin supervisión;
- el empleo del aparato como juguete por los niños.

NOTA 101 – Se llama la atención sobre el hecho de que

- para los aparatos destinados a ser utilizados en vehículos o a bordo de barcos o de aviones, pueden ser necesarios requisitos suplementarios;
- en numerosos países existen requisitos adicionales especificados por las autoridades nacionales de la salud pública, por las autoridades nacionales responsables de la protección de los trabajadores y por autoridades similares.

NOTA 102 – Esta norma no se aplica a

- los cargadores de baterías encastrados, con excepción de los destinados a ser montados en caravanas o vehículos análogos;
- los cargadores de baterías que forman parte de un aparato cuya batería no es accesible al usuario;
- los cargadores de baterías destinados exclusivamente para usos industriales;
- los cargadores de baterías destinados a ser utilizados en locales que presenten condiciones particulares, tales como la presencia de una atmósfera corrosiva o explosiva (polvo, vapor o gas);
- los cargadores de baterías que están compuestos de varias unidades;
- las unidades de alimentación para equipos electrónicos;
- los cargadores de baterías y las unidades de alimentación para aparatos de flash electrónico para usos fotográficos (Norma IEC 60491);
- los cargadores de baterías destinados para uso en vehículos eléctricos (Norma IEC 61851).

NOTA 103 – Los requisitos aplicables a los cargadores de baterías destinados a ser utilizados por niños menores de ocho años sin vigilancia se dan en el anexo AA.

## **2 NORMAS PARA CONSULTA**

Este capítulo de la Parte 1 se aplica excepto en lo siguiente.

*Adición:*

IEC 60068-2-6 – *Ensayos ambientales. Parte 2: Ensayos. Ensayo Fc: Vibración (sinusoidal). Norma básica de seguridad.*

IEC 61558-2-7:1997 – *Seguridad de los transformadores, unidades de alimentación y análogos. Parte 2-7: Requisitos particulares para los transformadores para juguetes.*

### 3 DEFINICIONES

Este capítulo de la Parte 1 se aplica, excepto en lo siguiente.

#### 3.1.1 *Adición:*

La **tensión asignada** es la tensión de entrada asignada.

#### 3.1.6 *Adición:*

La **corriente asignada** es la corriente de entrada asignada.

#### 3.1.9 *Sustitución:*

**condiciones de funcionamiento normal:** Funcionamiento del cargador de baterías en las siguientes condiciones.

Los cargadores de baterías para cargar baterías de plomo-ácido y otros cargadores de baterías que tengan una **corriente continua de salida asignada** que no exceda de 20 A, se conectan al circuito de la figura 101. La resistencia variable se regula de tal forma que la corriente en el circuito sea la **corriente continua de salida asignada** cuando el cargador de baterías se alimenta a la **tensión asignada**.

Cuando la corriente de carga es controlada por el estado de carga de la batería, la resistencia variable y el condensador son reemplazados por una batería descargada del tipo y con la capacidad más grande indicada en las instrucciones.

Los otros cargadores de baterías se conectan a una batería descargada del tipo y con la capacidad mayor indicada en las instrucciones.

NOTA 101 – Las baterías se consideran como descargadas cuando:

- para las baterías de plomo-ácido, la densidad del electrolito es inferior a 1,16;
- para las baterías de níquel-cadmio, la tensión de cada elemento es inferior a 0,9 V.

**3.101 tensión de salida asignada en corriente continua:** Tensión de salida asignada al cargador de baterías por el fabricante.

**3.102 corriente continua de salida asignada :** Corriente de salida asignada al cargador de baterías por el fabricante.

**3.103 cuadro de distribución de corriente continua:** Panel que lleva circuitos para distribuir la corriente continua a las bases de toma de corriente o a los bornes.

### 4 REQUISITOS GENERALES

Este capítulo de la Parte 1 se aplica.

## 5 CONDICIONES GENERALES PARA LOS ENSAYOS

Este capítulo de la Parte 1 se aplica excepto en lo siguiente.

### 5.2 Adición:

*Si el ensayo del apartado 21.101 se efectúa, se requieren dos cargadores de baterías adicionales.*

**5.101** *Los cargadores de baterías se ensayan como aparatos a motor.*

## 6 CLASIFICACIÓN

Este capítulo de la Parte 1 se aplica.

## 7 MARCADO E INDICACIONES

Este capítulo de la Parte 1 se aplica excepto en lo siguiente.

### 7.1 Adición:

Los cargadores de baterías deben estar marcados con:

- la **tensión de salida asignada en corriente continua**, en voltios;
- la **corriente continua de salida asignada**, en amperios.

NOTA 101 – No se ha de indicar otro valor de corriente de salida.

- la corriente asignada, en amperios, de los **dispositivos de protección** incorporados en un **cuadro de distribución de corriente continua**;
- la polaridad de los bornes de salida. El borne positivo debe estar representado por el color rojo o por el símbolo + y el borne negativo por el color negro o por el símbolo –;

NOTA 102 – El marcado de la polaridad no se requiere para los cargadores de baterías si una conexión incorrecta de la polaridad no es posible.

- la característica tiempo/corriente de los fusibles de tipo retardado;
- la sustancia de lo siguiente, si la salida es al menos 20 VA:
  - antes de cargar, leer las instrucciones
  - para uso en el interior o no exponer a la lluvia (salvo si el cargador de baterías es al menos IPX4)
- la sustancia de lo siguiente, para los cargadores de baterías que tienen una salida de al menos 20 VA y destinados a cargar baterías de plomo-ácido.
  - desconectar la alimentación antes de establecer o cortar las conexiones en la batería;
  - ADVERTENCIA: Gases explosivos. Evitar las llamas y las chispas. Asegurar una ventilación suficiente durante la carga.

Los cargadores de baterías que incorporan un interruptor de arranque de máquinas que permita al cargador de baterías suministrar una corriente suplementaria para el arranque del motor, deben estar marcados con:

- la duración máxima de “marcha” (“on”);
- la duración mínima de “parada” (“off”); o la relación máxima entre el tiempo de “marcha” (“on”); y el tiempo de “parada” (“off”).

#### 7.4 Adición:

Si el cargador de baterías puede ser ajustado a diferentes **tensiones de salida asignadas en corriente continua**, la tensión de salida a la cual el cargador de baterías es regulado debe poder ser claramente distinguible.

#### 7.12 Adición:

Las instrucciones deben

- especificar los tipos, el número de elementos y la capacidad asignada de las baterías que pueden ser cargadas;
- incluir una advertencia contra la recarga de las baterías no recargables;
- indicar que durante el cargado, la batería tiene que ser colocada en un área bien ventilada (para cargadores de baterías de plomo-ácido);
- indicar que el cargador de baterías sólo tiene que ser enchufado en una base de toma de corriente puesta a tierra (para **cargadores de baterías móviles de clase I** para uso exterior);
- explicar la función automática e indicar toda limitación eventual para cargadores de baterías automáticos.

Las instrucciones para cargadores de baterías previstos para cargar las baterías de automóviles, deben incluir en sustancia las indicaciones siguientes:

- el borne de la batería no conectado al chasis tiene que ser conectado el primero. La otra conexión ha de ser efectuada sobre el chasis lejos de la batería y de la canalización del combustible. El cargador de baterías entonces ha de ser conectado a la red;
- después de la operación de carga, desconectar el cargador de baterías de la red. Seguidamente retirar la conexión del chasis y finalmente la conexión de la batería, en el orden indicado.

#### 7.12.1 Adición:

Las instrucciones para cargadores de baterías para instalación en caravanas y vehículos similares deben indicar que la conexión a la alimentación ha de estar de acuerdo con los reglamentos de instalación nacionales.

**7.101** Los **cuadros de instalación de corriente continua** deben estar marcados con:

- la corriente de salida máxima, en amperios, para cada circuito de salida;
- los tipos de todas las fuentes de alimentación suplementarias que pueden ser conectadas.

*La conformidad se verifica por inspección.*

## 8 PROTECCIÓN CONTRA EL ACCESO A LAS PARTES ACTIVAS

Este capítulo de la Parte 1 se aplica

## 9 ARRANQUE DE LOS APARATOS A MOTOR

Este capítulo de la Parte 1 no se aplica.

## 10 POTENCIA Y CORRIENTE

Este capítulo de la Parte 1 se aplica excepto en lo siguiente.

**10.101** La tensión de salida en corriente continua en vacío no debe exceder de 42,4 V.

*La conformidad se verifica midiendo la tensión de salida en corriente continua en vacío cuando el cargador de baterías se alimenta a la **tensión asignada**.*

**10.102** El valor medio aritmético de la corriente de salida no debe desviarse de la **corriente de salida continua asignada** en más del 10%.

*La conformidad se verifica conectando el cargador de baterías al circuito de la figura 101. El cargador de baterías se alimenta a la **tensión asignada** y la resistencia variable se ajusta para obtener la **tensión de salida asignada en corriente continua**. La corriente de salida es entonces medida.*

## 11 CALENTAMIENTO

Este capítulo de la Parte 1 se aplica excepto en lo siguiente.

**11.2** *Modificación:*

*Los cargadores de baterías se colocan en el rincón de ensayo como se especifica para los **aparatos de calentamiento**.*

**11.5** *Modificación:*

*Los cargadores de baterías son sólo alimentados a 1,06 veces la **tensión asignada**.*

**11.7** *Sustitución:*

*Los cargadores de baterías se hacen funcionar hasta alcanzar las condiciones de régimen.*

## 12 DISPONIBLE

## 13 CORRIENTE DE FUGA Y RIGIDEZ DIELECTRICA A LA TEMPERATURA DE FUNCIONAMIENTO

Este capítulo de la Parte 1 se aplica.

## 14 SOBRETENSIONES TRANSITORIAS

Este capítulo de la Parte 1 se aplica.

## 15 RESISTENCIA A LA HUMEDAD

Este capítulo de la Parte 1 se aplica.

## 16 CORRIENTE DE FUGA Y RIGIDEZ DIELECTRICA

Este capítulo de la Parte 1 se aplica.

## 17 PROTECCIÓN CONTRA LAS SOBRECARGA DE TRANSFORMADORES Y CIRCUITOS ASOCIADOS

Este capítulo de la Parte 1 se aplica excepto en lo siguiente.

*Adición:*

*Los bornes de salida del cargador de baterías son cortocircuitados.*

## 18 ENDURANCIA

Este capítulo de la Parte 1 no se aplica.

## 19 FUNCIONAMIENTO ANORMAL

Este capítulo de la Parte 1 se aplica excepto en lo siguiente.

### 19.1 Modificación:

*En lugar de las listas especificadas, los cargadores de baterías se someten a los ensayos de los apartados 19.11, 19.12, y 19.101 a 19.103, según sean aplicables.*

### 19.13 Adición:

*Durante los ensayos, los valores de la tabla 8 son aplicables.*

**19.101** *Los cargadores de baterías se alimentan a la **tensión asignada** y se hacen funcionar en las **condiciones de funcionamiento normal**, con todos los dispositivos de control que funcionen durante el ensayo del capítulo 11 cortocircuitados.*

**19.102** *El cargador de baterías se conecta a una batería totalmente cargada, con las conexiones efectuadas a la inversa del uso normal. La batería ha de tener la mayor capacidad entre los tipos indicados en las instrucciones; sin embargo, para una batería de plomo-ácido la capacidad será de 70 Ah. El cargador de baterías se hace funcionar alimentado a la **tensión asignada**.*

**19.103** *Los cargadores de baterías destinados a ser usados con un **cuadro de distribución de corriente continua** se alimentan a la **tensión asignada** y se hacen funcionar en las **condiciones de funcionamiento normal** hasta el establecimiento de las condiciones de régimen. La carga se aumenta de forma que se incremente un 10% la corriente de salida hasta el nuevo establecimiento de las condiciones de régimen. Este procedimiento se repite hasta el funcionamiento del **dispositivo de protección** o hasta el establecimiento de las condiciones de cortocircuito.*

## 20 ESTABILIDAD Y RIESGOS MECÁNICOS

Este capítulo de la Parte 1 se aplica.

## 21 RESISTENCIA MECÁNICA

Este capítulo de la Parte 1 se aplica excepto en lo siguiente.

### 21.1 Modificación:

*La energía de impacto se incrementa hasta  $1,0 J \pm 0,05 J$ .*

*Adición:*

*La conformidad se verifica también por el ensayo del apartado 21.101.*

**21.101** Los cargadores de baterías, distintos a los **cargadores encastrados**, que tengan una masa que no exceda de 5 kg, se someten al ensayo siguiente que se efectúa sobre tres aparatos.

*Se dejan caer los cargadores de baterías, el aparato cada vez desde una posición diferente, desde una altura de 1 m sobre un suelo de hormigón.*

*Los aparatos no deben presentar ningún daño que podría comprometer la conformidad con los apartados 8.1, 15.1.1, 16.3 y el capítulo 29.*

**21.102** Los cargadores de baterías destinados a ser montados en caravanas y vehículos análogos deben soportar las vibraciones a las cuales pueden ser sometidos.

*La conformidad se verifica sometiendo el cargador de baterías a los ensayos de vibraciones definidos en la Norma IEC 60068-2-6, bajo las siguientes condiciones:*

- el cargador de baterías es encastrado en una envolvente realizada de madera contrachapada de 20 mm de espesor aproximadamente y cuyas dimensiones interiores sean las dimensiones mínimas especificadas en las instrucciones de instalación;*
- la envolvente se fija al generador de vibraciones con el cargador de baterías colocado en su posición normal de uso;*
- la dirección de las vibraciones es vertical;*
- la amplitud de las vibraciones es de 0,35 mm;*
- el barrido en frecuencia se hace en el rango de 10 Hz a 55 Hz;*
- la duración del ensayo es de 30 min.*

*El cargador de baterías no debe presentar ningún daño que podría comprometer la conformidad con los apartados 8.1, 15.1.1, 16.3 y en el capítulo 29, y las conexiones no deben haberse aflojado.*

## **22 CONSTRUCCIÓN**

Este capítulo de la Parte 1 se aplica excepto en lo siguiente.

### **22.26** *Sustitución:*

El circuito de salida debe ser alimentado por medio de un **transformador de aislamiento de seguridad**, y no debe estar conectado a las **partes metálicas accesibles** o a un borne de tierra. El aislamiento entre las partes que funcionan a **muy baja tensión de seguridad** y las **partes activas** debe cumplir con los requisitos para el **doble aislamiento** o el **aislamiento reforzado**.

*La conformidad se verifica por inspección y por los ensayos especificados para el **doble aislamiento** o el **aislamiento reforzado**.*

**22.101** El conductor para la conexión al borne positivo de la batería debe ser de color rojo y el de la conexión al borne negativo debe ser de color negro.

Este requisito no se aplica si

- los conductores de salida están provistos de un conector polarizado;
- la polaridad de la conexión es determinada automáticamente por el cargador de baterías;
- el aislamiento del conductor o de su borne para la conexión al borne positivo de la batería está identificado por un marcado permanente, visible cuando se efectúa la conexión a la batería.

*La conformidad se verifica por inspección.*

**22.102** Cada circuito alimentado por un **cuadro de distribución de corriente continua** debe incorporar un **dispositivo de protección** contra las sobrecargas.

*La conformidad se verifica por inspección.*

**22.103** Los cargadores de baterías previstos para ser montados en caravanas y en vehículos análogos deben estar contruidos de forma que puedan ser fijados con seguridad a un soporte.

*La conformidad se verifica por inspección.*

NOTA – Los agujeros en forma de ojo de cerradura, ganchos y medios análogos, que no están acompañados de otro medio para impedir que el cargador de baterías se descuelgue de su soporte inadvertidamente, no se consideran medios apropiados para fijar el cargador de baterías de forma segura al soporte.

## **23 CONDUCTORES INTERNOS**

Este capítulo de la Parte 1 se aplica.

## **24 COMPONENTES**

Este capítulo de la Parte 1 se aplica.

## **25 CONEXIÓN A LA RED Y CABLES FLEXIBLES EXTERIORES**

Este capítulo de la Parte 1 se aplica excepto en lo siguiente.

### **25.7 Adición:**

Los **cables de alimentación** con cubierta de goma natural no están permitidos para los cargadores de baterías previstos para cargar baterías de automóviles.

## **26 BORNES PARA CONDUCTORES EXTERNOS**

Este capítulo de la Parte 1 se aplica excepto en lo siguiente.

### **26.5 Modificación**

Este requisito no se aplica a los bornes del circuito de salida.



## **27 DISPOSICIONES PARA LA PUESTA A TIERRA**

Este capítulo de la Parte 1 se aplica.

## **28 TORNILLOS Y CONEXIONES**

Este capítulo de la Parte 1 se aplica.

## **29 DISTANCIAS EN EL AIRE, LÍNEAS DE FUGA Y AISLAMIENTO SÓLIDO**

Este capítulo de la Parte 1 se aplica.

## **30 RESISTENCIA AL CALOR Y AL FUEGO**

Este capítulo de la Parte 1 se aplica excepto en lo siguiente.

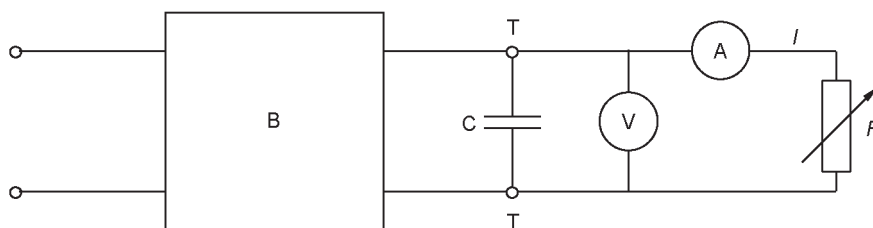
**30.2.2** No se aplica.

## **31 RESISTENCIA A LA OXIDACIÓN**

Este capítulo de la Parte 1 se aplica.

## **32 RADIACIÓN, TOXICIDAD Y RIESGOS ANÁLOGOS**

Este capítulo de la Parte 1 se aplica.

**Leyenda**

A Amperímetro de lectura del valor medio

B Cargador de baterías

C Condensador que tiene una capacidad, en faradios, dada por  $12,5 \frac{I_r}{p \times f \times U_r}$

donde

$I_r$  = **corriente continua de salida asignada**, en amperios;

$p$  = 1, para la rectificación de media onda, y 2, para la rectificación de onda completa;

$f$  = frecuencia de alimentación, en hercios;

$U_r$  = **tensión de salida asignada en corriente continua**, en voltios.

$I$  Corriente de salida.

$R$  Resistencia variable

T Bornes de salida del cargador de baterías

V Voltímetro de lectura en valor medio

NOTA 1 – El condensador utilizado puede tener una capacidad que se desvíe  $\pm 20\%$  del valor calculado.

NOTA 2 – El condensador puede necesitar ser precargado antes que el cargador de baterías pueda funcionar.

**Fig. 101 – Circuito para el ensayo de los cargadores de baterías**

## ANEXOS

Los anexos de la Parte 1 se aplican excepto en lo siguiente.

### ANEXO A (Informativo)

#### ENSAYO INDIVIDUALES

##### A.2 Ensayo de rigidez dieléctrica

*Adición:*

*Un ensayo de rigidez dieléctrica se lleva a cabo entre los circuitos de entrada y de salida, siendo la tensión de ensayo:*

- 2 000 V para los cargadores de baterías que tengan una **tensión asignada** que no sobrepase 150 V;*
- 2 500 V para los demás cargadores de baterías.*

## ANEXO AA (Normativo)

## CARGADORES DE BATERÍAS DESTINADOS A SER UTILIZADOS POR NIÑOS

Los cargadores de baterías destinados a ser utilizados por niños de al menos ocho años sin supervisión deben cumplir con esta norma, pero teniendo en cuenta las modificaciones suministradas por este anexo. Estos cargadores de baterías tienen una salida de corriente continua a **muy baja tensión de seguridad** que no exceda de 30 V y una potencia asignada de salida que no exceda 50 VA.

NOTA 1 – Los cargadores de baterías cubiertos por este anexo no se consideran juguetes.

NOTA 2 – En este anexo, los apartados y notas adicionales son numerados a partir de 201.

## 5 CONDICIONES GENERALES PARA LOS ENSAYOS

**5.201** *Cuando se utilizan baterías, se usan las baterías habitualmente disponibles y que den las condiciones más desfavorables.*

## 6 CLASIFICACIÓN

**6.1** *Modificación:*

Los cargadores de baterías destinados a uso exterior deben ser de **clase III**. Otros cargadores de baterías deben ser de **clase II** o de **clase III**.

**6.2** *Adición:*

Los cargadores de baterías destinados para uso exterior deben ser al menos IPX7.

**6.201** Las envolventes deben ser clasificadas al menos IP3X con respecto a la protección de la penetración de cuerpos externos sólidos.

*La conformidad se verifica por inspección.*

## 7 MARCADO E INDICACIONES

**7.1** *Adición:*

Los cargadores de baterías para utilización en el interior únicamente, deben llevar el símbolo 5957<sup>1)</sup> de la Norma IEC 60417 o sustancialmente lo siguiente:

Únicamente para uso interior.

Los cargadores de baterías deben estar marcados con el número IP según el grado de protección contra la penetración de cuerpos externos sólidos.

Los cargadores de baterías deben estar marcados con el símbolo de cara sonriente conjuntamente con 8+.

---

1) En preparación.

#### 7.6 Adición:



[símbolo futuro 5957<sup>2)</sup> de la Norma IEC 60417] para uso en interior únicamente.



8+ [cara sonriente] adecuado para un uso para niños mayores de ocho años.

#### 7.12 Adición:

Las instrucciones deben incluir sustancialmente lo siguiente:

- PRECAUCIÓN: Sólo los niños mayores de ocho años están autorizados a utilizar el cargador de baterías. Dar las instrucciones suficientes para que el niño sea capaz de utilizar el cargador de baterías de una forma segura y explicar que no se trata de un juguete y que no tiene que jugar con él;
- explicar al niño que no intente cargar las baterías no recargables, porque puede ser causa de peligro de explosión;
- examinar regularmente si hay daños en el cargador de baterías, en particular en el cable, la clavija y la envolvente. Si el cargador de baterías está dañado, no tiene que ser utilizado antes de su reparación.

Las instrucciones para los **cargadores de baterías de clase III** deben indicar que éstos tienen que ser alimentados con un transformador para juguetes.

#### 7.14 Adición:

La altura de los símbolos que figuran sobre el aparato, debe ser al menos de 10 mm. La altura de las letras debe ser al menos de 3 mm.

*La conformidad se verifica por medición.*

## 8 PROTECCIÓN CONTRA EL ACCESO A LAS PARTES ACTIVAS

#### 8.1.1 Modificación:

*No debe ser posible acceder a las **partes activas** o a las partes metálicas separadas de las **partes activas** únicamente por el **aislamiento principal**, incluso después de que una **herramienta** haya sido usada para retirar las partes de la envolvente.*

*El calibre de ensayo 18 de la Norma IEC 61032 es igualmente aplicado, tal como se especifica para el calibre de ensayo B.*

## 10 POTENCIA Y CORRIENTE

#### 10.101 Adición:

La tensión de salida no debe sobrepasar 42,4 V en valor de cresta.

---

2) En preparación.

## 11 CALENTAMIENTO

### 11.8 Adición:

*Los aumentos de temperatura de las partes que se pueden tocar con el calibre de ensayo 18 de la Norma IEC 61032 no deben sobrepasar los valores siguientes.*

- 25 K, si son de metal;
- 35 K, si son de otros materiales.

NOTA 201 – El límite de aumento de temperatura para el metal se aplica a la superficie de las baterías.

## 17 PROTECCIÓN CONTRA LA SOBRECARGA DE TRANSFORMADORES Y CIRCUITOS ASOCIADOS

### Adición:

*Los aumentos de temperatura de las partes que se pueden tocar con el calibre de ensayo 18 de la Norma IEC 61032 no deben sobrepasar los valores siguientes:*

- 45 K, si son de metal;
- 55 K, si son de otros materiales.

## 19 FUNCIONAMIENTO ANORMAL

### 19.13 Adición:

*Los aumentos de temperatura de las partes que se pueden tocar con el calibre de ensayo 18 de la Norma IEC 61032 no deben sobrepasar los valores siguientes:*

- 45 K, si son de metal;
- 55 K, si son de otros materiales.

## 21 RESISTENCIA MECÁNICA

### 21.1 Adición:

*La conformidad se verifica también por el ensayo del apartado 21.201.*

**21.201** *El cargador de baterías se somete al ensayo Eha conforme a la Norma IEC 60068-2-75. La energía de impacto debe ser de 2 J. Para los cargadores de baterías de forma rectangular, los cuatro lados y los cuatro bordes se someten a un impacto. Para los otros cargadores de baterías, la cubierta se somete a ocho impactos igualmente espaciados sobre la periferia.*

*El cargador de baterías es luego sometido al ensayo Ed, Método 1 – Caída libre conforme a la Norma IEC 60068-2-32. La altura de la caída es de 500 mm. El cargador de baterías se orienta en su posición normal de uso antes de que se deje caer.*

*El cargador de baterías no debe ser dañado hasta tal punto que la conformidad con esta norma sea afectada, en particular las **partes activas** no deben volverse accesibles.*

## 22 CONSTRUCCIÓN

**22.201** Los cargadores de baterías deben llevar una sola **tensión asignada** o un solo **rango de tensiones asignadas**. No deben llevar ningún medio que permita regular manualmente la tensión de salida.

*La conformidad se verifica por inspección*

**22.202** Los cargadores de baterías deben estar contruidos de forma que se impida la carga inversa, cualquiera que sea el estado de carga de la batería. Esto se aplica incluso si la batería está insertada con la polaridad incorrecta.

*La conformidad se verifica por inspección y por medidas.*

## 24 COMPONENTES

**24.201** Para los transformadores de juguetes, la norma aplicable es la Norma IEC 61558-2-7. Si han de ser ensayados, se ensayan de acuerdo con los apartados 7.2, 20.5.1 y 20.101 y el capítulo 15 de la Norma IEC 61558-2-7.

## 25 CONEXIÓN A LA RED Y CABLES FLEXIBLES EXTERIORES

### 25.1 Modificación:

*Los cargadores de baterías no deben llevar base de conector.*

### 25.5 Modificación:

Los cargadores de baterías deben llevar una **fijación de tipo Y** o una **fijación de tipo Z**.

## **BIBLIOGRAFÍA**

La bibliografía de la Parte 1 se aplica excepto en lo siguiente.

*Adición:*

IEC 60491 – *Requisitos de seguridad para aparatos electrónicos de destello para usos fotográficos.*

IEC 61851 (todas las partes) – *Sistema conductivo de carga para vehículos eléctricos.*



**ANEXO ZA (Informativo)**

**CONDICIONES NACIONALES ESPECIALES**

*Adición:*

**Capítulo**

**Condición nacional especial**

**25.7**

**Finlandia**

Los cables con aislamiento de poli(cloruro de vinilo) no están permitidos para cargadores de baterías para cargar baterías de automóvil en uso exterior o en lugares donde la temperatura es igual a la temperatura exterior.

**ANEXO ZC (Normativo)****OTRAS NORMAS INTERNACIONALES CITADAS EN ESTA NORMA  
CON LAS REFERENCIAS DE LAS NORMAS EUROPEAS CORRESPONDIENTES**

<b>Norma Internacional</b>	<b>Fecha</b>	<b>Título</b>	<b>EN/HD</b>	<b>Fecha</b>	<b>Norma UNE correspondiente<sup>1)</sup></b>
IEC 60068-2-6	— <sup>2)</sup>	Ensayos ambientales. Parte 2: Ensayos. Ensayo Fc: Vibración (sinusoidal). Norma básica de seguridad	EN 60068-2-6	1995 <sup>3)</sup>	UNE-EN 60068-2-6:1996
IEC 61558-2-7 (mod)	1997	Seguridad de los transformadores. Unidades de alimentación y análogos. Parte 2-7: Requisitos particulares para los transformadores para juguetes	EN 61558-2-7	1997	UNE-EN 61558-2-7:1999

1) Esta columna se ha introducido en el anexo original de la norma europea únicamente con carácter informativo a nivel nacional.

2) Referencia sin fecha.

3) Edición válida en la fecha de publicación.



---

---

**AENOR** Asociación Española de  
Normalización y Certificación

Dirección C Génova, 6  
28004 MADRID-España

Teléfono 91 432 60 00

Fax 91 310 40 32



**NORMA DE DISTRIBUCIÓN**

**NO-DIS-MA-5200**

***CARGADOR DE BATERÍAS***

**FECHA DE APROBACIÓN: 03/02/09**

---

## ÍNDICE

0.-	REVISIONES .....	2
1.-	OBJETO Y CAMPO DE APLICACIÓN.....	2
2.-	DEFINICIONES/SÍMBOLOS/ABREVIATURAS .....	2
3.-	CARACTERÍSTICAS TÉCNICAS.....	2
3.1.-	CARACTERÍSTICAS GENERALES .....	2
3.1.1.-	CARACTERÍSTICAS AMBIENTALES.....	2
3.2.-	CARACTERÍSTICAS ELECTROMECÁNICAS .....	3
3.2.1.-	MODO DE CARGA .....	3
3.2.2.-	CARACTERÍSTICAS DE SALIDA DE LOS CARGADORES.....	4
3.2.3.-	INSTRUMENTOS Y CONTROLES .....	4
3.2.4.-	PROTECCIÓN DE ENTRADA Y SALIDA.....	5
3.2.5.-	PROTECCIÓN DE SEMICONDUCTORES.....	5
3.2.6.-	RELÉS Y CIRCUITOS ELECTRÓNICOS.....	6
3.3.-	CARACTERÍSTICAS CONSTRUCTIVAS Y DIMENSIONALES .....	6
4.-	IDENTIFICACIÓN .....	6
5.-	ENSAYOS .....	6
5.1.-	ENSAYOS DE TIPO .....	7
5.2.-	ENSAYOS DE RUTINA.....	7
5.3.-	ENSAYOS DE RECEPCIÓN .....	7
6.-	EMBALAJE PARTICULAR .....	8
7.-	CÓDIGOS UTE.....	8
8.-	NORMAS DE REFERENCIA .....	8
9.-	PLANILLA DE DATOS GARANTIZADOS .....	9
10.-	ANEXOS.....	10

## 0.- REVISIONES

MODIFICACIONES A LA VERSIÓN DE LA FECHA 13/10/04	
APARTADO	DESCRIPCIÓN
	Cambio al nuevo formato
	Eliminación del cargador par bancos de 220V <sub>cc</sub>
4	Se quita tamaño de letra mínima en la placa de características.
3.3	Se define el grado de protección de acuerdo a su IP
3.2.7	Se define que los semiconductores serán protegidos mediante la electrónica del control del cargador de baterías.
3.2	Se redefinen los rangos de ajuste de los parámetros que definen la forma de trabajo y se prohíbe que dichos ajustes se realicen mediante potenciómetros. Se ajustan los rangos de ajuste de las alarmas.
7	Ajuste de la descripción de los códigos de UTE

## 1.- OBJETO Y CAMPO DE APLICACIÓN

La presente Norma tiene por objeto definir las características de diseño, fabricación y ensayo de cargadores de baterías destinados a cargar bancos de baterías de plomo-ácido estacionarias de 12-23 elementos, y de 52 elementos destinadas a suministrar tensión auxiliar de tensión continua en estaciones de transformación en 24/48V<sub>cc</sub> (equipo con tensión de salida múltiple para ser usado en bancos de 24V ó 48V indistintamente), y cargadores de 110V<sub>cc</sub> respectivamente.

## 2.- DEFINICIONES/SÍMBOLOS/ABREVIATURAS

No corresponde.

## 3.- CARACTERÍSTICAS TÉCNICAS

### 3.1.- CARACTERÍSTICAS GENERALES

Los cargadores de baterías serán del tipo de estado sólido, apropiado para operación continua con cualquier carga y voltaje dentro de sus valores nominales.

Realizarán la carga controlada de bancos de baterías y su mantenimiento en régimen de flotación, además controlarán la alimentación de las cargas del circuito de continua.

#### 3.1.1.- CARACTERÍSTICAS AMBIENTALES

La atmósfera tiene una salinidad particularmente agresiva y característica de zonas costeras.

El contenido de humedad es elevado y pueden existir condiciones ambientales que provoquen condensación en superficies.

Las condiciones atmosféricas serán las siguientes:

- temperatura máxima del aire 40°C
- temperatura media diaria máxima. 30°C
- temperatura mínima: interior 5°C  
intemperie -10°C
- humedad relativa ambiente máxima 100%
- altitud menor a: 1000 m

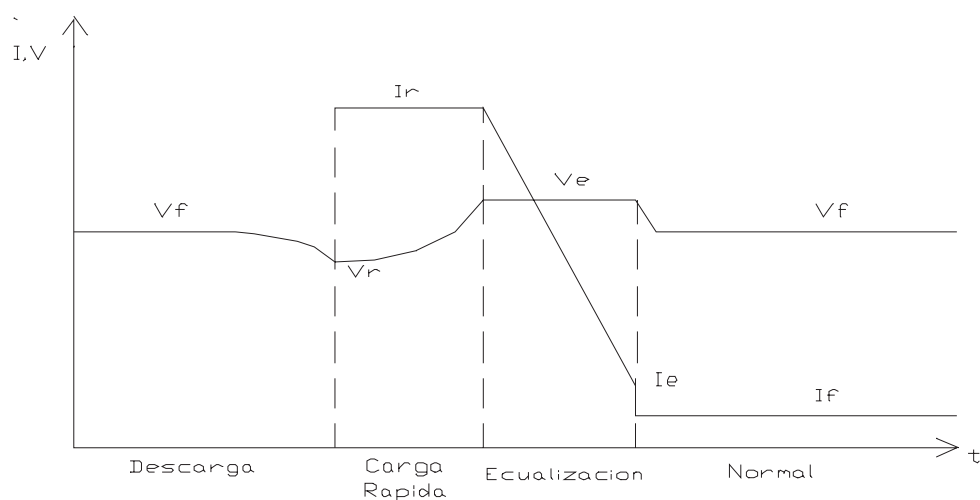
### 3.2.- CARACTERÍSTICAS ELECTROMECAÑICAS

Los cargadores de baterías serán alimentados mediante su conexión a una red trifásica de 230 V + 10% -15%, 50Hz, trifásica.

#### 3.2.1.- MODO DE CARGA

Deben tener 2 regímenes de carga, uno automático y uno manual, seleccionables mediante llave o conmutador apropiado. En el régimen de carga automático los cargadores deberán ser aptos para funcionar en los modos de carga flotante, rápida y de ecualización.

El funcionamiento de los cargadores deberá estar de acuerdo con la secuencia indicada en la siguiente figura:



En donde:

- Vf es la tensión de flotación
- Vr es la tensión de descarga que hace pasar al cargador a la modalidad de ecualización
- Ve es la tensión de ecualización



- Ir es la corriente a la que se limita la corriente de carga
- Ie es la corriente que lleva al cargador al modo de flotación
- If es la corriente de carga en la modalidad de flotación.

### 3.2.2.- CARACTERISTICAS DE SALIDA DE LOS CARGADORES

La regulación de los distintos parámetros que caracterizan los modos de funcionamiento se realizará en forma digital y tendrán previsto un mecanismo que dificulte la modificación por personal no especializado por error, para lo cual se admitirán mecanismos de password o botones de ratificación que no sean fácilmente accesibles para personal no idóneo. En ningún caso se admitirá que se realicen los ajustes mediante potenciómetros.

La máxima corriente que los cargadores podrán suministrar en forma permanente, contemplando el ciclo de carga rápida, y que desde ahora en más llamaremos corriente nominal, será igual a 30 A.

La corriente de salida deberán poder ajustarse en los siguientes rangos:

Ir..... 0 - 30A.

Ie..... 0- 15A.

Respecto a las tensiones, los rangos de ajuste dependan de la tensión nominal de salida y serán al menos las siguientes:

- Salida del cargador de 24/48 V:

Vf..... 24V a 56V

Vr..... 19V a 45V

Ve.....24V a 58V

- Salida del cargador de 110 V:

Vf..... 104V a 124V

Vr..... 80V a 100V

Ve.....104V a 130V

La salida de los cargadores deberá ser de voltaje constante con una tolerancia de no más de  $\pm 1$  % hasta que actúe el límite de corriente de ajuste; cuando éste actúe, la salida deberá ser de corriente constante.

Una vez ajustados los valores de tensión para flote y ecualización, los cargadores los mantendrán dentro de  $\pm 1$  % para variaciones de la carga, tensión de alimentación y temperatura dentro de los rangos especificados en cada caso.

En régimen manual los cargadores suministrarán una tensión constante, ajustable continuamente en forma manual. El rango de tensiones para la carga manual deberá alcanzar, por lo menos, hasta un valor de 2.4 V/elemento.

En todos los regímenes de funcionamiento de los cargadores, deberá existir una limitación de la corriente de carga, de forma que esta no supere la corriente nominal de los mismos.

### 3.2.3.- INSTRUMENTOS Y CONTROLES

Los equipos deberán tener en su panel frontal:

- Cargador de 24/48 V:

- Voltímetro en barras de continua (0 - 100V)
- Amperímetro en barras de continua 40 A.
- Alarma de bajo voltaje de DC ajustable entre:
  - 19 V y 22 V (cuando se use para bancos de 24 V)
  - 35 V y 43 V (cuando se use para bancos de 48 V)
- Alarma de alto voltaje de DC ajustable entre:
  - 25 V y 30 V (cuando se use para bancos de 24 V)
  - 50 V y 55 V (cuando se use para bancos de 48 V)
- Cargador de 110 V:
  - Voltímetro en barras de continua (0 - 150V)
  - Amperímetro en barras de continua 40A.
  - Alarma bajo voltaje de DC ajustable entre 90V y 100V.
  - Alarma de alto voltaje de DC ajustable entre 115V y 130V.

Además los tableros deberán contar con las señalizaciones y comandos del cargador constituidos por lo menos con los siguientes elementos:

- Estado de los interruptores de entrada y salida.
- Control de voltaje de salida.
- Control de límite de corriente.
- Voltímetro de salida del cargador.
- Amperímetro de salida del cargador.
- Indicaciones para:
  - Disponibilidad de fuente de energía (AC)
  - Cargador ON.
  - Cargador en falla.
  - Actuación del límite de corriente.

Los instrumentos podrán ser analógicos, o digitales múltiples con llave de conmutación electrónica. En ambos casos la clase de precisión deberá ser de 1.5. En el caso en que los instrumentos sean analógicos las dimensiones mínimas serán de 72x72mm.

En el frente de los equipos habrá señales luminosas que indiquen el estado en que se encuentra el cargador, carga manual, carga de ecualización o carga de flote.

### **3.2.4.- PROTECCIÓN DE ENTRADA Y SALIDA**

La entrada de los equipos deberá estar protegida por un interruptor de AC con ajuste de disparo por sobrecarga y cortocircuito, con poder de corte no menor de 10 KA.

Los equipos estarán protegidos contra cortocircuitos a la salida. Deberán contar además con protección termomagnética contra posibles cortocircuitos o sobrecargas internas.

### **3.2.5.- PROTECCIÓN DE SEMICONDUCTORES**

Los semiconductores de potencia deberán ser protegidos contra cortocircuitos y sobrecargas mediante la electrónica de control del cargado del cargador de baterías.

### **3.2.6.- RELÉS Y CIRCUITOS ELECTRÓNICOS**

Los circuitos de control electrónico deben montarse en circuito impreso en fibra de vidrio tipo enchufables, además deben protegerse del calor excesivo dado por los elementos de potencia principales.

Los relés que se utilicen serán preferiblemente del tipo enchufable, de buena calidad.

### **3.3.- CARACTERÍSTICAS CONSTRUCTIVAS Y DIMENSIONALES**

Los cargadores con sus accesorios deberán ser ensamblados en armarios autoportantes para montaje sobre piso. Los mismos deberán tener puerta de acceso frontal y tendrán que ser contruidos como mínimo en chapa N°16; se entregarán con tratamiento antióxido masillado y con dos capas de pintura al horno como mínimo.

Los instrumentos y controles deberán montarse con los tableros frontales.

La entrada de alterna y las salidas de continua a las barras de continua se harán por la parte inferior del tablero.

Los gabinetes metálicos se suministrarán con un adecuado borne para su puesta a tierra y de cáncamos postizos para permitir su elevación.

Los armarios deberán contar con protección de tipo metálico contra insectos. Con un grado de protección IP2X de acuerdo a la IEC60529.

## **4.- IDENTIFICACIÓN**

Los equipos deberán presentar en su panel frontal una placa de características que tenga como mínimo la información que se lista a continuación, en letra de imprenta y caracteres indelebles:

- Nombre del fabricante.
- Modelo según fabricante.
- Tensión de alimentación.
- Tensión de salida.
- Corriente nominal a suministrar por el cargador.
- Las palabras "Propiedad de UTE".
- Fecha de fabricación
- Fecha de fin de la garantía.

## **5.- ENSAYOS**

Los cargadores objeto de esta Norma deberán someterse a los ensayos que se detallan a continuación.

### 5.1.- ENSAYOS DE TIPO

Deberán ajustarse a lo especificado en la Norma IEC 146.

### 5.2.- ENSAYOS DE RUTINA

Los cargadores serán sometidos individualmente durante su fabricación a los siguientes ensayos de rutina:

I) ensayo de rigidez dieléctrica: aplicando una tensión de 2.2KV 50Hz durante 1 segundo (según IEC 255):

1- a los bornes de alimentación contra los bornes de salida y bornes de relé de alarma conectados a tierra.

2- a los bornes de salida contra los bornes de alimentación y bornes de relé de alarma conectados a tierra.

3- a los bornes de relé de alarma contra los bornes de alimentación y bornes de salida conectados a tierra.

Nota: para este ensayo se deberá verificar que el interruptor de AC se encuentre en posición de cargador encendido, y además se deberán desconectar los filtros de radiofrecuencia los que se volverán a conectar para los ensayos siguientes.

II) ensayos de funcionamiento:

1° Verificación del pasaje a ecualización y retorno a flotación de acuerdo con la curva de carga especificada en la presente Norma.

2° Comprobación de que las tensiones de flote, ecualización y carga manual puedan ajustarse dentro del rango especificado por la Norma.

3° Contraste de las lecturas de los instrumentos del cargador contra instrumentos externos.

4° Verificación del funcionamiento del relé de señalización remota de alarmas.

5° Comprobación de que la corriente queda limitada a 30A.

### 5.3.- ENSAYOS DE RECEPCIÓN

Los ensayos de recepción se realizarán en fábrica con los representantes que UTE designe a los efectos.

El fabricante dispondrá de todos los equipos y personal técnico calificado para la realización de estos ensayos.

Todo el instrumental de laboratorio y de fábrica utilizado para los ensayos de recepción deberá estar calibrado por un instituto oficial o por un laboratorio independiente de reconocido prestigio. El inspector de UTE podrá requerir la presentación de los correspondientes certificados de contraste, cuya fecha de expedición no deberá ser anterior a dos años.

Como ensayo de recepción se repetirán los ensayos de rutina especificados en la presente Norma, sobre el total de las unidades que compongan el lote.

## 6.- EMBALAJE PARTICULAR

Cada cargador de baterías deberá entregarse dentro de una estructura de madera de forma tal que el material resista sin daño alguno las solicitaciones a las que será sometido durante su transporte o movimiento. Estas estructuras deberán confeccionarse de forma tal que no se desarmen o deformen por las solicitaciones mencionadas.

Cada estructura de madera deberá tener 3 tacos de apoyo, paralelos y equidistantes, de 10cm de altura libre y de entre 10 y 14cm de ancho.

Este embalaje deberá cumplirse, aún en el caso de que la entrega del material se efectúe en contenedores.

## 7.- CÓDIGOS UTE

CODIGO	DESCRIPCION
051243	CARGADOR BATERIA 220 VCA 24-48 VCC 30A
051244	CARGADOR BATERIA 230 VCA 110 VCC 30 A

## 8.- NORMAS DE REFERENCIA

IEC 146	SEMICONDUCTOR CONVERTORS 1974
IEC 255-0-20	ELECTRICAL RELAYS. CONTACT PERFDORMANCE OF ELECTRICAL RELAYS 1974
IEC 60529	CLASSIFICATION OF DEGREES OF PROTECTION PROVIDED BY ENCLOSURES 1976

## 9.- PLANILLA DE DATOS GARANTIZADOS

Descripción	Solicitado		Garantizado
1. Ítem:	-----		
2. Fabricante:	-----		
3. Modelo:	-----		
4. Código UTE:	-----		
5. País de Origen:	-----		
6. Localidad de inspección:	-----		
7. Plazo de garantía:	2 años		
8. Normas de fabricación y ensayos:	NO-DIS-MA-5200		
9. Tensión de alimentación (V):	230 trifásica		
10. Tolerancia en la alimentación (%)	+10 -15		
11. Corriente nominal (A)	30		
12. Rango de $I_r$ (A)	0 a 30		
13. Rango de $I_e$ (A)	0 a 15		
14. Tensión de salida (V)	24/48	110	
15. Rango de ajuste de la tensión de flote (V)	24 a 56	104 a 124	
16. Rango de ajuste de $V_r$ (V)	19 a 45	80 a 100	
17. Rango de ajuste de la tensión de ecualización (V)	24 a 58	104 a 130	
18. Alarma por bajo $V_{dc}$ (V)	19 a 22/35 a 43	90 a 100	
19. Alarma por alto $V_{dc}$ (V)	25 a 30/50 a 55	115 a 130	
20. Voltímetro en continua (V)	0 a 100	0 a 150	
21. Amperímetro en continua (A)	0 a 40		
22. Protección entrada	Mediante termo		
23. Pose alarma por mal funcionamiento	De acuerdo al punto 3.2.1		
24. Peso de la unidad completa (kg)			
25. Largo (mm)			
26. Ancho (mm)			
27. Alto (mm)			



## **10.- ANEXOS**

No aplica.

# **ANEXO 3:**

## **BATERIAS DE**

## **PLOMO ACIDO**

- **3.1 HISTORIA.**
- **3.2 FUNCIONAMIENTO.**
- **3.3 CLASIFICACIÓN.**
- **3.4 CAPACIDAD NOMINAL.**



### 3.1 HISTORIA

La **batería de plomo ácido**, tal como la utilizamos en la actualidad, es el fruto de las investigaciones y el desarrollo de muchos científicos e ingenieros en el campo de la electroquímica.

La civilización occidental en general sostiene que **Conde Alessandro Volta** fue el primero en desarrollar una batería simple (Fig 1), en 1800. Sin embargo, una tinaja pequeña, que fue encontrado en las ruinas de un antiguo asentamiento, cerca de Bagdad, parece predecir a la *batería de Volta* en cerca de 2000 años. Esta tinaja tiene un sello de asfalto en la tapa, y tiene una barra de hierro con un cilindro de cobre alrededor de él. En las reproducciones de la jarra se pudo apreciar que al ser llenada con un ácido como el vinagre, se producen aproximadamente 2 voltios de electricidad. Se cree que se utilizaba para galvanizar objetos pequeños, mediante la galvanoplastia, plata u otras joyas podrían ser recubiertas con oro, o cobre recubierto de plata. (1745 – 1827)

**Alessandro Volta** al descubrir la *batería galvánica* inicia la línea de investigación. Su descubrimiento fue publicado con el título “**Acerca de la electricidad generada por el mero contacto de sustancias conductoras de diferente tipo**”.



Fig 1. Batería de Volta

En 1802, **N. Gautherot** descubre la polarización de alambres de platino, producida por el pasaje de corriente eléctrica a través de una celda que utilizaba para estudiar la

descomposición del agua. Encontró que se generaba una corriente muy débil cuando desconectaba la fuente de corriente y conectaba los alambres de platino a una carga.

Y un año después, en 1803, **J.W. Ritter** repite las experiencias de Gautherot y avanza un paso más. Construye pequeñas pilas con placas de diferentes metales, incluyendo oro y plata. Entre las placas de metal, ubica capas de tejido humedecido. Luego de entregar corriente a estas placas durante un tiempo, obtuvo una corriente de descarga al retirar la fuente de corriente y conectar su dispositivo sobre una carga.

Podemos citar también a **William R. Grove** (1811 – 1896), conocido por su batería gaseosa y cuyos experimentos son el antecedente de las actuales celdas de combustible, dispositivos en los que actualmente se invierten miles de millones de dólares en investigación y que están llamados a tener una enorme importancia como fuente de energía en los próximos cinco a diez años. Por su importancia actual, describiremos, entonces, el experimento de Grove. Cada celda de su batería constaba de un par de tubos de vidrio, con un electrodo coaxial al eje de los mismos. Los tubos se sumergían en una solución de ácido sulfúrico y, por su extremo superior, cerrado, pasaba el electrodo de platino. El otro extremo, abierto, estaba sumergido en la solución.

Uno de los tubos de cada par se llenaba con oxígeno y, el otro, con hidrógeno. Grove encontró que el alambre de platino correspondiente al hidrógeno asumía una polarización positiva con relación al alambre de platino que estaba en el tubo con oxígeno. La celda era reversible pues producía electricidad en situación de descarga y, si se hacía pasar corriente desde una fuente externa, se generaban los gases que ya mencionamos.

Es importante destacar, que a pesar de lo interesantes que pudieran parecer estos fenómenos, no se encontraba demasiada utilidad a este tipo de dispositivo de almacenamiento. En efecto, para cargarlo se debían utilizar celdas del mismo tipo o celdas primarias (pilas o celdas no reversibles). No nos olvidemos que todavía no se habían inventado las máquinas eléctricas.

Otros experimentadores incursionaron en este campo, pero fue un científico francés de 26 años, **Gastón Planté** (1834 – 1889), el primero en desarrollar un dispositivo que sentó las bases de la celda de **plomo ácido**, tal como la conocemos hoy en día.

Planté comenzó sus estudios en 1859 y, un año después, presentó en la Academia de Ciencias de Francia la primer *batería de plomo ácido* para el almacenamiento de energía.

Su batería constaba de nueve celdas conectadas en paralelo, puesto que el énfasis estaba puesto en la obtención de una corriente importante, cosa que hasta ese momento no se había podido lograr con las celdas primarias, que también conocemos como pilas. A su vez, cada celda consistía en dos hojas de *plomo*, separadas por cintas de goma. Todo el conjunto se enrollaba en forma de espiral y se sumergía en una solución que contenía ácido sulfúrico diluido al 10% en agua.

Además, Planté descubrió que la capacidad de almacenamiento de las celdas se incrementaba sustancialmente cuando se las sometía al proceso que conocemos como “formación” y que, hoy en día, es parte del proceso de producción de cualquier acumulador electroquímico. Después de un período de carga, descargaba la celda y luego repetía nuevamente el proceso de carga. Observó que a lo largo de estos ciclos, la capacidad de almacenamiento se incrementaba significativamente.

Sin embargo, a pesar de su capacidad para entregar corrientes importantes, la nueva batería de almacenamiento de Planté también tenía la desventaja de requerir un gran tiempo de formación y la descarga de muchas celdas primarias (pilas) para cargarla. No fue sino hasta 13 años después, cuando Planté pudo contar con un generador manual (desarrollado por el científico alemán **Zénobe Theophile Gramme** 1826 – 1855) para poder realizar el proceso de carga, que fue posible lograr la transformación de una forma de energía en otra.

La energía mecánica, utilizada para dar vuelta la manija del generador de Gramme, se transformaba en energía química almacenada en la batería. Cuando la batería ya estaba cargada y se dejaba de actuar sobre el generador, si se mantenía la conexión entre ambos, podía observarse como el generador comenzaba a girar como un motor, accionado por la energía almacenada en la batería.

La energía química se convertía en electricidad, que el motor transformaba nuevamente en energía mecánica. El ciclo de transformaciones había sido completado.

El nombre de *Gastón Planté* se recuerda hoy en día asociado con la placa que lleva su nombre. Esta placa consiste en una hoja de *plomo* sobre la cual el material activo se forma en forma electroquímica a partir del **plomo** de la propia placa.



Fig 2. Batería de Plante

La imagen que se muestra arriba corresponde a una típica celda con placas Planté, utilizada durante muchos años en aplicaciones estacionarias, con celdas en serie y paralelo, formando conjuntos de hasta 440V y capacidades de varios miles de Ah. (centrales telefónicas paso a paso, servicios auxiliares de sub-estaciones transformadoras, etc). La jarra es de vidrio y, como se observa, se encuentra abierta en su parte superior. Por esta razón, las salas donde se instalaban este tipo de celdas requerían de ventilación forzada, sobretodo al funcionar en situación de recarga.

Continuando con el desarrollo, llegamos al año 1881, cuando el científico francés **Camille Alphonse Faure** (1840 – 1898) patenta un proceso para empastar la superficie de las placas con un compuesto de plomo que se transformaba con mucha facilidad en los materiales activos de la batería terminada. Faure aplicó una capa de óxido rojo de plomo a la superficie de placas de plomo puro. Posteriormente enrolló las placas con un separador intermedio de género. Este tipo de celda demostró tener una marcada superioridad en capacidad y tiempo de formación sobre la de Planté. Sin embargo, su punto flojo resultó ser la adherencia del material activo a la placa base de plomo.

Casi en forma simultánea con Faure, el alemán **Volckmar** patentó el empleo de placas de plomo con numerosos orificios que se llenaban con una pasta hecha con plomo pulverizado mezclado con ácido sulfúrico. Y dos ingleses, **Swan** y **Sellon** también obtuvieron patentes para una placa con aspecto de rejilla y estructura celular. La de Sellon, en particular, estaba diseñada de una forma que aseguraba con mucha firmeza el material activo en su posición. Además, Sellon fue el primero en utilizar una aleación de plomo con antimonio (en lugar de plomo puro) para fabricar la rejilla.

A partir de estas mejoras sobre los trabajos de Planté, el desarrollo de la *batería de plomo ácido* fue muy rápido, debido al menor tiempo requerido para la formación de las placas y, también, es fundamental decirlo, por el desarrollo paralelo de las máquinas para generar corriente eléctrica. Mientras no existieron máquinas eléctricas, la formación o la carga de una batería era algo muy difícil (se hacía fabricando pilas que luego se descargaban sobre la batería).

Otro ingeniero de gran importancia en el desarrollo de las baterías de plomo ácido que no podemos dejar de mencionar es **Henri Tudor** (1859 – 1928), nacido en Luxemburgo, el mismo año en que Planté avanzaba en las investigaciones de la primer *batería de plomo ácido*. La creatividad de Tudor llevó al perfeccionamiento de la **batería de plomo ácido** y de varias maquinarias eléctricas de reciente invención.

En 1881, cuando todavía era un estudiante de apenas 22 años, fabricó baterías como las de Planté y Faure y las vinculó a un dinamo, también de su propio diseño. La fotografía siguiente muestra estas primeras placas para acumuladores concebidas por Tudor. A su vez, el eje de la máquina eléctrica era accionado por un molino de agua en el castillo de su familia, en la ciudad de Rosport.



Fig 3. Placas de Tudor

El sistema suministró electricidad a la casa familiar durante 16 años, mucho antes que tuvieran electricidad otros castillos famosos como el de Windsor y probablemente haya sido el primer sistema hidroeléctrico completo que funcionó en forma continua.

En 1886, junto con su hermano Hubert, Henri Tudor llevó a cabo el proyecto que le permitió proyectarse al mundo como un innovador en tecnología y como empresario: construye una usina eléctrica en la ciudad luxemburguesa de Echternach con la que brindó iluminación a 120 viviendas y a las calles de la ciudad. Para producir el equipamiento necesario para cumplir con

el contrato en Echternach, los hermanos Tudor se asociaron con su primo Nikolas Schalkenbach, abriendo una pequeña fábrica en Rosport

Podemos decir, entonces que el gran mérito de Tudor fue convertir un producto de laboratorio, como lo eran las *baterías de Planté y Faure* en un verdadero producto industrial, capaz de ser fabricado en serie. Impresiona saber que en 1890, ya había más de 1200 baterías Tudor funcionando en la mayoría de los países de Europa y en Argentina. El crecimiento de las empresas Tudor fue continuo año tras año, llegando a dar empleo a más de 25000 empleados.

A principios del siglo XX, la **batería de plomo ácido** ya era un producto ampliamente utilizado en muchas aplicaciones, desde tracción hasta iluminación y telefonía. Pero fue su incorporación como elemento indispensable para el arranque de automóviles lo que llevó al crecimiento notable de la industria de fabricación de baterías.

Es de destacar que, casi en forma paralela a la batería de plomo ácido, tanto en Europa (Jugner, Suecia, 1889) como en USA (Edison, 1904) se había desarrollado la batería alcalina de níquel-hierro (antecedora de la actual de níquel-cadmio). Sin embargo, la abundancia de plomo en este último país y el crecimiento de la fabricación de automóviles rápidamente volcaron la balanza a favor de esta última tecnología. Y algunos fabricantes introdujeron importantes mejoras, como el separador de goma y la utilización de componentes adicionales (lignino) que facilitaba el empastado de las placas negativas.

En este sentido, destacamos los aportes mencionados, realizados por la marca Willard en 1915 y 1920, respectivamente. En lo que hace a las baterías industriales, en 1910 la marca **Exide** (palabra derivada de la contracción, en inglés, de “exotic” y “oxide”) patenta una verdadera innovación, la placa tubular y su uso mejora notablemente el desempeño de las baterías que se utilizan en tracción eléctrica y, en general, en las aplicaciones donde se realiza un ciclado intenso de la batería (es decir, donde se la somete a sucesivos ciclos de carga y descarga).

La figura muestra una sección (mitad derecha) de una placa tubular Exide, de 15 tubos, de sección cuadrada, en el momento actual.

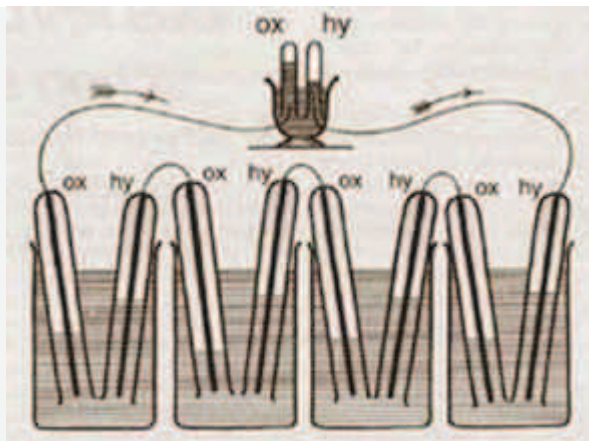


Fig 4. Placas Tubulares Exide

Otros fabricantes, emplean tubos de sección circular con resultados similares. Una placa tubular consiste en un peine de plomo, con el material activo (bióxido de plomo de granulometría muy fina) dispuesto en forma anular alrededor de cada espina del peine.

Para contener el material en esta posición, se emplean tubos de un material permeable al electrolito (hoy en día se emplea la fibra de vidrio). El cierre de los tubos (parte inferior de la figura) se realiza con una barra de plástico (color azul) con un encastre en cada tubo.

### 3.2 FUNCIONAMIENTO



Bateria De William Grove

Un **acumulador** (también conocidos como pilas secundarias) difiere de las pilas comunes en la forma según la cual puede regenerarse. En las pilas los materiales deteriorados en el funcionamiento deben reemplazarse por otros nuevos; en el acumulador, los materiales se regeneran enviando una corriente a través de la pila, pero en sentido contrario, quedando en su interior los productos de la reacción electroquímica.

El funcionamiento de la batería de Plomo Acido es el siguiente: el **Acumulador de plomo** está constituido por dos tipos de electrodos de plomo que, cuando el aparato está descargado, se encuentra en forma de sulfato de plomo ( $\text{PbSO}_4$ ) incrustado en una matriz de *plomo metálico* ( $\text{Pb}$ ); el electrolito es una disolución de ácido sulfúrico. Esta dilución en agua es tal que su densidad es de  $1.280 \pm 0.010$  g/ml con carga plena, y bajará a 1.100 g/ml cuando la batería esté descargada.

El principio sobre el que se basa el *acumulador de plomo* puede ilustrarse con una sencilla experiencia. Dos placas de plomo se sumergen en un vaso que contiene ácido sulfúrico diluido. Las placas se conectan en serie con una lámpara incandescente y se alimenta el conjunto con una tensión continua. Cuando la corriente circula a través del elemento, se observa desprendimiento de burbujas de cada placa, pero en una de ellas el número de burbujas es muy superior al formado en la otra. Al cabo de cierto tiempo se observa que una de las placas ha cambiado su color hacia un tono chocolate, mientras la otra permanece inalterada en apariencia. Un examen cuidadoso muestra, sin embargo, que el plomo metálico de la superficie de la última placa, empezó a transformarse en plomo esponjoso.

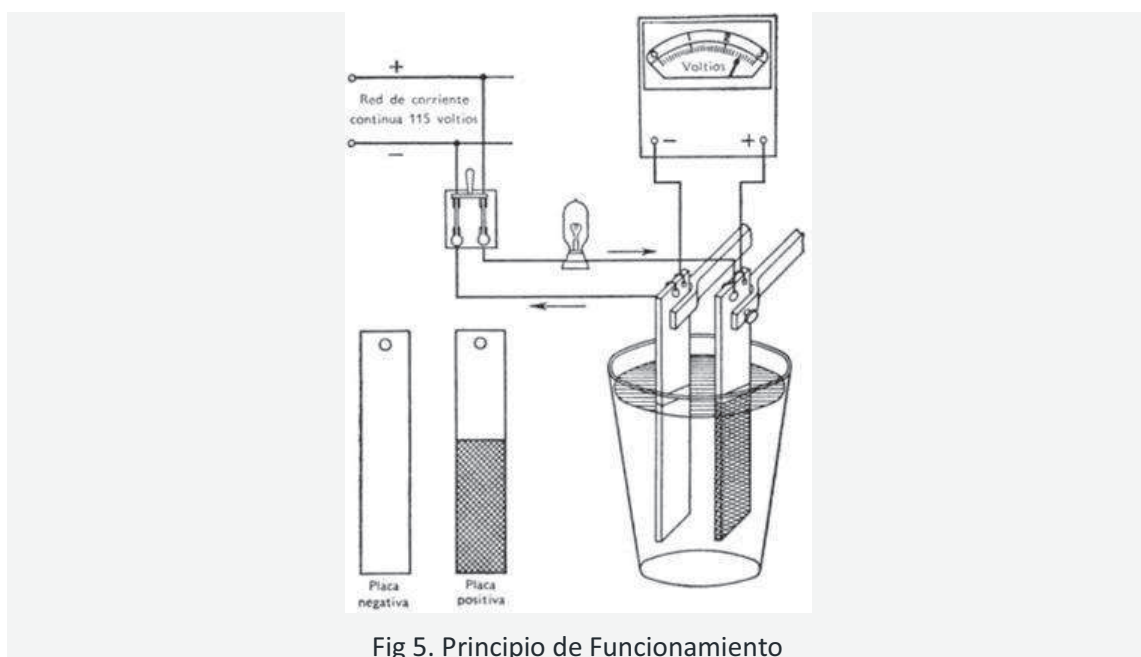


Fig 5. Principio de Funcionamiento

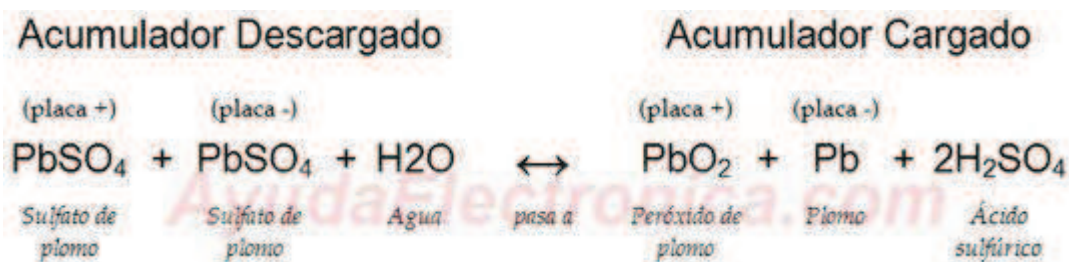


Cuando la corriente circula tal como se indica en la figura anterior, el voltímetro conectado a la pila indica aproximadamente 2,5 Voltios. Si se interrumpe la corriente, abriendo el interruptor, la lectura del voltímetro baja hasta unos 2,1 V, y el elemento es capaz de suministrar una pequeña corriente, aunque la cantidad de energía que es capaz de liberar es muy reducida. Cuando el elemento se descarga, la temperatura entre placas decrece lentamente hasta unos 1,75 V, después de lo cual decrece más rápidamente hasta llegar a anularse, quedando el elemento aparentemente agotado. El color negro-castaño de la placa correspondiente es ahora más brillante. Después de un corto reposo, la pila se recobra ligeramente y es capaz de suministrar corriente durante breve tiempo.

La placa que adopta el color pardusco es la positiva o cátodo, mientras que la parcialmente convertida en plomo esponjoso es la placa negativa o ánodo. Las burbujas que se forman son hidrógeno libre. Cuando pasa corriente a través del elemento, el plomo metálico de la placa positiva se convierte en peróxido de plomo, mientras que en la placa negativa, aun cuando el plomo no varíe químicamente, se transforma en plomo esponjoso o poroso. Cuando se descarga el elemento, el peróxido de plomo de la placa positiva pasa a sulfato, con lo que ambas placas llegan a hacerse electro-químicamente iguales.

Cuando la placa positiva se convierte en peróxido y la negativa en plomo esponjoso por la acción de una corriente eléctrica, las dos placas son electro-químicamente distintas y, en tal caso, existe una f.e.m. Esta f.e.m. es de unos 2,1 voltios; el exceso de 0,4 voltios observado en la carga del elemento se emplea en vencer la resistencia interna y los efectos de polarización.

Las *reacciones químicas* que tienen lugar en un acumulador son las siguientes:



De izquierda a derecha se muestran las reacciones que tienen lugar en el acumulador durante la carga. Cuando se lee de derecha a izquierda, muestra las reacciones que tienen lugar en la descarga.

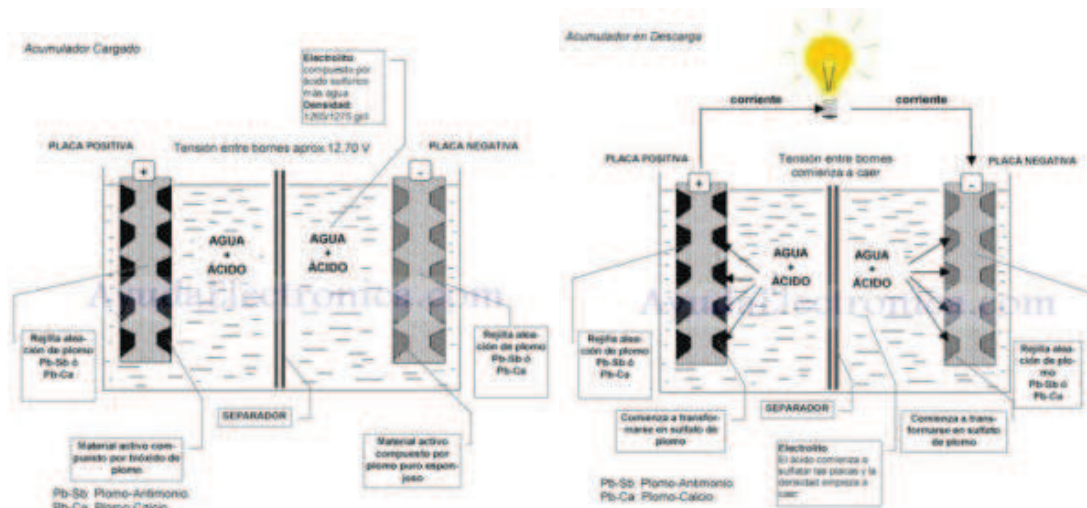


Fig 6.a – Acumulador Cargado

Fig 6.b – Acumulador en Descarga

Durante la descarga del acumulador la corriente que se produce, provoca un cambio de condición a través de la reacción que hace que el **bióxido de plomo**, ( $\text{PbO}_2$ ), de la placa positiva al combinarse con el **ácido sulfúrico**, ( $\text{H}_2\text{SO}_4$ ), forma **sulfato de plomo**, ( $\text{PbSO}_4$ ), el oxígeno, (O), liberado del **bióxido de plomo**, ( $\text{PbO}_2$ ), Al combinarse con el hidrógeno, ( $\text{H}_2$ ), liberado del ácido sulfúrico ( $\text{H}_2\text{SO}_4$ ), formando agua, ( $\text{H}_2\text{O}$ ). El **plomo**, (Pb), de la placa negativa se combina con el ácido sulfúrico, ( $\text{H}_2\text{SO}_4$ ), formando **sulfato de plomo**, ( $\text{PbSO}_4$ ). Consecuentemente la densidad del electrolito disminuye como disminuye la tensión, hasta agotar la reserva energética del acumulador.

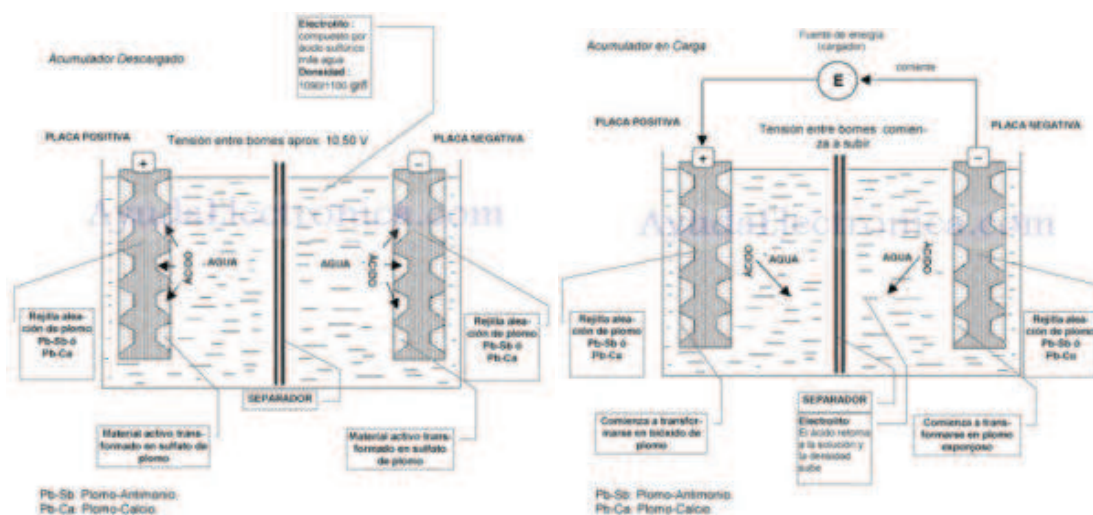


Fig 6.c – Acumulador Descargado

Fig 6.d – Acumulador en Carga

Cuando el acumulador se carga, la materia activa de la placa positiva esta constituida de **bióxido de plomo** ( $\text{PbO}_2$ ). La materia activa de la placa negativa esta constituida de plomo

metálico en estado esponjoso, (Pb). El electrolito es una solución de **ácido sulfúrico**, ( $\text{H}_2\text{SO}_4$ ) y agua ( $\text{H}_2\text{O}$ ).

Durante la carga la corriente que el acumulador recibe del cargador provoca la reacción inversa a la de descarga, volviendo a la condición inicial, **bióxido de plomo** ( $\text{PbO}_2$ ), placa positiva, plomo esponjoso (Pb), placa negativa y ácido sulfúrico ( $\text{H}_2\text{SO}_4$ ) electrolito a 1.260 / 1.280 P.e. de densidad. La tensión aumenta hasta cierto valor, (2.6 Ve), superado el cual se manifiesta la electrólisis del agua que genera la separación del hidrógeno y del oxígeno que son liberadas de las placas positivas y negativas respectivamente.

Nótese que cuando el acumulador se está cargando, el cambio que sufre el electrolítico es una transformación del agua en **ácido sulfúrico**. Como consecuencia, la densidad del electrolítico aumenta durante el proceso de carga. En la descarga, el *ácido sulfúrico* disociado reacciona con el **peróxido de plomo** formando agua. Por ello, durante la descarga, la densidad del electrolítico va disminuyendo. Durante la carga se desprende hidrógeno libre de la placa negativa y oxígeno de la positiva. Debido a la naturaleza explosiva del hidrógeno, ***cuando una batería está en proceso de carga no debe acercársele ninguna llama.***

La **construcción de acumuladores** con *placas planas de plomo*, como se ha mostrado en la experiencia, no resultaría práctica. La capacidad del elemento sería tan reducida que no sería capaz de suministrar corrientes industrialmente útiles durante intervalos de tiempo cualesquiera; además, el acumulador alcanzaría proporciones prohibitivas si se pretendiese asegurar el área de la placa necesaria.

Si en el montaje de la Fig. 5 se prosigue la carga durante un tiempo prolongado, se observa que el peróxido de plomo de la placa positiva se desprende en escamas que caen al fondo del vaso. Por lo tanto, en los acumuladores industriales debe adoptarse algún sistema que reduzca al mínimo aquél efecto que inutiliza el material activo. Existen dos métodos para ello: el Planté y el Faure.

### 3.3 CLASIFICACIÓN.



Las **baterías Plomo Acido** pueden **subdividirse o clasificarse** teniendo en cuenta distintos criterios de selección. Sin intentar cubrir todas las alternativas, los criterios de selección más importantes son:

- Por tipo de Placas.
- Por tipo de Mantenimiento Requerido.
- Por tipo de Electrolítico.
- Según su uso.

- **POR PLACAS**

Existen dentro de las baterías (o acumuladores) de Plomo-Acido 3 tipos de placas básicas:

- *Placas Planas empastadas.*
- *Placas Tubulares.*
- *Placas Planté.*

#### **Placas Planas Empastadas**

---

La **placa plana empastada**, la cual puede tener distintos espesores, esta formada por: una rejilla plana de aleación de plomo la que sirve de conductor de la corriente que entra y sale de

la placa y de soporte mecánico del material activo y por el propio material activo que es el que reacciona con el electrólito para dar como resultado corriente eléctrica. Esta *placa* puede ser de distintas superficies y espesores lo que definirá su capacidad que estará relacionada con el volumen, densidad y composición del material activo presente en la misma.

Es posible tener en un mismo volumen una *batería* con muchas placas finas o menor cantidad de placas gruesas, en función de la cual la batería será en el primer caso, de altas corrientes de arranque por tener una importante superficie específica ( mm de placa/volumen de placa ) ó en el segundo caso, una batería para descargas más lentas.

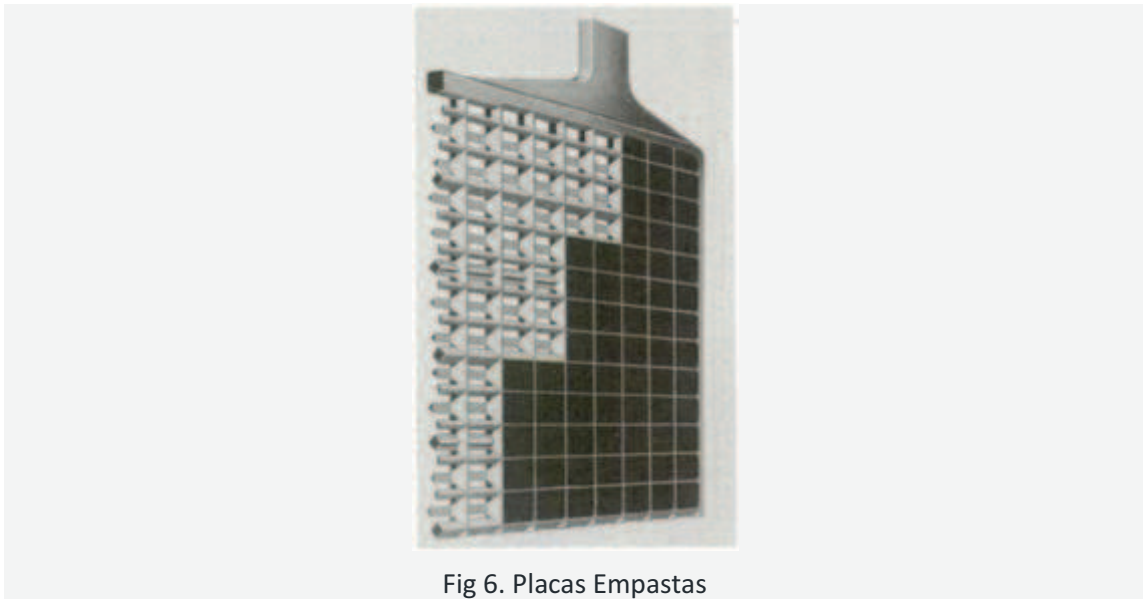


Fig 6. Placas Empastas

En una descarga rápida, la alta corriente que se le exige a la batería se opone a la inercia de la reacción química entre el material activo y el electrólito, por lo que se produce una caída de tensión momentánea motivada por la falta instantánea de electrólito en los poros de las placas finas, ya que para una corriente fija la alta superficie específica compensa esa inercia química. En una batería de descarga lenta el material activo tiene tiempo suficiente para reaccionar con el electrólito por lo que pasa a ser prioritario darle a la placa un espesor tal que asegure una alta vida ya que cuanto más gruesa es la placa menos se corroe a lo largo del tiempo como consecuencia del paso de la corriente de flote y de la acción del ácido sulfúrico.

Debe tomarse en consideración que, si la corriente es la que produce la corrosión de la placa y como las baterías de Plomo-Calcio se tienen corrientes del orden del 10 % de las de Plomo-Antimonio, podrá utilizarse placas más finas para iguales expectativas de vida.

La composición de la pasta que se utilice para el empastado de la rejilla, dependerá de si la batería esta diseñada para trabajo en flote, ciclado profundo o arranque.

Esto se logra modificando las proporciones de todos los elementos que intervienen en la producción de la pasta. En el caso de baterías de arranque con alta corriente instantánea, las rejillas que forman las placas son radiales para una mejor conductibilidad de la corriente, mientras que en una batería de tipo estacionario el trabado de la rejilla es más importante ya que se debe evitar que se desprenda el material activo a medida que transcurre la vida útil de la batería y/o luego de una descarga profunda.

### Placas Tubulares

---

La *placa tubular* está formada por una rejilla en forma de peine que sirve como conductor de la corriente eléctrica, un tubo que contiene el material activo y el propio material activo. Estas baterías tienen la particularidad de soportar gran cantidad de ciclos profundos debido que por su construcción el material activo no puede desprenderse de la rejilla. La pasta debe ser también preparada para este ciclado profundo, al igual que en las placas planas el espesor de las rejillas definirá la vida de las placas en condiciones de flote.

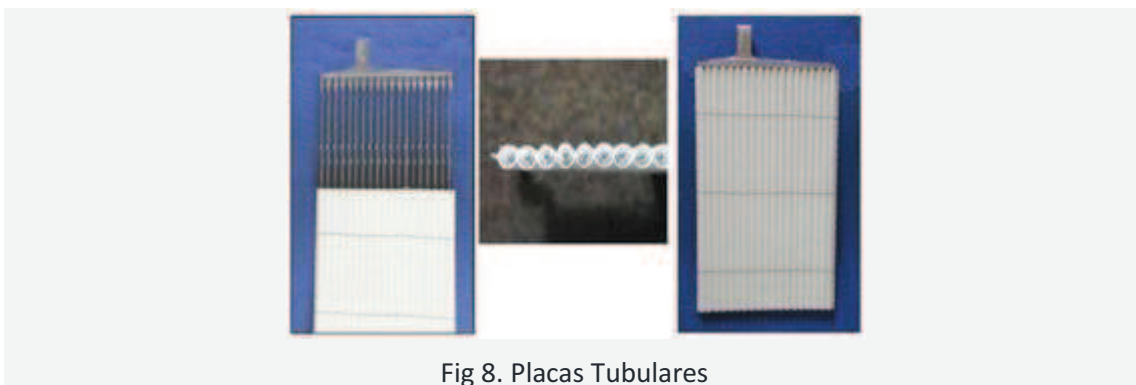


Fig 8. Placas Tubulares

Se utilizan aleaciones de alto contenido de antimonio por lo que estas baterías no son de libre mantenimiento. Su uso más frecuente es en auto-elevadores eléctricos, energía solar y eólica. Los diseños varían según se utilicen placas tubulares de perfil cuadrado, se logra una mayor superficie específica por lo que se tendrá la misma capacidad en menor volumen. Estas baterías son óptimas para aquellas aplicaciones de gran cantidad de ciclos (1 diario) de corriente moderada, donde se le ocasiona a la batería un ciclo de descarga profunda.

### Placas Planté

---

La placa planté está fabricada con una placa plana de plomo sobre la que se forman los óxidos como consecuencia de un proceso electroquímico de formación. Son generalmente placas de



varios mm de espesor y soportan una cantidad de ciclos intermedia entre la batería de placa plana y la de tipo tubular. Es un tipo de placa para descargas lentas por tiempos de entre 5 y 10 hs. Generalmente son baterías pesadas y de volumen considerable, siendo su costo elevado.



Fig 9. Placa Ranurada Gould

En el sistema Planté el material activo de las placas se forma a partir del plomo metálico, haciendo pasar la corriente a través del elemento, primero en un sentido y luego en sentido contrario. Este proceso transforma el plomo de la superficie de las placas en material activo.

Existen dos *tipos de placas Planté*. En el tipo **Gould** (Fig. 9), se parte de una placa lisa de plomo que se somete a un proceso de ranurado con el que se obtienen películas finas con un núcleo interno de plomo macizo, y la placa se coloca entonces en una solución oxidante y se carga. Este proceso hace que se forme el peróxido de plomo activo sobre los nervios, que se distingue por el material oscuro que queda entre ellos (figura inferior).

En el tipo **Exide Manchester**, indicado en la Fig. 10, se ha construido en emparrillado de plomo y antimonio. El material activo consiste en cintas acanaladas de plomo, arrolladas en especial e introducidas a presión en las perforaciones de la parrilla. El peróxido tiene un volumen muy superior al plomo del cual procede. Por tanto, cuando el acumulador está cargado, dichas especiales se expansionan, con lo cual quedan aún más fijadas a la placa.

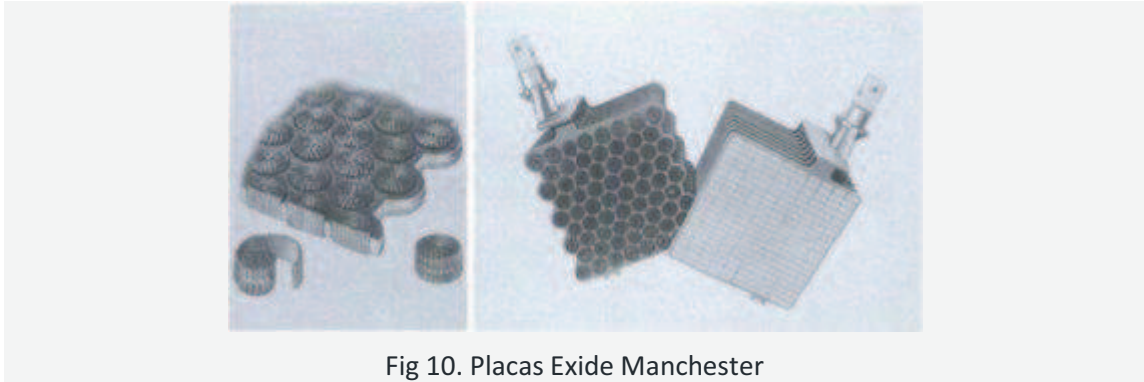
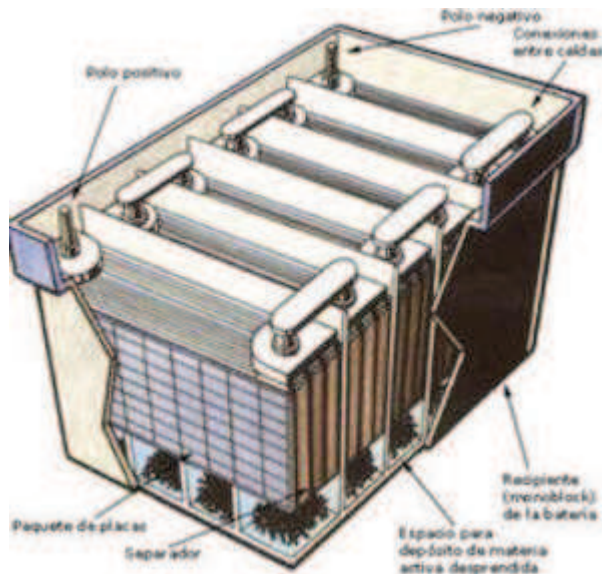


Fig 10. Placas Exide Manchester

En todos los acumuladores, el número de placas negativas es superior en una unidad al de positivas. Ello permite que las placas positivas sean activas por *ambos* lados. Si las placas fueran activas por un solo lado, la dilatación del material activo, que tiene lugar cuando se convierte en peróxido durante la carga, haría que la lámina se abarquillase.

- **POR MANTENIMIENTO**





Éste es un ítem donde normalmente el usuario está más indefenso frente a lo que ofrece el mercado, ya que como primera medida no hay una clara definición de lo que es el libre mantenimiento. Para el usuario de una batería automotriz el libre mantenimiento representa no tener que ocuparse nunca de la batería (agregarle agua) durante toda la vida útil de la misma (3,5 años).

Este objetivo puede lograrse en una *batería de Plomo-Selenio*; pero esta misma batería en un uso estacionario (10 a 20 años) ya no será de libre mantenimiento ya que necesitará el agregado de agua en forma periódica. Además, si el único objetivo es no agregar agua, se puede fabricar una batería de alto contenido de Antimonio (alto consumo de agua) y calcular cuánto electrolito deberá haber por sobre las placas para que nunca sea necesario el agregado de agua, pudiendo llegar a valores ridículamente desproporcionados; pero nadie se pregunta:

La gasificación de la batería es en forma de Oxígeno e Hidrógeno. El Oxígeno es un elemento oxidante y el Hidrógeno, en ciertas proporciones, forma con el aire una mezcla altamente explosiva. Además, ambos gases salen de un medio ácido altamente corrosivo por lo que la presencia de estos gases en el ambiente no siempre es aceptable, más aún cuando se trata de equipamiento electrónico. Cabe destacar que a medida que se consume agua, aumenta la densidad del electrolito haciendo al medio cada vez más agresivo para los componentes de la batería, reduciendo su expectativa de vida. En la actualidad se debe considerar a una batería como libre mantenimiento si su gasificación es nula o despreciable en una condición normal de uso. En general y sin tratar de entrar en casos de uso particular, una batería estacionaria puede ser de diferente tipo.

## Tipos de Mantenimiento Requerido

---

### Con Mantenimiento

---

- Si es de alto contenido de Antimonio.

#### *Mantenimiento de Acumuladores (baterías)*

- Si el mantenimiento de la batería ha sido el correcto, puede durar cinco o más años.
- El echar agua natural en vez de destilada, aporta impurezas que perjudican a la batería.
- Cuando se cambie una batería, hay que poner en su lugar otra de igual o mayor capacidad.
- Para conectar una batería, primero se conecta el borne positivo y luego el negativo, y para desconectarla, primero se retira el borne negativo y después el positivo.

Para conservar las baterías en perfecto estado se deben de hacer las siguientes cosas:

- Si el nivel del electrolito es bajo, se añadirá agua destilada, no debe utilizarse agua natural, pues produce impurezas que pueden corroer las placas, entre otras cosas perjudiciales.
- Nunca debe rellenarse la batería con ácido.
- Vigilar el nivel del Electrolito y no rellenarlo en exceso cuando proceda a rellenarlo.
- Deben de mantenerse limpios los respiradores de los tapones de llenado.
- Los bornes deben limpiarse periódicamente y engrasarlos con vaselina.
- La batería debe estar bien sujeta para evitar golpes y vibraciones excesivas.
- No dejar nunca herramientas sobre la batería.
- Si se quiere almacenar una batería durante algún tiempo, debe de almacenarse completamente cargada.

#### *¿Cómo alargar la vida de mi batería?*

- Mantenimiento periódico. Verificar el nivel de agua.
- Chequear periódicamente el sistema de carga del automóvil o vehículo (alternador y regulador de voltaje) para evitar sobrecargas y descargas.
- Evitar que la batería permanezca sin recibir carga por períodos prolongados, ya que el proceso de auto-descarga, propio de todas las baterías, terminará por dañarla en forma irreversible.

### Bajo Mantenimiento

---

- Si es de Plomo-Selenio.

Son aquellas que requieren alguna reposición de agua desmineralizada para mantener el nivel del Electrolito, de tal manera que siempre esté por encima (unos 5mm) de la parte superior de las placas. Para realizar la operación de agregado de agua desmineralizada, se deben retirar los tapones plásticos ubicados sobre la tapa de la caja de la batería. Las rejillas de las placas de estas baterías están constituidas por una aleación de Plomo-Antimonio y sometidas a una tensión de carga = 14,5 V consumen 2,2 gramos de agua por ampere-hora, aproximadamente.

### Libre Mantenimiento

---

- Si es de Plomo-Calcio.

Batería sin mantenimiento es el nombre genérico dado a la batería producida con una tecnología que *reduce significativamente el consumo interno de agua*, durante el uso en condiciones normales (tensión entre 13.8V y 14.8V con el vehículo en funcionamiento), y que debe estar por debajo de un valor predeterminado. Las rejillas de las placas de estas baterías están constituidas por una aleación de Plomo-Calcio, Plomo-Plata o Plomo-Estaño.

Es importante saber que todas las baterías de solución líquida poseen un consumo de agua y, ese consumo dependerá directamente de la tecnología usada en su fabricación y del diseño interno de la tapa y/o tapones. Actualmente existen diversas normas que establecen límites máximos de consumo de agua para considerarlas sin mantenimiento. A su vez las terminales automotrices poseen sus exigencias según sus normativas internas.

La norma de VW establece un consumo máximo de 6g/Ah (6 gramos de agua por cada Ah de capacidad nominal), la norma Fiat exige un máximo de 3g/Ah y Ford 1.9g/Ah. La prueba para determinar el consumo de agua de una batería presenta pequeñas diferencias entre una norma y otra, pero básicamente consiste en:

- Limpiar la batería completamente y pesarla inicialmente ( $P_i$  = Peso inicial).
- Colocar la batería en un recipiente con agua a 40°C (baño maría). El nivel de agua debe estar poco debajo del borde de la tapa.
- La batería debe recibir una carga constante entre 14.40V y 14.80V por un tiempo de 500h = 21 días (valor equivalente a aproximadamente un año de rodaje de un vehículo con 2 horas de uso diario).

- Al final de ese período, la batería debe nuevamente ser limpiada y pesada (Pf = Peso final).
- El consumo de agua será el resultado de la diferencia entre el peso inicial y el final dividido por la capacidad nominal de la batería.

Unidades:

- $\frac{\text{Consumo de Agua}}{\text{Capacidad Nominal}}$  (g/Ah).
- $\frac{\text{Consumo de Agua}}{\text{Capacidad Nominal}}$  (Ah).
- Peso (g)

#### Sin Atención

---

- Si es sellada.

- POR ELECTROLITO

Existen dentro de las **baterías de Plomo Acido** tres tipos de estados del **electrólito**, el cual es siempre una solución de Ácido Sulfúrico diluido en agua destilada. El electrolito puede estar en estado:

- *Líquido.*
- *Gelificado.*
- *Absorbido.*

---

### **Electrólito Líquido**

El *Electrolito Líquido* puede tener distintas densidades entre 1.215 gr.sp. y 1.300 gr.sp. El valor de densidad está definido por la conjunción de varios factores, pero uno de los más importantes es el volumen del contenedor. Dado que para una cantidad de material activo determinada hace falta una cantidad definida de ácido absoluto, en función del volumen total disponible para el electrolito, se definirá la densidad necesaria del mismo. Otros factores que entran en consideración son las temperaturas y el uso.

---

### **Electrólito Gelificado**

El Electrolito Gelificado es uno de los dos sistemas que existen para la fabricación de baterías selladas. Cabe destacar que una batería es sellada, no por el empleo del Electrolito Gelificado (el que permite se realice la recombinación gaseosa), sino por el uso de la aleación de Plomo-Calcio, que dado el bajo nivel de gasificación, permite que se pueda realizar dicha recombinación. El gel se logra a través de la mezcla del Electrolito con una Sílica amorfa dando como resultado un compuesto de la consistencia de un gel.

---

### **Electrólito Absorbido**

El *Electrolito Absorbido* es el otro sistema existente para la fabricación de las baterías selladas. Su principio de funcionamiento es idéntico al de una batería de Electrolito Líquido. La diferencia es que en este caso, el Electrolito está absorbido por el separador, el cual está compuesto por una fibra de vidrio microporosa que mantiene suspendido el electrolito, y permite la recombinación gaseosa. Esta absorción del Electrolito en el separador permite que la *batería* se instale en cualquier posición, sin que por ello se produzcan derrames (a veces, también se las denomina como baterías de Electrolito inmovilizado).

Dado que la cantidad de Electrolito es escasa, estas baterías no tienen tapones para reponer agua desmineralizada sino válvulas. Estas se colocan para evitar que el agua del Electrolito se evapore durante la última parte de la carga. Asimismo, todo el diseño interno está previsto

para facilitar la recombinación de gases, evitando su pérdida. Otro nombre con el que suelen designarse estas baterías es por la sigla VRLA, o sea, batería de plomo-ácido regulada por una válvula, en inglés.

Las **baterías de Electrolito Absorbido** tienen innumerables ventajas: a la ya mencionada (instalación en cualquier posición) se agrega el bajo mantenimiento (no se debe reponer agua), el menor espacio en planta que ocupan y la posibilidad de instalarse junto a equipamiento electrónico de cualquier tipo por tener una muy baja liberación de gases.

Las precauciones a tener en cuenta se relacionan con la temperatura del ambiente (lo ideal es que esté comprendida entre 15 y 30°C y con el cargador, que debe ser de tipo autoregulado, con tensión constante y corriente limitada.

#### *¿Qué aplicaciones tiene una batería de Electrolito Absorbido?*

Las principales aplicaciones son: centrales telefónicas fijas, celdas de telefonía celular, servicios auxiliares en sub-estaciones transformadoras, UPS (Sistemas interrumpidos de energía), iluminación de emergencia, todas ellas de tipo estacionario y algunas de tracción eléctrica, como sillas de ruedas y carros de golf.

En cuanto a qué es mejor, si el gel o el electrolito absorbido, se podría decir que ambas son igualmente buenas. En descargas rápidas de menos de 60 minutos, las baterías de electrolito absorbido son más eficientes, proveen mayor corriente para una misma capacidad nominal que una batería de gel.

- **POR APLICACIONES**



Las **baterías o acumuladores de Plomo Acido** pueden **clasificarse** de acuerdo a la aplicación para la cual se encuentra destinada.

#### Tipos de Baterías Según su Aplicación

En este tipo de clasificación tendremos:

##### **Baterías Automotrices**

Destinadas al arranque de automotores. Tienen que ser capaces de descargar el máximo de corriente posible en un corto espacio de tiempo manteniendo un alto voltaje. Tienen que ser capaces de aguantar muchas descargas incluso con cambios fuertes de temperatura. El peso, el diseño y la forma son también características determinantes.

Para poder cumplir su tarea principal que es arrancar un motor, se necesita mucha energía en un periodo corto de tiempo. Las **baterías de arranque** tienen generalmente una baja resistencia interna.

Esto puede lograrse con una gran área de superficie de electrodo, un pequeño espacio entre placas y unas conexiones “heavy-duty” (resistentes a duros servicios) entre celdas.

*Funciones de la batería automotriz.*

- Proporcionar energía al motor (“burro”) de arranque, el sistema de inyección y el sistema de ignición, para encender el motor.
- Ofrecer energía adicional cuando la demanda eléctrica del vehículo excede la que puede proporcionar el alternador.
- Proteger el sistema eléctrico, estabilizando la tensión y compensando o reduciendo las variaciones que pu-dieran ocurrir dentro del sistema.

### **Baterías de Tracción**

---

Es una batería que ha sido diseñada para soportar un alto ciclado. Es decir una gran secuencia de descargas, seguidas de las correspondientes recargas. Obsérvese que, una **batería para uso estacionario**, tendrá conectado un cargador (que, a su vez estará conectado a la red pública de alterna) por lo cual su descarga será muy baja. En cambio, una batería que alimenta un vehículo eléctrico, como un autoelevador eléctrico, todos los días tendrá un ciclo de descarga, mientras la máquina se encuentra trabajando, a lo que seguirá una carga durante el tiempo en que el operador descansa. Es decir, las **baterías de tracción** están sujetas a una constante y relativamente pequeña descarga, durante largos periodos de tiempo, lo que supone un alto grado de descarga. Hay que procurar recargarlas, preferiblemente de 8 a 16 horas cada día antes de que se vuelvan a descargar.

Se utilizan para entregar energía utilizada directamente para dar movimiento a un equipo, como ser un autoelevador eléctrico, una locomotora de minas, un carro de golf, etc.

Las baterías de tracción tienen electrodos muy gruesos con rejillas pesadas y un exceso de material activo.

### **Baterías para Energía Solar y Eólica**

---

Almacenan energía eléctrica como resultado de la transformación de la energía solar o eólica.

### **Baterías Estacionarias**

---

Para usos en comunicaciones, señalamientos, alarmas, iluminación, accionamiento, etc. Las **baterías estacionarias** están constantemente siendo cargadas y se debe tener cuidado de evitar que se sequen.

Se mantienen permanentemente cargadas mediante un rectificador auto-regulado. Este rectificador puede, también, alimentar a un consumo, como en el caso de las centrales telefónicas, o a otro equipo de conversión de energía, como en el caso de las UPS. En los



sistemas de iluminación de emergencia, en cambio, el rectificador sólo alimenta a la batería. En cualquier caso, lo importante es que la batería se descarga con muy poca frecuencia y el rectificador debe recargarla, luego de una descarga, y mantenerla perfectamente cargada, compensando la auto-descarga interna. El Electrolito y el material de la rejilla del electrodo están diseñados de forma que se minimice la corrosión.

#### *¿Qué tipos de baterías se usan?*

Las *baterías para aplicaciones estacionarias* pueden ser de cualquier tecnología. No obstante, en el caso de optarse por Electrolito Líquido, se recomienda que las rejillas sean con aleación de Plomo-Calcio para que la reposición de agua destilada sea poco frecuente. Las placas pueden ser tanto planas como tubulares. Sin embargo, dado que el uso estacionario supone una baja frecuencia de descarga, las baterías de placas planas son las más convenientes por un tema de costo. Y la combinación ideal sería placas planas y Electrolito Absorbido dado que el costo es bajo y el mantenimiento muy reducido.

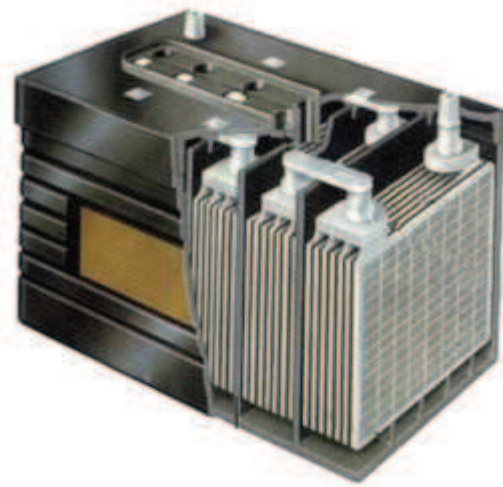
#### **Baterías para U.P.S.**

---

Para altas corrientes instantáneas o descargas menores de 60 minutos.

Con todo lo dicho anteriormente, nos damos cuenta, luego de esta reducida introducción, que para cada aplicación y condición de uso existe una batería adecuada.

### 3.4 CAPACIDAD NOMINAL.



El parámetro más importante a la hora de especificar una batería industrial es la **capacidad nominal**. También es el más conocido. Sin embargo, y a pesar de ambas razones, el concepto de capacidad no termina de ser bien comprendido y esto lleva a muchas confusiones cuando se comparan productos de diferentes fabricantes.

Pero comencemos desde el principio, es decir, definiendo qué entendemos como **capacidad de una batería**. En términos sencillos, diremos que es la cantidad de electricidad contenida en ella y que podemos aprovechar para entregar corriente a una carga durante un cierto tiempo. Se la simboliza con la letra “C”.

#### ¿Y en que unidades se mide?

Si nos atenemos a la definición que hemos dado, y hacemos un poco de memoria, resulta que la cantidad de electricidad se designaba por la letra “Q” y se medía en Coulomb. Sin embargo, el Coulomb resulta ser una unidad poco práctica para el uso con baterías, por lo que en la práctica se utiliza el Ampere hora, que se abrevia Ah. Dejamos como un ejercicio para el lector la comprobación de que  $1 \text{ Ah} = 3600 \text{ Coulomb}$ .

Esta definición de capacidad y su medición en Ah fue la primera y continúa siendo la más utilizada debido a su practicidad: en la mayoría de las aplicaciones la corriente es el factor importante y sujeto a control.

El torque ejercido por un motor, el calentamiento del filamento de una lámpara, la intensidad de campo dentro de una bobina solenoide..., todos ellos son proporcionales a la corriente. En

las centrales telefónicas la corriente de una central telefónica se calculaba conociendo el consumo por línea (en mA) y la cantidad de líneas que se podrían en servicio. Sin embargo, en los últimos años se han difundido mucho las aplicaciones donde lo que se toma de la batería no es una corriente constante sino una potencia constante. Un caso típico es el de los equipos que suministran energía interrumpida, denominados UPS.

En este caso, se debe entregar una potencia constante durante un tiempo breve, en general, inferior a una hora. En otras palabras, lo que se está entregando es una determinada cantidad de energía. **Resulta útil, entonces, expresar la capacidad de la batería en Wh (Watt hora).** La misma unidad en la que se mide la energía eléctrica que consumimos en nuestros domicilios.

Pero, ¿existe alguna relación entre ambas capacidades? Si, por supuesto, la capacidad en Wh de una batería se puede obtener multiplicando la capacidad en Ah por la tensión media durante el período de descarga. La tensión media puede obtenerse en forma aproximada mediante algunos cálculos sencillos pero para facilitarnos las cosas, la mayoría de los fabricantes, hoy en día, publican ambos valores de la *capacidad*.

Consultemos, por ejemplo, el manual “rojo” de Vision (el de la serie CP) para el caso de un “caballito de batalla” en todos los mercados, el monoblock de 12V/7Ah (en nuestro caso el modelo CP1270). En la página 30 del manual, el fabricante menciona en el cuadro denominado “Especificaciones” (Specifications) que la tensión nominal es de 12 V y la capacidad nominal (en 20 h) es de 7Ah.

Nominal Voltage	12V
Rated Capacity (20 hour rate)	7Ah

Y, en la parte inferior de la página, nos encontraremos con un cuadro más pequeño cuyo título es “Descarga a potencia constante especificada en W por celda a 25°C” (Constant power discharge ratings-watts per cell at 25°C). Así, para una descarga de 15 minutos y hasta una tensión final por celda de 1,75V (o 10,5V para todo el mono-block), el cuadro indica que la potencia constante que puede obtenerse por celda es de 24.8 W.

Constant power discharge ratings-watts per cell at 25°C(77°F)									
End Point Voltage	5min	10min	15min	30min	45min	1h	2h	3h	5h
1.60V	53.3	35.8	29.7	16.7	12.7	9.50	5.87	3.68	2.38
1.65V	50.0	33.8	28.1	15.8	12.1	9.10	5.69	3.59	2.34
1.70V	46.7	31.7	26.4	15.0	11.5	8.68	5.50	3.49	2.30
1.75V	43.5	29.6	24.8	14.1	10.9	8.25	5.29	3.38	2.25
1.80V	40.2	27.5	23.2	13.2	10.2	7.80	5.06	3.27	2.19

Si efectuamos la misma búsqueda para una **batería de plomo ácido** de mayor tamaño, como la 6FM100 de Vision (manual azul, serie FM), encontramos que la *capacidad nominal* es de 100Ah o 271 W/celda para descargas de 15 minutos y hasta 1,75 VPC (Volt por celda) a 25°C.

Dado que ambos monoblocks tienen 6 celdas, la potencia total disponible por batería para esa descarga se obtiene multiplicando los valores anteriores por esta cantidad. Ocurre que en las UPS, por ejemplo, se asocian en serie un importante número de monoblocks (por ejemplo 10, si la UPS trabaja con 120V) y entonces es más útil dividir la potencia necesaria por el número total de celdas que tendría la batería completa (en esta caso, 60).

A esta altura, alguien podría preguntarse por qué el fabricante dice (para la CP1270) “7 Ah en 20h” cuando especifica la capacidad en Ah o “24.8W en 15 minutos y hasta 1,75V” cuando especifica la potencia. En otras palabras, si la descarga en 5h, ¿la capacidad no es de 7Ah? Y si la descarga hasta 1.8V ¿Qué pasa con los 24.8W que me especifican en potencia? ¿Siguen siendo válidos? Y la respuesta es “NO”.

La capacidad que un fabricante especifica para una batería es válida en determinadas condiciones que deben ser indicadas claramente. De otra manera, el número aislado de Ah o Wh puede no corresponder a nuestras condiciones de uso. Digamos entonces que *la capacidad de una batería* depende, básicamente, de tres parámetros: a) régimen de descarga; b) tensión final y c) temperatura. Decimos básicamente porque, si quisiéramos hilar fino, hay otros factores que influyen en el desempeño de estos productos. Pero, a los fines prácticos y de la mayoría de las aplicaciones, es suficiente con tomar en cuenta los tres anteriores.

#### *Comencemos a analizarlos uno por uno*

El primero, el régimen de descarga, significa que si una batería del tipo monoblock de 12V tiene una capacidad especificada de 100Ah, ello no implica que pueda descargarla a

- 1A durante 100 horas
- 10A durante 10 horas

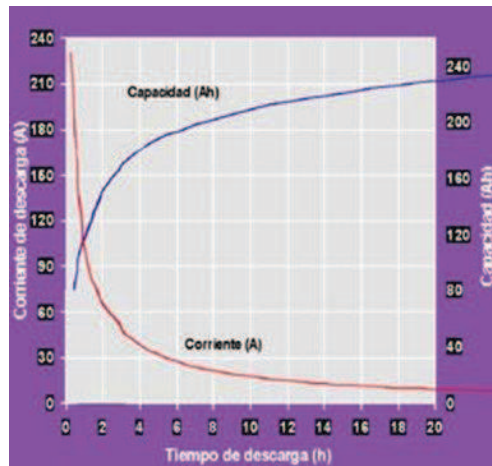
- 100A durante 1 hora

Obsérvar que, en todos los casos, y suponiendo que se trata de una descarga a corriente constante, el producto “corriente x tiempo” daría una capacidad de 100Ah, igual a la especificada. Sin embargo, una batería no podrá satisfacer todos los casos anteriores. Dependiendo de la construcción, en el primer caso, probablemente nos entregue hasta un 10% de capacidad adicional, en el segundo caso obtendremos el 95% de la capacidad (o sea, la descarga se “caerá” a las 9,5 horas) y, por último, en el tercero, a esa corriente de 100A difícilmente nos dure más de 35 minutos.

La mayoría de las baterías del tipo monoblock tienen su capacidad definida para un *régimen de descarga* de 20 horas. En el caso de nuestra batería de 100 Ah, eso significa que el fabricante también nos está diciendo que la corriente de descarga es de 5A ( $100\text{Ah}/20\text{h} = 5\text{A}$ ). Si volvemos al ejemplo anterior, parecería correcto decir que cuando el régimen de descarga es inferior al nominal (tiempos más largos o corrientes más pequeñas que las nominales), **la capacidad será mayor que la nominal**. Por el contrario, si el régimen de descarga es superior al nominal (tiempos menores o corrientes mayores que las nominales), **la capacidad que se obtendrá será menor que la nominal**. Los porcentajes mencionados más arriba son más o menos típicos: cuando la capacidad de una batería definida para 20 horas se extiende a 100 horas (caso típico de baterías monoblock utilizados en sistemas de energía solar u otros no convencionales) aumenta un 10%; si la descarga es en 10 horas todavía obtendremos cerca de un 95% de la nominal; por último, si la descarga se realiza en una hora, solo el 65% de la capacidad, aproximadamente, estará disponible.

Se puede consultar el manual de cualquier batería y comprobará lo dicho. Volviendo al ejemplo que realizamos con el “caballito de batalla”, la batería de 12V/7Ah, en el manual de Vision de esta serie (la CP) de baterías encontramos lo siguiente:

- Capacidad nominal en 20h: 7Ah
- Capacidad nominal en 10h: 6.5Ah (93% de la nominal)
- Capacidad nominal en 1h: 4.7Ah (67% de la nominal)



Otra forma de presentar la **variación de capacidad en función del régimen de descarga** es la que muestra el gráfico de arriba, suministrado por Trojan Batteries para sus baterías utilizadas en vehículos eléctricos (capacidad nominal en 20h).

La curva azul, indica una capacidad de 210Ah en 20h, que se reduce a 195Ah para 10h. La relación  $195/210 = 0,928$  nos da un valor similar al ya indicado. La curva roja indica la corriente de descarga que corresponde a la capacidad para un determinado tiempo.

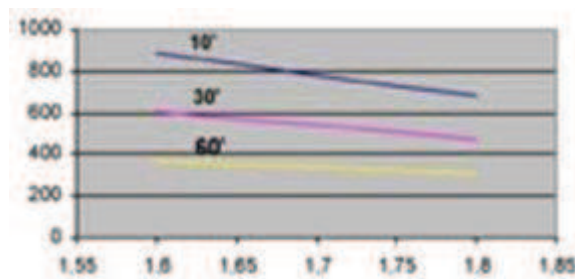
La pregunta que sigue, entonces, es ¿por qué ocurre esto?. Antes de contestar, recordemos una situación que conocemos bien: la cantidad de Km por litro de combustible que obtenemos en un vehículo cuando circulamos a 80 o 90 Km/h y cuando decidimos ir rápido, a 120 Km/h o aún más. Sabemos muy bien que el rendimiento baja drásticamente cuando vamos a mucha velocidad. Algunos fenómenos (como la resistencia aerodinámica que el vehículo ofrece al aire) pasan a tener una gran influencia cuando pasamos de 100 Km/h. En el caso de una batería, ocurre algo similar: al aumentar la corriente de descarga, las pérdidas se hacen más importantes. Considerando, para simplificar, solo las pérdidas óhmicas, recordemos que las mismas aumentan con el cuadrado de la corriente. Duplicar la corriente de descarga significa, entonces, que las pérdidas se incrementan cuatro veces.

Por último, antes de pasar al segundo parámetro que influye en la capacidad, digamos que todo lo dicho para descargas a corriente constante es válido cuando la descarga es a potencia constante. Por ejemplo, en el caso de la CP 12V/7Ah, como vimos en la nota anterior, si en 15 minutos nos entregaba 24.8 W/celda, al reducir el tiempo de descarga al 67% (descarga en 10 minutos), la potencia constante que podemos obtener, de ninguna manera, se incrementa en este porcentaje. Por el contrario, solo obtenemos 29.6 W/celda, o sea, un 19% más.

Pasemos ahora a considerar la influencia de la tensión final de descarga en la capacidad que podemos obtener de una batería. Es decir, la tensión a la cual el fabricante recomienda interrumpir la descarga de manera que la batería no se dañe. Este valor puede variar entre 1,9 VPC (Volt por celda) para descargas de muy larga duración (100h) y 1,6VPC para descargas muy breves (minutos). No es posible descargar la batería hasta cero Volt porque la sulfatación podría no revestirse por completo durante la carga. Es por esta razón, que el fabricante impone un límite del que sugiere no pasar. Los valores de tensión mínima que más se utilizan, cuando las descargas se realizan a regímenes comprendidos entre 5h y 20h, son estos: 1,8 VPC (o 10,8V para un monoblock de 12V) en el caso de baterías que responden a normas europeas o internacionales (como las IEC) y 1,75 VPC (10,5V para un monoblock) en el caso de las baterías que responden a normas de USA.

De esta manera, si a una determinada corriente o potencia de descarga, se disminuye la tensión final de corte se podrá prolongar la duración de la misma. Es una forma de “sacarle más jugo” a la batería. Por supuesto, esto se podrá hacer siempre y cuando el equipo alimentado por la batería admita un funcionamiento con una tensión más baja.

Veamos un ejemplo de lo anterior para que se comprenda mejor lo que decimos. Tomaremos los datos de este ejemplo del manual de Vision, serie CL (color verde).

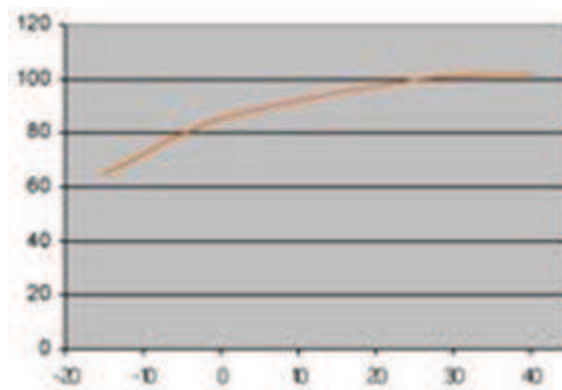


En el gráfico de arriba se ha representado para una celda CL de 2V/300Ah la capacidad (Wh, eje y) en función de la tensión final de descarga (en el eje x) y para diferentes duraciones de la descarga. Consideremos la curva magenta, de descarga en 30'. La celda puede entregar 477 W hasta 1,8V y 509W hasta 1,75V.

En otras palabras, si admitimos que la tensión final sea un 2,8% menor, la potencia que podemos obtener puede ser un 6,7% mayor y estamos aprovechando mejor la energía almacenada en la celda.

Análogamente, en el caso de descargas a corriente constante, se puede lograr una descarga a una corriente mayor si permitimos que la tensión de corte sea menor. Recordemos, no obstante, que las descargas a mayor profundidad (menores tensiones finales) también producen una disminución en la vida útil de la celda o batería. Como en muchas otras situaciones, se debe buscar el compromiso más conveniente.

Por último, el tercer factor con fuerte influencia en la capacidad disponible es la temperatura. Este parámetro tiene mucha influencia en las reacciones químicas y las que se producen dentro de una batería no son excepción. Por otra parte, la experiencia de poner en marcha un automóvil en invierno nos confirma que esto es así, dado que la batería se comporta como si tuviera menos energía disponible.



El gráfico de arriba, realizado en base a la serie CP de Vision, muestra que la variación de la capacidad con la temperatura se puede dividir en tres zonas bien diferenciadas de variación casi lineal: a) por debajo de 0°C la capacidad disminuye 1,3% por cada grado centígrado; b) una zona intermedia, entre 0°C y 25°C, donde la capacidad varía la mitad, con un coeficiente de 0,6% por grado centígrado y c) por encima de 25°C, donde la capacidad aumenta con un coeficiente pequeño de 0,15% por grado centígrado.

Los fabricantes especifican la **capacidad nominal a una temperatura de referencia**. Las temperaturas que se encuentran en los manuales son de 20°C o 25°C.

Para un cálculo rápido, con un buen factor de seguridad, se puede adoptar directamente una variación del 1% por grado centígrado, entre 0°C y la temperatura de referencia. Pero, siempre que esté disponible, recomendamos consultar la información que da el fabricante de la batería.





# **ANEXO 4: DATASHEET**

- **HOJA DE CARACTERÍSTICAS DEL TRIAC**
- **HOJA DE CARACTERÍSTICAS DEL MOC3022**
- **HOJA DE CARACTERÍSTICAS DE LA NTC**
- **HOJA DE CARACTERÍSTICAS DEL LM193**
- **HOJA DE CARACTERÍSTICAS DEL PIC16F84**
- **HOJA DE CARACTERÍSTICAS DEL TIP122**

# 2N6071A/B Series

Preferred Device

## Sensitive Gate Triacs

### Silicon Bidirectional Thyristors

Designed primarily for full-wave AC control applications, such as light dimmers, motor controls, heating controls and power supplies; or wherever full-wave silicon gate controlled solid-state devices are needed. Triac type thyristors switch from a blocking to a conducting state for either polarity of applied anode voltage with positive or negative gate triggering.

#### Features

- Pb-Free Package is Available\*
- Sensitive Gate Triggering Uniquely Compatible for Direct Coupling to TTL, HTL, CMOS and Operational Amplifier Integrated Circuit Logic Functions
- Gate Triggering: 4 Mode – 2N6071A, B; 2N6073A, B; 2N6075A, B
- Blocking Voltages to 600 V
- All Diffused and Glass Passivated Junctions for Greater Parameter Uniformity and Stability
- Small, Rugged, Thermopad Construction for Low Thermal Resistance, High Heat Dissipation and Durability
- Device Marking: Device Type, e.g., 2N6071A, Date Code

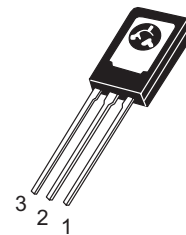
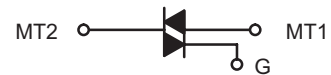


**ON Semiconductor®**

<http://onsemi.com>

#### TRIACS

**4.0 A RMS, 200 – 600 V**



**REAR VIEW  
SHOW TAB**

**TO-225  
CASE 077  
STYLE 5**

#### MARKING DIAGRAM



x = 1, 3, 5  
y = A, B  
Y = Year  
WW = Work Week

#### ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 2 of this data sheet.

**Preferred** devices are recommended choices for future use and best overall value.

\*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

## 2N6071A/B Series

### MAXIMUM RATINGS (T<sub>J</sub> = 25°C unless otherwise noted)

Rating	Symbol	Value	Unit
*Peak Repetitive Off-State Voltage (Note 1) (T <sub>J</sub> = -40 to 110°C, Sine Wave, 50 to 60 Hz, Gate Open) 2N6071A,B 2N6073A,B 2N6075A,B	V <sub>DRM</sub> , V <sub>RRM</sub>	200 400 600	V
*On-State RMS Current (T <sub>C</sub> = 85°C) Full Cycle Sine Wave 50 to 60 Hz	I <sub>T(RMS)</sub>	4.0	A
*Peak Non-repetitive Surge Current (One Full cycle, 60 Hz, T <sub>J</sub> = +110°C)	I <sub>TSM</sub>	30	A
Circuit Fusing Considerations (t = 8.3 ms)	I <sup>2</sup> t	3.7	A <sup>2</sup> s
*Peak Gate Power (Pulse Width ≤ 1.0 μs, T <sub>C</sub> = 85°C)	P <sub>GM</sub>	10	W
*Average Gate Power (t = 8.3 ms, T <sub>C</sub> = 85°C)	P <sub>G(AV)</sub>	0.5	W
*Peak Gate Voltage (Pulse Width ≤ 1.0 μs, T <sub>C</sub> = 85°C)	V <sub>GM</sub>	5.0	V
*Operating Junction Temperature Range	T <sub>J</sub>	-40 to +110	°C
*Storage Temperature Range	T <sub>stg</sub>	-40 to +150	°C
Mounting Torque (6-32 Screw) (Note 2)	–	8.0	in. lb.

Maximum ratings are those values beyond which device damage can occur. Maximum ratings applied to the device are individual stress limit values (not normal operating conditions) and are not valid simultaneously. If these limits are exceeded, device functional operation is not implied, damage may occur and reliability may be affected.

1. V<sub>DRM</sub> and V<sub>RRM</sub> for all types can be applied on a continuous basis. Blocking voltages shall not be tested with a constant current source such that the voltage ratings of the devices are exceeded.
2. Torque rating applies with use of a compression washer. Mounting torque in excess of 6 in. lb. does not appreciably lower case-to-sink thermal resistance. Main terminal 2 and heatsink contact pad are common.

### THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
*Thermal Resistance, Junction-to-Case	R <sub>θJC</sub>	3.5	°C/W
Thermal Resistance, Junction-to-Ambient	R <sub>θJA</sub>	75	°C/W
Maximum Lead Temperature for Soldering Purposes 1/8" from Case for 10 Seconds	T <sub>L</sub>	260	°C

\*Indicates JEDEC Registered Data.

### ORDERING INFORMATION

Device	Package	Shipping <sup>†</sup>
2N6071A	TO-225	500 Units / Box
2N6071B	TO-225	500 Units / Box
2N6071BG	TO-225 (Pb-Free)	500 Units / Box
2N6071BT	TO-225	50 Units / Rail
2N6073A	TO-225	500 Units / Box
2N6073B	TO-225	500 Units / Box
2N6075A	TO-225	500 Units / Box
2N6075B	TO-225	500 Units / Box

<sup>†</sup>For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specifications Brochure, BRD8011/D.

## 2N6071A/B Series

### ELECTRICAL CHARACTERISTICS ( $T_C = 25^\circ\text{C}$ unless otherwise noted; Electricals apply in both directions)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

#### OFF CHARACTERISTICS

*Peak Repetitive Blocking Current ( $V_D = \text{Rated } V_{DRM}, V_{RRM}; \text{Gate Open}$ )	$I_{DRM}, I_{RRM}$	–	–	10	$\mu\text{A}$
$T_J = 25^\circ\text{C}$ $T_J = 110^\circ\text{C}$		–	–	2	$\mu\text{A}$

#### ON CHARACTERISTICS

*Peak On-State Voltage (Note 3) ( $I_{TM} = \pm 6.0$ A Peak)	$V_{TM}$	–	–	2	V	
*Gate Trigger Voltage (Continuous DC), All Quadrants (Main Terminal Voltage = 12 Vdc, $R_L = 100 \Omega$ , $T_J = -40^{\circ}\text{C}$ )	$V_{GT}$	–	1.4	2.5	V	
Gate Non-Trigger Voltage, All Quadrants (Main Terminal Voltage = 12 Vdc, $R_L = 100 \Omega$ , $T_J = 110^{\circ}\text{C}$ )	$V_{GD}$	0.2	–	–	V	
*Holding Current (Main Terminal Voltage = 12 Vdc, Gate Open, Initiating Current = $\pm 1$ Adc) $T_J = -40^{\circ}\text{C}$ $T_J = 25^{\circ}\text{C}$	$I_H$	– –	– –	30 15	mA	
Turn-On Time ( $I_{TM} = 14$ Adc, $I_{GT} = 100$ mAdc)	$t_{gt}$	–	1.5	–	$\mu\text{s}$	
			QUADRANT (Maximum Value)			
Gate Trigger Current (Continuous DC) (Main Terminal Voltage = 12 Vdc, $R_L = 100 \Omega$ )	Type	$I_{GT} @ T_J$	I mA	II mA	III mA	IV mA
	2N6071A	+25°C	5	5	5	10
	2N6073A 2N6075A	–40°C	20	20	20	30
	2N6071B	+25°C	3	3	3	5
	2N6073B 2N6075B	–40°C	15	15	15	20

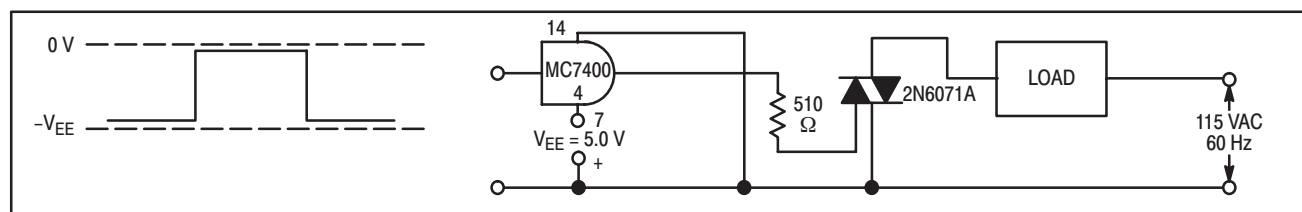
#### DYNAMIC CHARACTERISTICS

Critical Rate of Rise of Commutation Voltage @ $V_{DRM}$ , $T_J = 85^\circ\text{C}$ , Gate Open, $I_{TM} = 5.7 \text{ A}$ , Exponential Waveform, Commutating $di/dt = 2.0 \text{ A/ms}$	$dv/dt(c)$	–	5	–	V/ $\mu\text{s}$
--	------------	---	---	---	------------------

3. Pulse Test: Pulse Width  $\leq 2.0 \text{ ms}$ , Duty Cycle  $\leq 2\%$ .

\*Indicates JEDEC Registered Data.

### SAMPLE APPLICATION: TTL-SENSITIVE GATE 4 AMPERE TRIAC TRIGGERS IN MODES II AND III



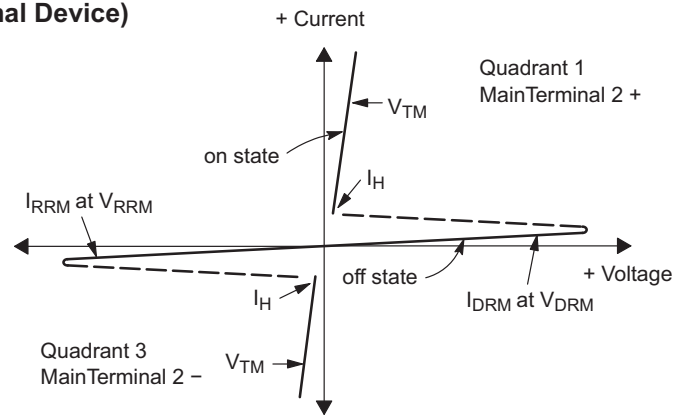
Trigger devices are recommended for gating on Triacs. They provide:

1. Consistent predictable turn-on points.
2. Simplified circuitry.
3. Fast turn-on time for cooler, more efficient and reliable operation.

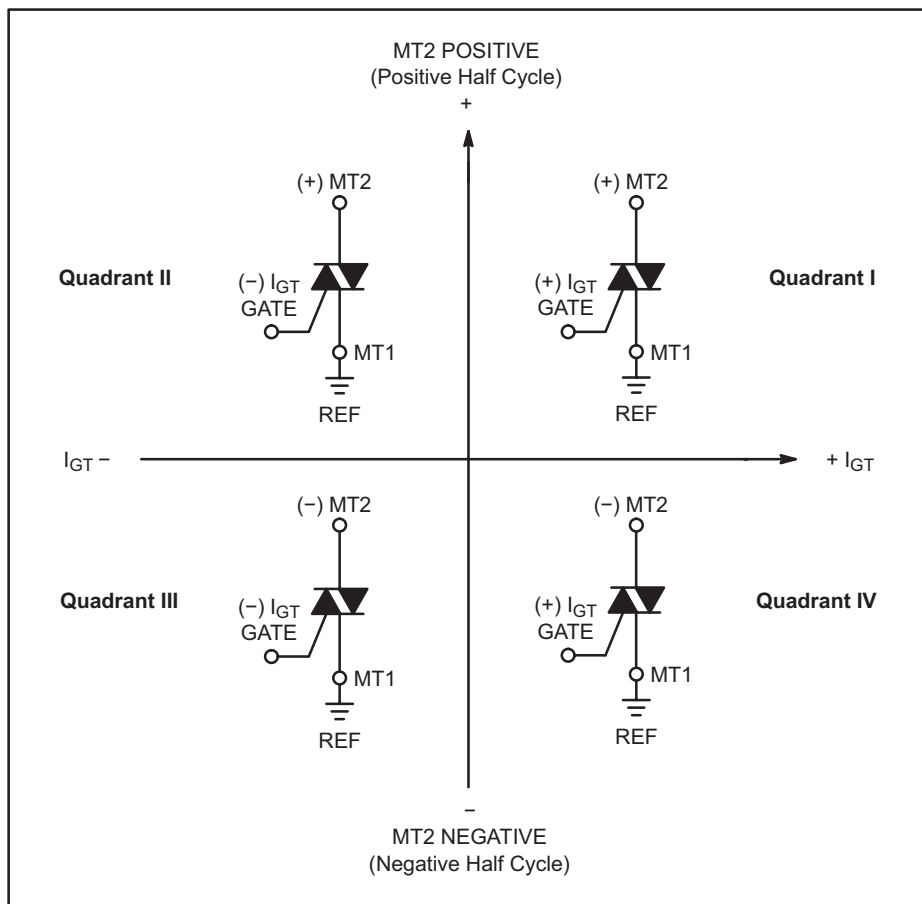
## 2N6071A/B Series

### Voltage Current Characteristic of Triacs (Bidirectional Device)

Symbol	Parameter
$V_{DRM}$	Peak Repetitive Forward Off State Voltage
$I_{DRM}$	Peak Forward Blocking Current
$V_{RRM}$	Peak Repetitive Reverse Off State Voltage
$I_{RRM}$	Peak Reverse Blocking Current
$V_{TM}$	Maximum On State Voltage
$I_H$	Holding Current



### Quadrant Definitions for a Triac



All polarities are referenced to MT1.

With in-phase signals (using standard AC lines) quadrants I and III are used.

### SENSITIVE GATE LOGIC REFERENCE

IC Logic Functions	Firing Quadrant			
	I	II	III	IV
TTL		2N6071A Series	2N6071A Series	
HTL		2N6071A Series	2N6071A Series	
CMOS (NAND)	2N6071B Series			2N6071B Series
CMOS (Buffer)		2N6071B Series	2N6071B Series	
Operational Amplifier	2N6071A Series			2N6071A Series
Zero Voltage Switch		2N6071A Series	2N6071A Series	

## 2N6071A/B Series

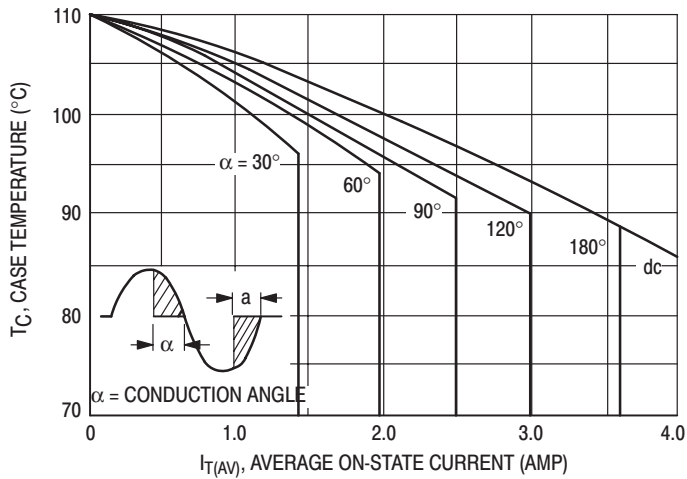


Figure 1. Average Current Derating

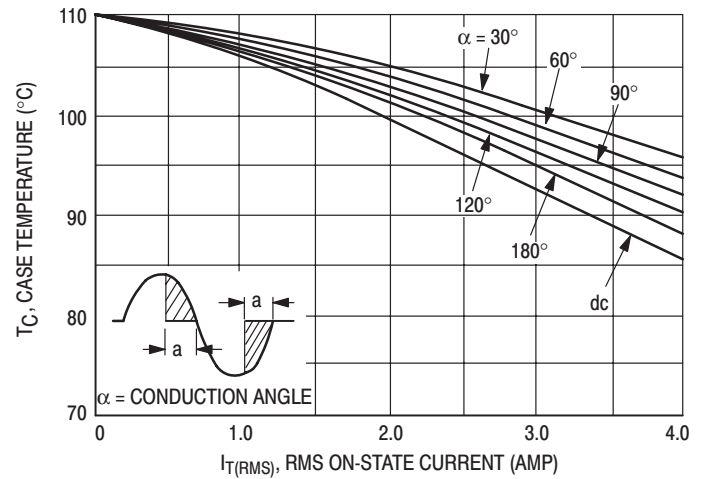


Figure 2. RMS Current Derating

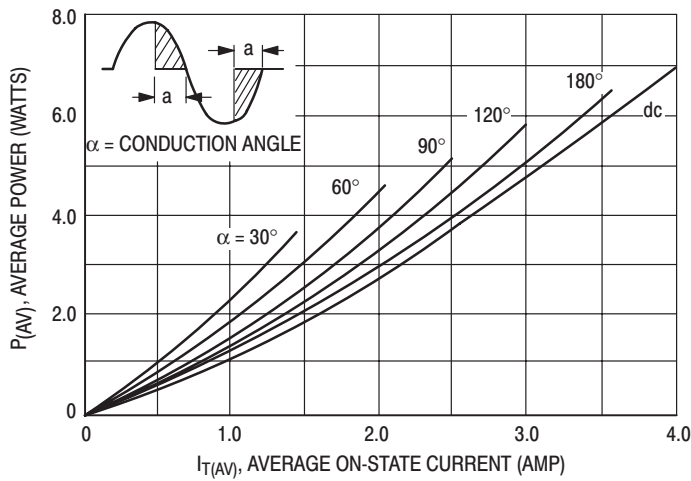


Figure 3. Power Dissipation

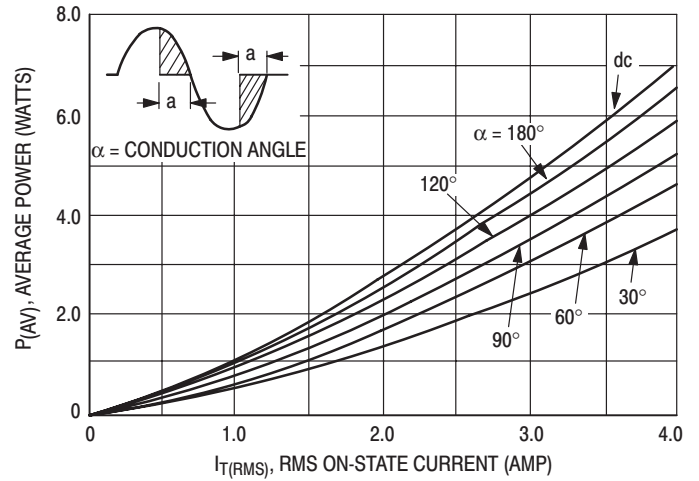


Figure 4. Power Dissipation

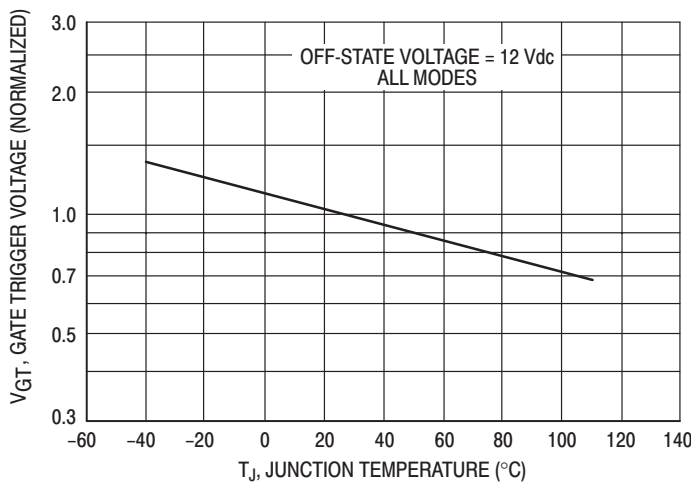


Figure 5. Typical Gate-Trigger Voltage

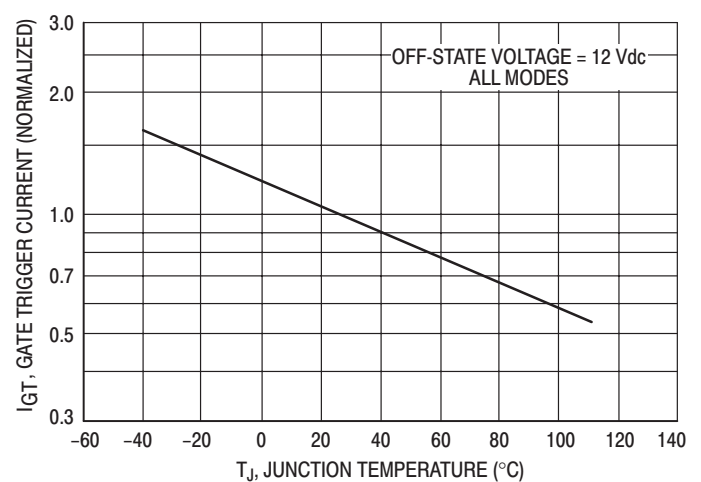


Figure 6. Typical Gate-Trigger Current

## 2N6071A/B Series

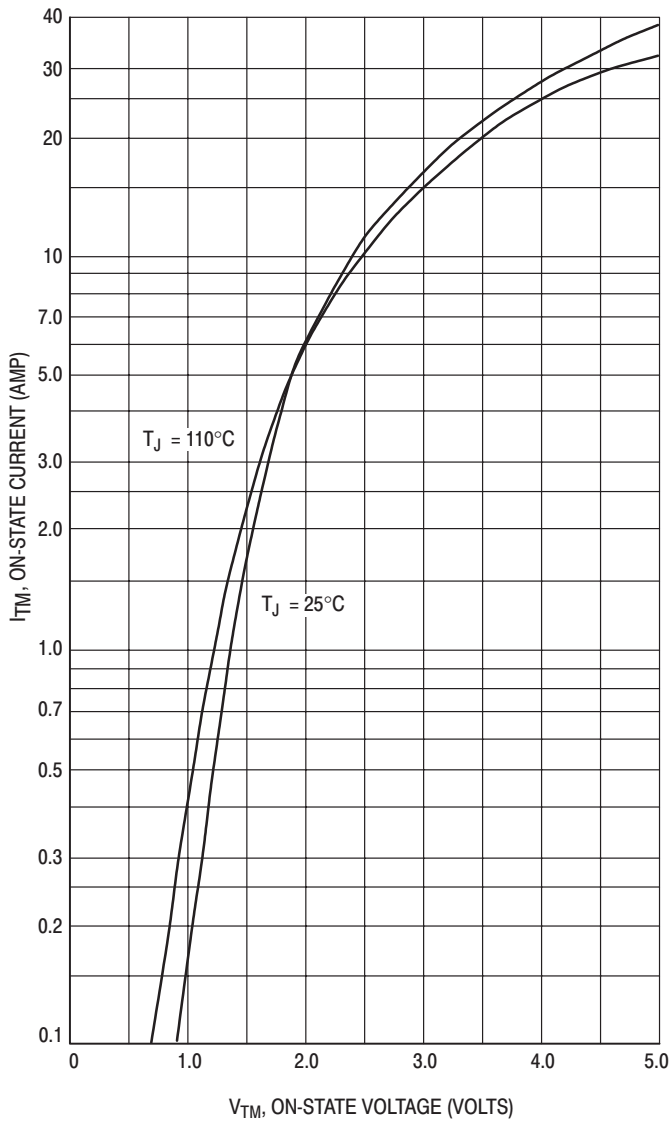


Figure 7. Maximum On-State Characteristics

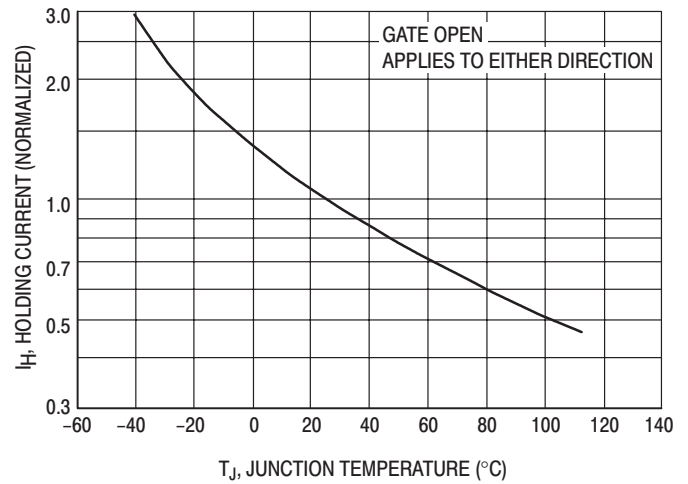


Figure 8. Typical Holding Current

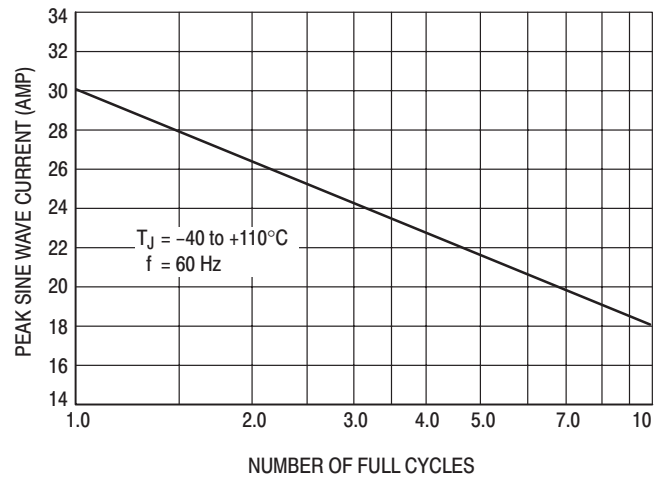


Figure 9. Maximum Allowable Surge Current

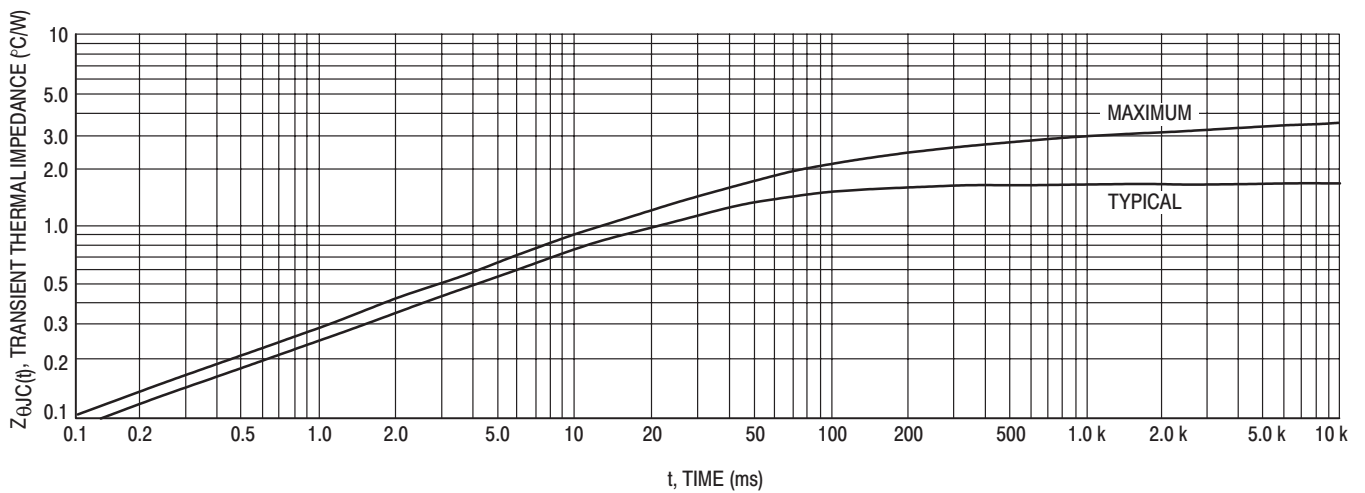


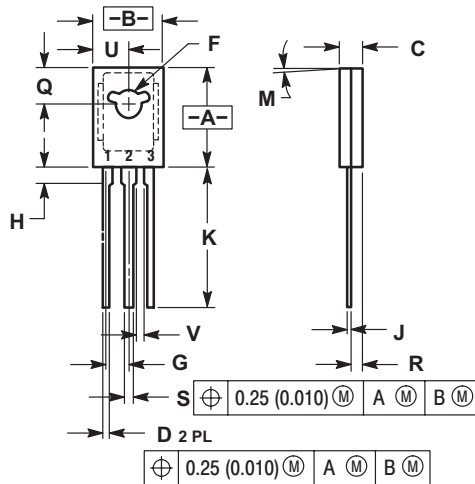
Figure 10. Thermal Response



## 2N6071A/B Series

### PACKAGE DIMENSIONS

TO-225  
CASE 77-09  
ISSUE Z



#### NOTES:


1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. 077-01 THRU -08 OBSOLETE, NEW STANDARD 077-09.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.425	0.435	10.80	11.04
B	0.295	0.305	7.50	7.74
C	0.095	0.105	2.42	2.66
D	0.020	0.026	0.51	0.66
F	0.115	0.130	2.93	3.30
G	0.094 BSC		2.39 BSC	
H	0.050	0.095	1.27	2.41
J	0.015	0.025	0.39	0.63
K	0.575	0.655	14.61	16.63
M	5° TYP		5° TYP	
Q	0.148	0.158	3.76	4.01
R	0.045	0.065	1.15	1.65
S	0.025	0.035	0.64	0.88
U	0.145	0.155	3.69	3.93
V	0.040	---	1.02	---

#### STYLE 5:

- PIN 1. MT 1
- MT 2
- GATE

## 2N6071A/B Series

ON Semiconductor and  are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

### PUBLICATION ORDERING INFORMATION

#### LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor  
P.O. Box 61312, Phoenix, Arizona 85082-1312 USA  
**Phone:** 480-829-7710 or 800-344-3860 Toll Free USA/Canada  
**Fax:** 480-829-7709 or 800-344-3867 Toll Free USA/Canada  
**Email:** [orderlit@onsemi.com](mailto:orderlit@onsemi.com)

**N. American Technical Support:** 800-282-9855 Toll Free  
USA/Canada

**Japan:** ON Semiconductor, Japan Customer Focus Center  
2-9-1 Kamimeguro, Meguro-ku, Tokyo, Japan 153-0051  
**Phone:** 81-3-5773-3850

**ON Semiconductor Website:** <http://onsemi.com>

**Order Literature:** <http://www.onsemi.com/litorder>

For additional information, please contact your  
local Sales Representative.

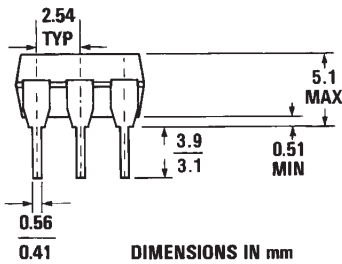
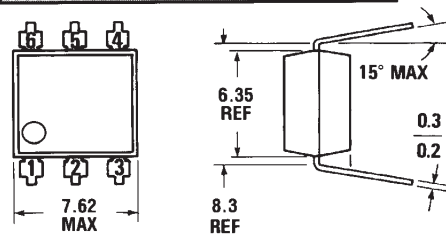
This datasheet has been download from:

[www.datasheetcatalog.com](http://www.datasheetcatalog.com)

Datasheets for electronics components.

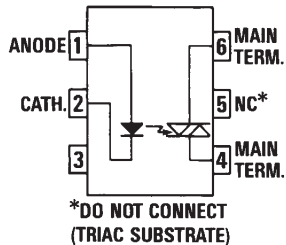
**MOC3020 MOC3021  
MOC3022 MOC3023**

**PACKAGE DIMENSIONS**



DIMENSIONS IN mm  
PACKAGE CODE E

ST1603



C2081

Equivalent Circuit

**DESCRIPTION**

The MOC3020, MOC3021, MOC3022 and MOC3023 are optically isolated triac driver devices. These devices contain a GaAs infrared emitting diode and a light activated silicon bilateral switch, which functions like a triac. This is designed for interfacing between electronic controls and power triacs to control resistive and inductive loads for 240 VAC operations.

**FEATURES**

- Excellent  $I_{FT}$  stability—IR emitting diode has low degradation
- High isolation voltage—minimum 7500 VAC peak
- Underwriters Laboratory (UL) recognized—File #E90700

**APPLICATIONS**

- European applications for 240 VAC
- Triac driver
- Industrial controls
- Traffic lights
- Vending machines
- Motor control
- Solid state relay

**ABSOLUTE MAXIMUM RATINGS**

**TOTAL PACKAGE**

Storage temperature	−55°C to 150°C
Operating temperature	−40°C to 100°C
Lead temperature (soldering, 10 sec)	260°C

**INPUT DIODE**

Forward DC current	50 mA
Reverse voltage	3 V
Peak forward current (1 $\mu$ s pulse, 300 pps)	3.0 A
Power dissipation (25°C ambient)	100 mW
Derate linearly (above 25°C ambient)	1.33 mW/°C

**OUTPUT DRIVER**

Off-state output terminal voltage	400 Volts
On-state RMS current (Full cycle, 50 to 60 Hz)	$T_A=25^\circ\text{C}$ 100 mA $T_A=70^\circ\text{C}$ 50 mA
Peak nonrepetitive surge current (PW=10 ms, DC=10%)	1.2 A
Total power dissipation (25°C ambient)	300 mW
Derate above 25°C	4.0 mW/°C

### ELECTRO-OPTICAL CHARACTERISTICS (25°C Temperature Unless Otherwise Specified)

#### INDIVIDUAL COMPONENT CHARACTERISTICS

CHARACTERISTIC	SYMBOL	MIN.	TYP.	MAX.	UNITS	TEST CONDITIONS
<b>INPUT DIODE</b>						
Forward voltage	$V_F$		1.2	1.50	V	$I_F = 10 \text{ mA}$
Junction capacitance	$C_j$		50		pF	$V_F = 0 \text{ V}$ , $f = 1 \text{ MHz}$
Reverse leakage current	$I_R$			100	$\mu\text{A}$	$V_R = 3.0 \text{ V}$
<b>OUTPUT DETECTOR</b>						
Peak blocking current, either direction	$I_{ORM}$	—	10	100	nA	$V_{DRM} = 400 \text{ V}$ , Note 1
Peak on-state voltage, either direction	$V_{TM}$	—	2.5	3.0	Volts	$I_{TM} = 100 \text{ mA Peak}$

Note 1. Test voltage must be applied within dv/dt rating.

#### TRANSFER CHARACTERISTICS

DC CHARACTERISTICS	SYMBOL	MIN.	TYP.	MAX.	UNITS	TEST CONDITIONS
LED trigger current (current required to latch output)	MOC3020	$I_{FT}$	—	30	mA	Main terminal voltage = 3.0 V, $R_L = 150\Omega$
	MOC3021	$I_{FT}$	—	15	mA	
	MOC3022	$I_{FT}$	—	10	mA	
	MOC3023	$I_{FT}$	—	5	mA	
Holding current	$I_H$	—	100	—	$\mu\text{A}$	Either direction

#### TRANSFER CHARACTERISTICS

CHARACTERISTICS	SYMBOL	MIN.	TYP.	MAX.	UNITS	TEST CONDITIONS
<b>dv/dt RATING</b>						
Critical rate of rise of off-state voltage	dv/dt	—	12	—	V/ $\mu\text{s}$	Static dv/dt, $T_A = 85^\circ\text{C}$ (see Fig. 3)
Critical rate of rise of commutating voltage	dv/dt	—	0.2	—	V/ $\mu\text{s}$	Commutating dv/dt $I_{LOAD} = 15 \text{ mA}$ (see Fig. 4)

#### ISOLATION CHARACTERISTICS

CHARACTERISTICS	SYMBOL	MIN.	TYP.	MAX.	UNITS	TEST CONDITIONS
Isolation voltage	$V_{SO}$	5300			$V_{ACRMS}$	$I_{IO} \leq 1 \mu\text{A}$ , 1 Minute
	$V_{SO}$	7500			$V_{ACPEAK}$	$I_{IO} \leq 1 \mu\text{A}$ , 1 Minute
Isolation resistance	$R_{SO}$	$10^{11}$			ohms	$V_{IO} = 500 \text{ VDC}$
Isolation capacitance	$C_{SO}$		0.5		pF	$f = 1 \text{ MHz}$

Note 1: Ratings apply to either polarity of pin 6 — referenced to pin 4. Voltages must be applied within dv/dt rating.

**TYPICAL ELECTRICAL CHARACTERISTIC CURVES**

(25°C Free Air Temperature Unless Otherwise Specified)

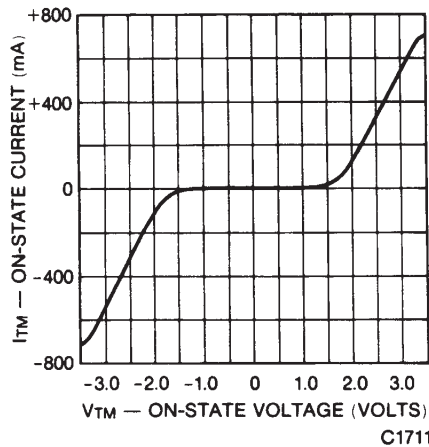


Fig. 1. On-State Characteristics

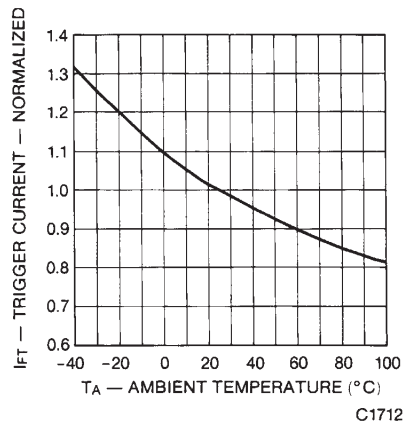


Fig. 2. Trigger Current vs. Temperature

**TEST CIRCUITS FOR dV/dt MEASUREMENTS**

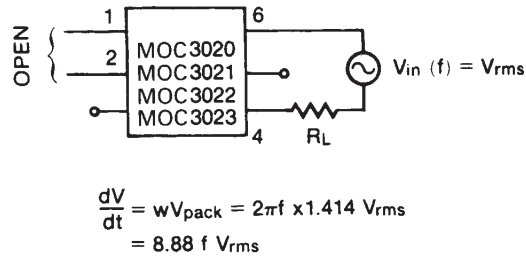


Fig. 3. Static dV/dt

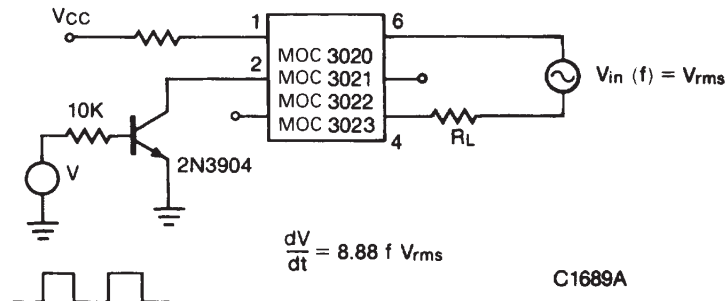
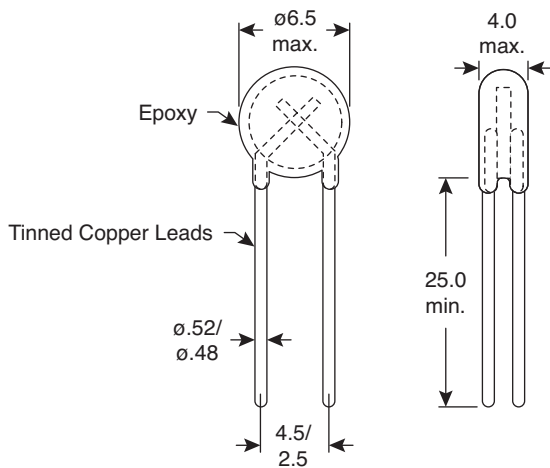


Fig. 4. Commutating dV/dt

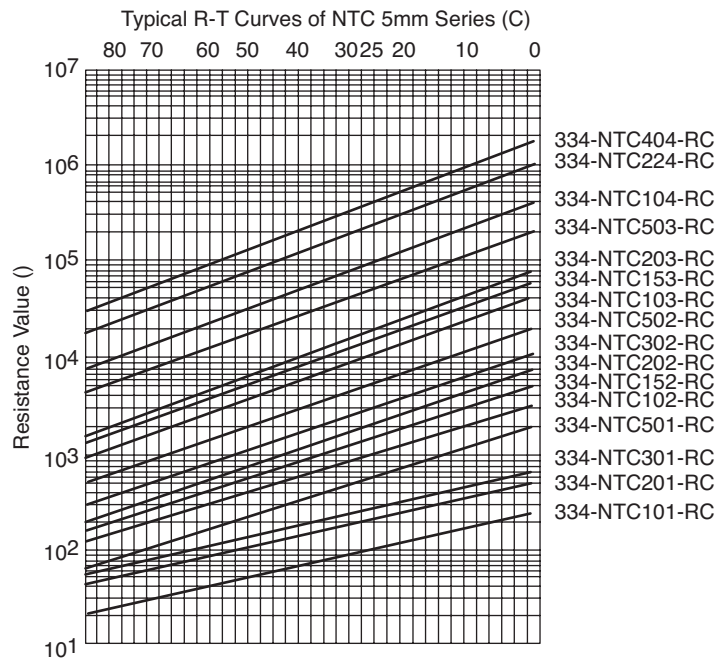
This datasheet has been download from:

[www.datasheetcatalog.com](http://www.datasheetcatalog.com)

Datasheets for electronics components.



**Dimensions (mm)**  
(min./max.)



## ■ Specifications:

- Type: 5mm epoxy coated disc
- Operating temperature: -20°~+125°C
- RoHS Compliant
- Maximum power rating: 500mW
- Resistance tolerance: ±15%
- Thermal dissipation constant: 6mW/°C

Mouser Stock No.	Nominal Resistance @25°C(Ω)	Beta Value ±7%(°K)	Maximum Operating Current @25°C(mA)	Thermal Time Constant (Sec.)	Part Marking
334-NTC101-RC	100	3100	200	19	110
334-NTC201-RC	200	3000	200	14	120
334-NTC301-RC	300	3000	150	15	130
334-NTC501-RC	500	3800	100	16	150
334-NTC102-RC	1000	3700	80	17	210
334-NTC152-RC	1500	3700	60	14	215
334-NTC202-RC	2000	4000	60	14	220
334-NTC302-RC	3000	4000	50	14	230
334-NTC502-RC	5000	4100	45	15	250
334-NTC103-RC	10000	4100	30	15	310
334-NTC153-RC	15000	4200	25	18	315
334-NTC203-RC	20000	4200	25	18	320
334-NTC503-RC	50000	4400	20	18	350
334-NTC104-RC	100000	4400	15	16	410
334-NTC224-RC	220000	4500	6	20	422
334-NTC404 -RC	400000	4500	5	18	440



## LOW POWER DUAL VOLTAGE COMPARATORS

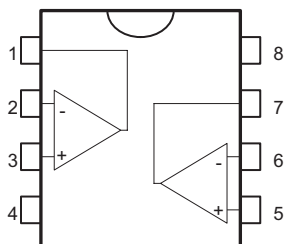
- WIDE SINGLE SUPPLY VOLTAGE RANGE OR DUAL SUPPLIES : +2V TO +36V OR  $\pm 1V$  TO  $\pm 18V$
- VERY LOW SUPPLY CURRENT (0.4mA) INDEPENDENT OF SUPPLY VOLTAGE (1mW/comparator at +5V)
- LOW INPUT BIAS CURRENT : 25nA TYP
- LOW INPUT OFFSET CURRENT :  $\pm 5nA$  TYP
- LOW INPUT OFFSET VOLTAGE :  $\pm 1mV$  TYP
- INPUT COMMON-MODE VOLTAGE RANGE INCLUDES GROUND
- LOW OUTPUT SATURATION VOLTAGE : 250mV TYP. ( $I_o = 4mA$ )
- DIFFERENTIAL INPUT VOLTAGE RANGE EQUAL TO THE SUPPLY VOLTAGE
- TTL, DTL, ECL, MOS, CMOS COMPATIBLE OUTPUTS

### DESCRIPTION

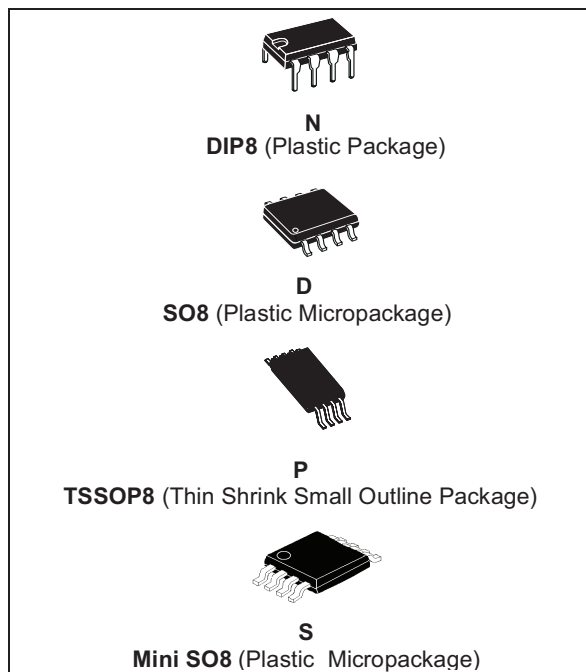
These devices consist of two independent low voltage comparators designed specifically to operate from a single supply over a wide range of voltages. Operation from split power supplies is also possible.

These comparators also have a unique characteristic in that the input common-mode voltage range includes ground even though operated from a single power supply voltage.

### PIN CONNECTIONS (top view)



- 1 - Output 1
- 2 - Inverting input 1
- 3 - Non-inverting input 1
- 4 -  $V_{CC}^-$
- 5 - Non-inverting input 2
- 6 - Inverting input 2
- 7 - Output 2
- 8 -  $V_{CC}^+$



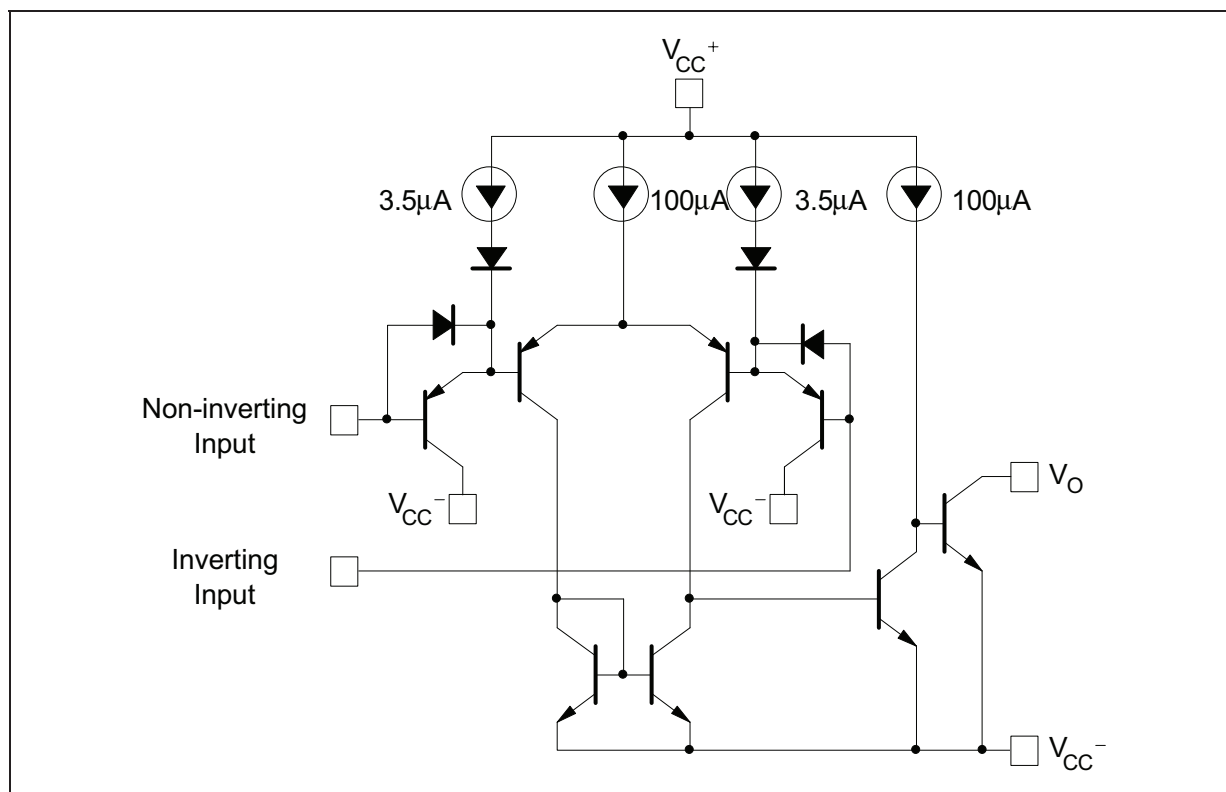
### ORDER CODE

Part Number	Temperature Range	Package			
		N	D	P	S
LM193	-55°C, +125°C	•	•	•	•
LM293	-40°C, +105°C	•	•	•	•
LM393	0°C, +70°C	•	•	•	•

**Example :** LM393D

N = Dual in Line Package (DIP)  
D = Small Outline Package (SO) - also available in Tape & Reel (DT)  
P = Thin Shrink Small Outline Package (TSSOP) - only available in Tape & Reel (PT)  
S = MiniSO Package (MiniSO) only available in Tape & Reel (ST)

## SCHEMATIC DIAGRAM (1/2 LM193)



## ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
$V_{CC}$	Supply voltage	$\pm 18$ or 36	V
$V_{id}$	Differential Input Voltage	$\pm 36$	V
$V_i$	Input Voltage	-0.3 to +36	V
	Output Short-circuit to Ground - note <sup>1)</sup>	Infinite	
$P_d$	Power Dissipation <sup>2)</sup> DIP8 SO8 TSSOP8 Mini SO8	1250 710 625 580	mW
$T_{stg}$	Storage Temperature Range	-65 to +150	°C

- Short-circuits from the output to  $V_{CC}^+$  can cause excessive heating and eventual destruction. The maximum output current is approximately 20mA independent of the magnitude of  $V_{CC}^+$ .
- $P_d$  is calculated with  $T_{amb} = +25^\circ\text{C}$ ,  $T_j = +150^\circ\text{C}$  and  $R_{thja} = 100^\circ\text{C/W}$  for DIP8 package  
 $= 175^\circ\text{C/W}$  for SO8 package  
 $= 200^\circ\text{C/W}$  for TSSOP8 package  
 $= 215^\circ\text{C/W}$  for Mini SO8 package

## OPERATING CONDITIONS

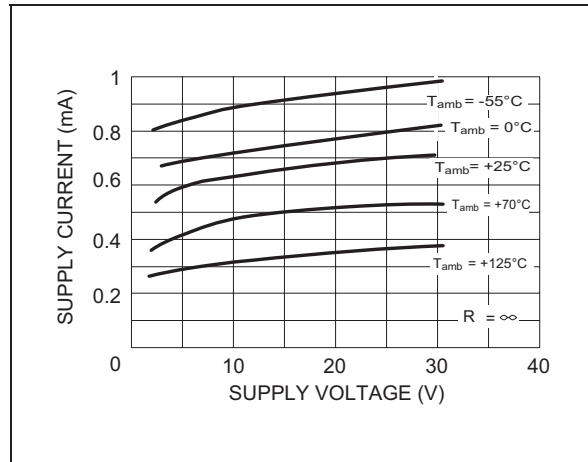
Symbol	Parameter	Value	Unit
$V_{icm}$	Common Mode Input Voltage Range	0 to $V_{CC}^+ - 1.5$	V
$T_{oper}$	Operating Free-Air Temperature range LM193 LM293 LM393	-55 to +125 -40 to +125 0 to +70	°C

**ELECTRICAL CHARACTERISTICS** $V_{CC}^+ = +5V$ ,  $V_{CC}^- = 0V$ ,  $T_{amb} = +25^\circ C$  (unless otherwise specified)

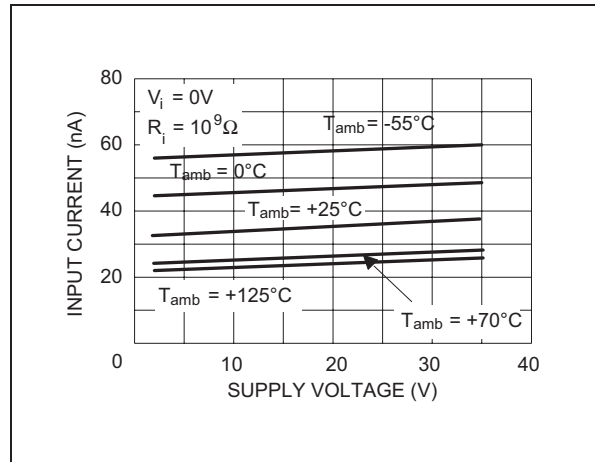
Symbol	Parameter	Min	Typ.	Max.	Unit
$V_{io}$	Input Offset Voltage - note <sup>1)</sup> $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$		1	5 9	mV
$I_{ib}$	Input Bias Current - note <sup>2)</sup> $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$		25	250 400	nA
$I_{io}$	Input Offset Current $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$		5	50 150	nA
$A_{vd}$	Large Signal Voltage Gain $V_{CC} = 15V$ , $R_L = 15k\Omega$ , $V_o = 1V$ to $11V$	50	200		V/mV
$I_{CC}$	Supply Current (all comparators) $V_{CC} = 5V$ , no load $V_{CC} = 30V$ , no load		0.4 1	1 2.5	mA
$V_{icm}$	Input Common Mode Voltage Range - note <sup>3)</sup> $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$	0 0		$V_{CC}^+ - 1.5$ $V_{CC}^+ - 2$	V
$V_{id}$	Differential Input Voltage -note <sup>4)</sup>			$V_{CC}^+$	V
$I_{sink}$	Output Sink Current $V_{id} = 1V$ , $V_o = 1.5V$	6	16		mA
$V_{OL}$	Low Level Output Voltage $V_{id} = -1V$ , $I_{sink} = 4mA$ $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$		250	400 700	mV
$I_{OH}$	High Level Output Current ( $V_{id} = 1V$ ) $V_{id} = 1V$ , $V_{CC} = V_o = 30V$ $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$		0.1	1	nA $\mu A$
$t_{re}$	Response Time - note <sup>5)</sup> $R_L = 5.1k\Omega$ to $V_{CC}^+$		1.3		$\mu s$
$t_{rel}$	Large Signal Response Time $V_i = TTL$ , $V_{(ref)} = +1.4V$ , $R_L = 5.1k\Omega$ to $V_{CC}^+$		300		ns

1. At output switch point,  $V_o \approx 1.4V$ ,  $R_s = 0$  with  $V_{CC}^+$  from 5V to 30V, and over the full common-mode range (0V to  $V_{CC}^+ - 1.5V$ ).
2. The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output, so no loading charge exists on the reference of input lines.
3. The input common-mode voltage of either input signal voltage should not be allowed to go negative by more than 0.3V. The upper end of the common-mode voltage range is  $V_{CC}^+ - 1.5V$ , but either or both inputs can go to +30V without damage.
4. Positive excursions of input voltage may exceed the power supply level. As long as the other voltage remains within the common-mode range, the comparator will provide a proper output state. The low input voltage state must not be less than -0.3V (or 0.3V below the negative power supply, if used).
5. The response time specified is for a 100mV input step with 5mV overdrive. For larger overdrive signals 300ns can be obtained.

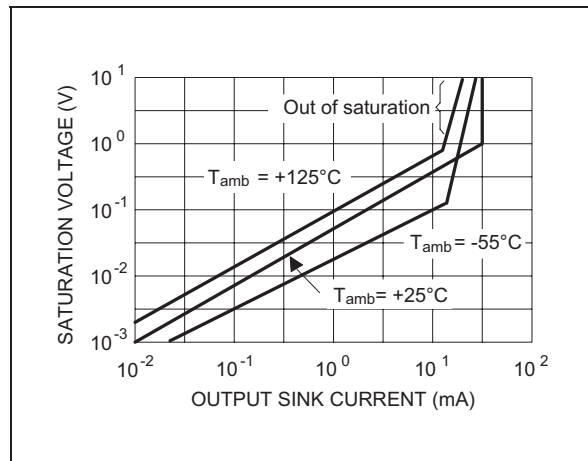
**SUPPLY CURRENT versus SUPPLY VOLTAGE**



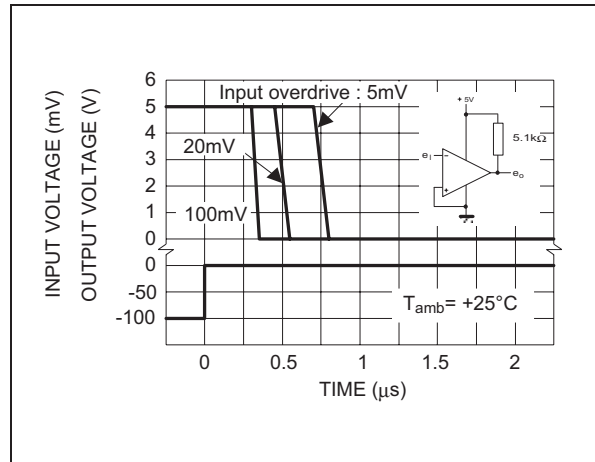
**INPUT CURRENT versus SUPPLY VOLTAGE**



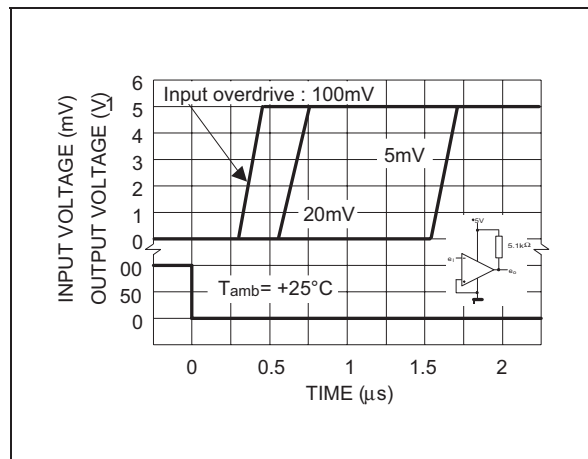
**OUTPUT SATURATION VOLTAGE versus OUTPUT CURRENT**



**RESPONSE TIME FOR VARIOUS INPUT OVERDRIVES - NEGATIVE TRANSITION**

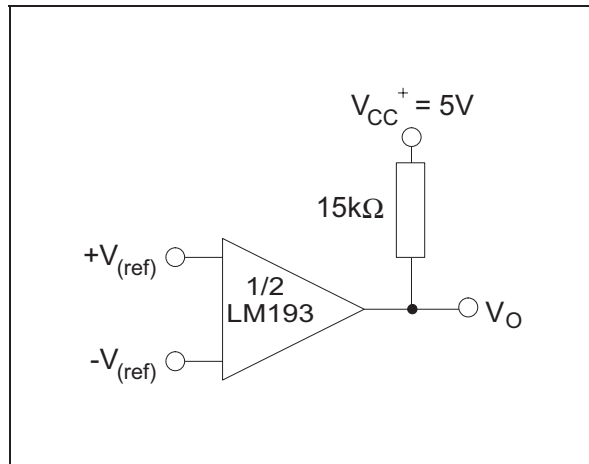


**RESPONSE TIME FOR VARIOUS INPUT OVERDRIVES - POSITIVE TRANSITION**

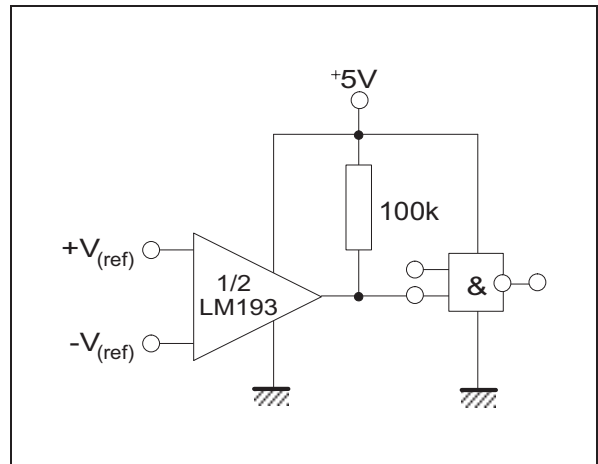


## TYPICAL APPLICATIONS

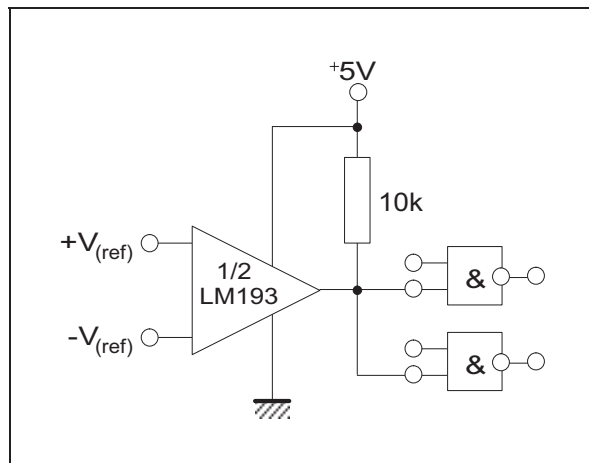
## BASIC COMPARATOR



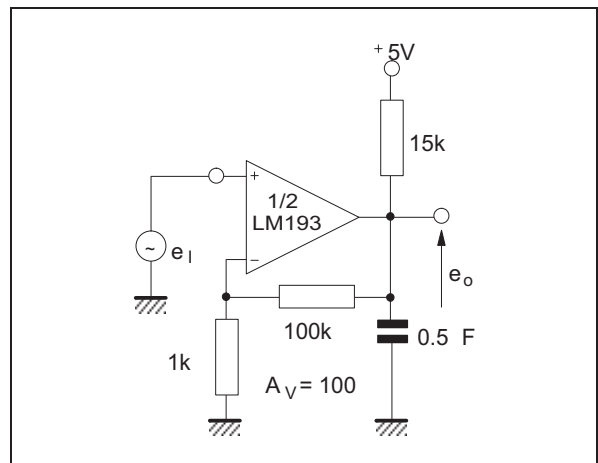
## DRIVING CMOS



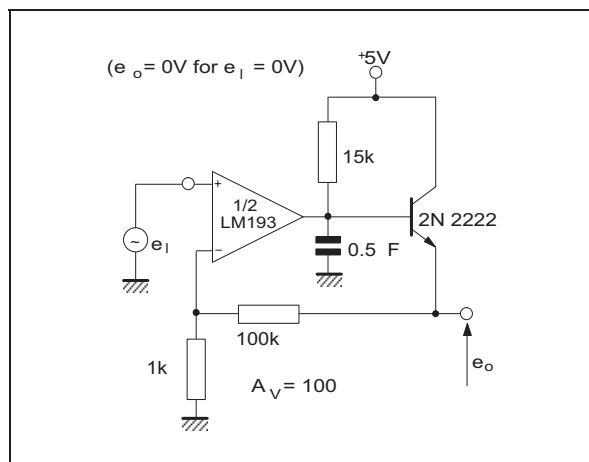
## DRIVING TTL



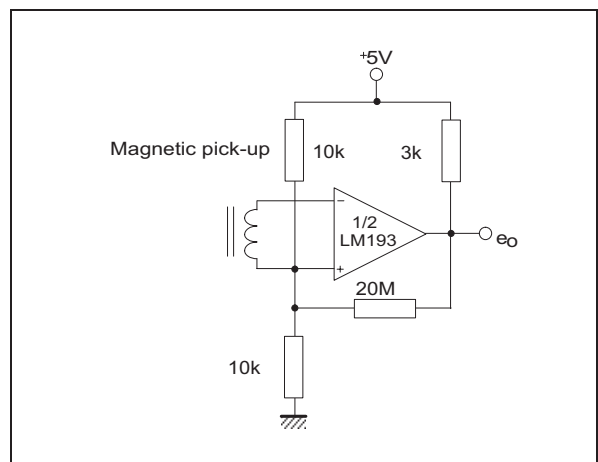
## LOW FREQUENCY OP AMP



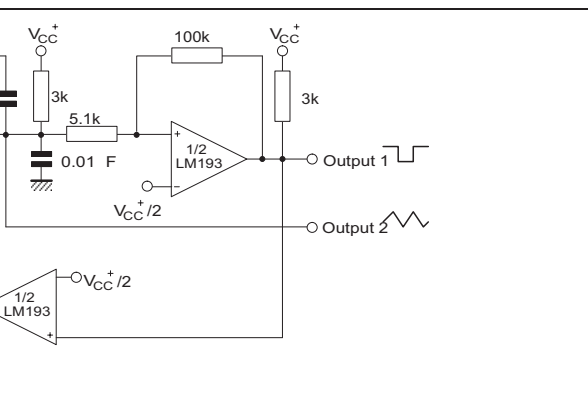
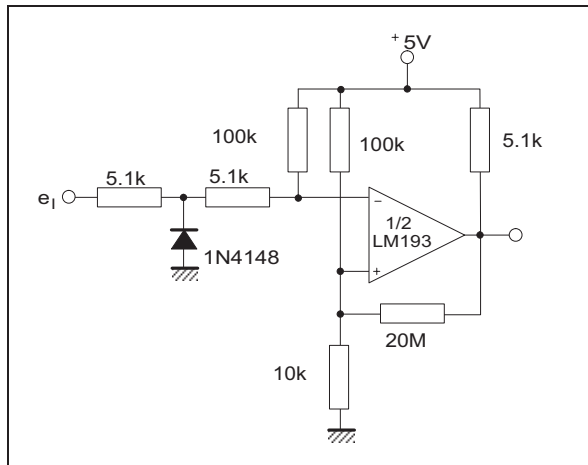
## LOW FREQUENCY OP AMP



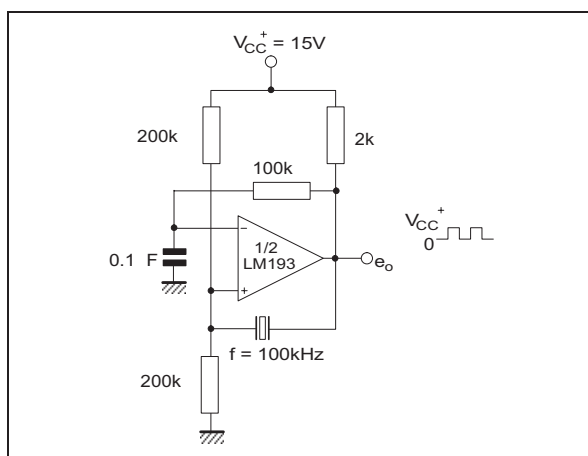
## TRANSDUCER AMPLIFIER

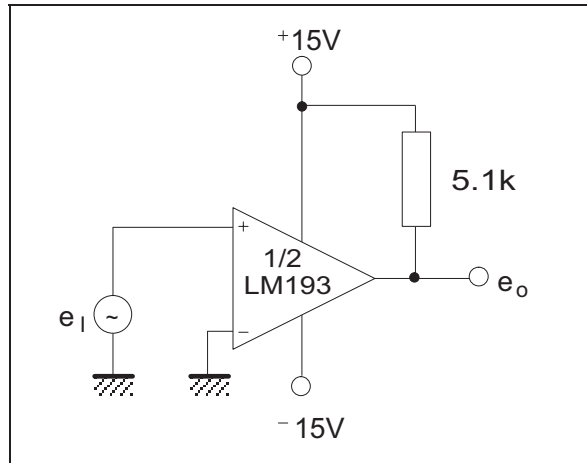
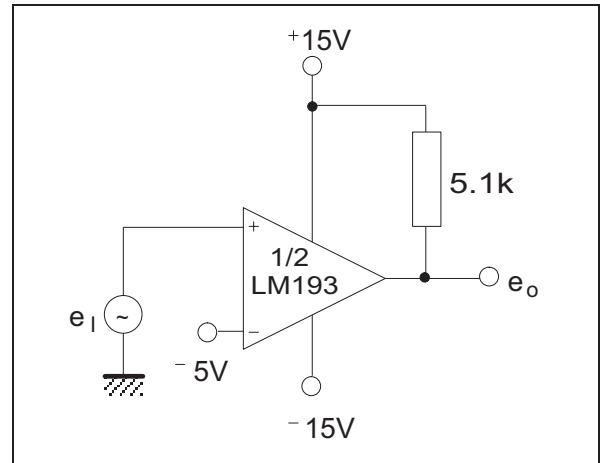


## ZERO CROSSING DETECTOR (single power supply)



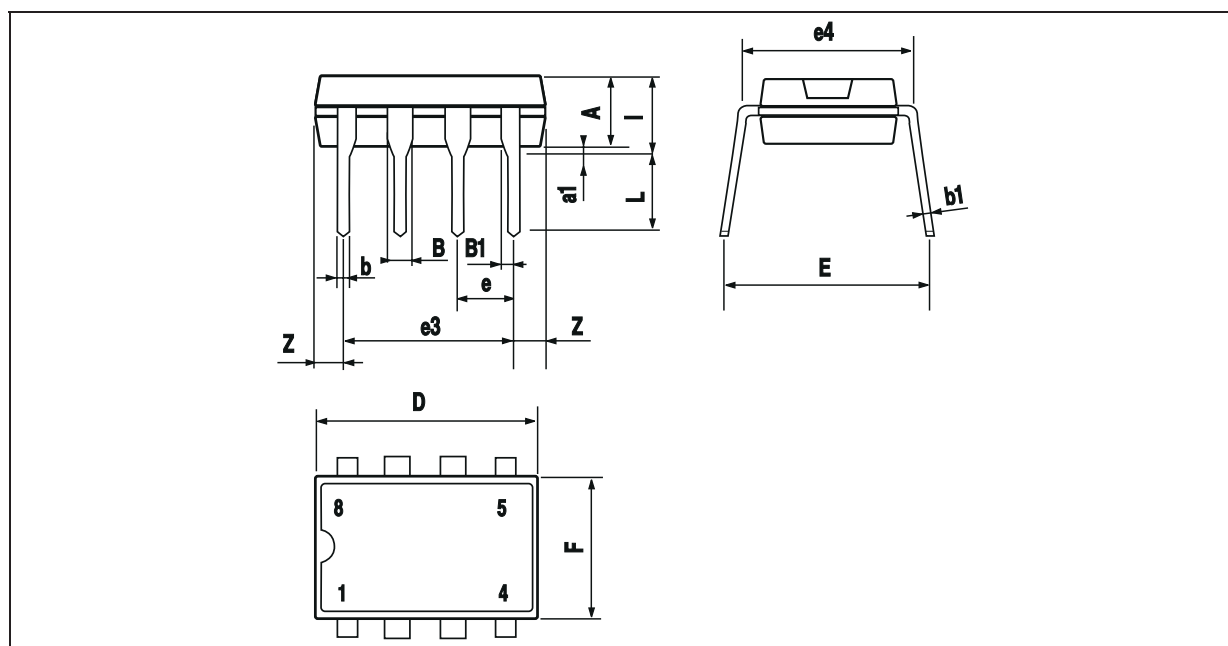
## CRYSTAL CONTROLLED OSCILLATOR



**SPLIT-SUPPLY APPLICATIONS****ZERO CROSSING DETECTOR****COMPARATOR WITH A NEGATIVE REFERENCE**

## PACKAGE MECHANICAL DATA

8 PINS - PLASTIC DIP

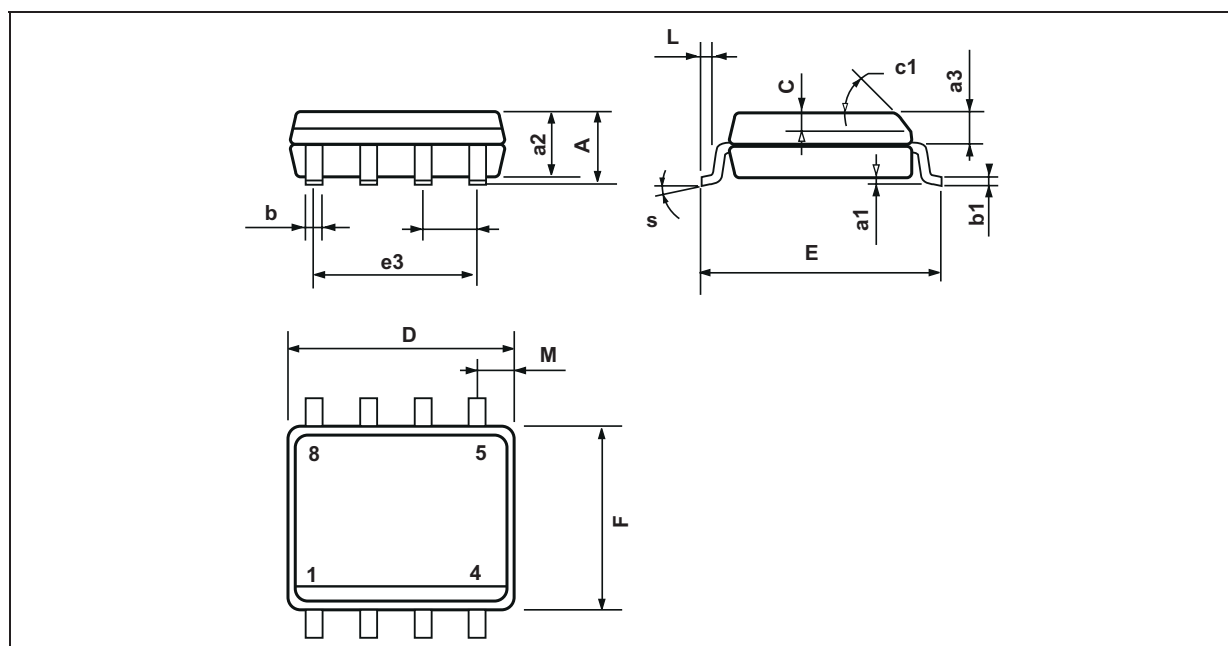


Dimensions	Millimeters			Inches		
	Min.	Typ.	Max.	Min.	Typ.	Max.
A		3.32			0.131	
a1	0.51			0.020		
B	1.15		1.65	0.045		0.065
b	0.356		0.55	0.014		0.022
b1	0.204		0.304	0.008		0.012
D			10.92			0.430
E	7.95		9.75	0.313		0.384
e		2.54			0.100	
e3		7.62			0.300	
e4		7.62			0.300	
F			6.6			0.260
i			5.08			0.200
L	3.18		3.81	0.125		0.150
Z			1.52			0.060

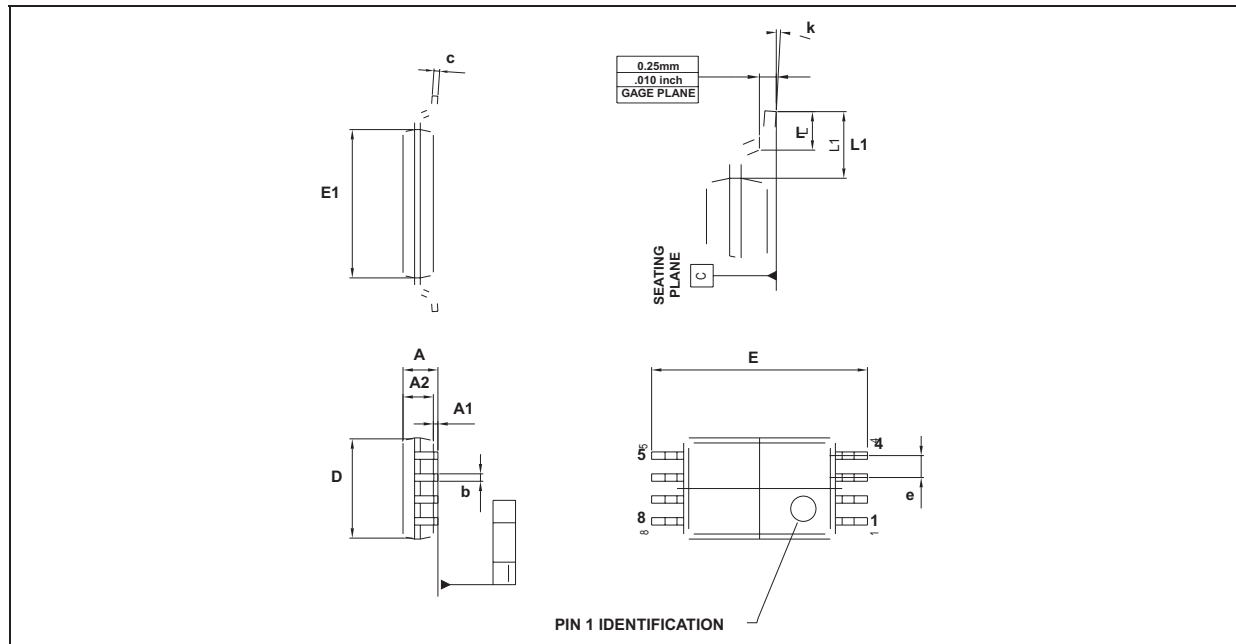


**PACKAGE MECHANICAL DATA**

8 PINS - PLASTIC MICROPACKAGE (SO)



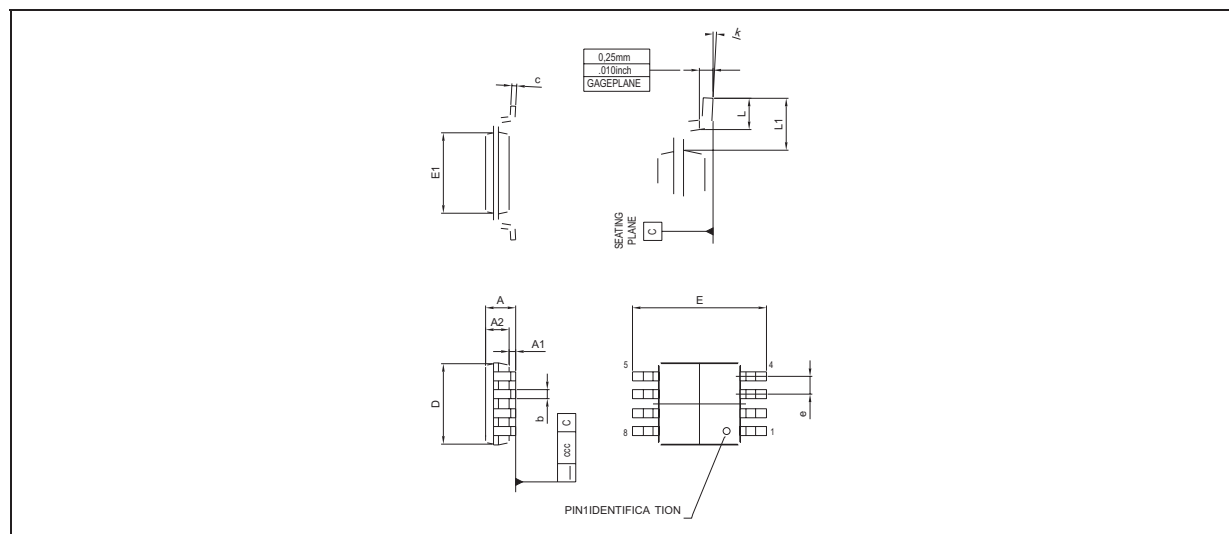
Dimensions	Millimeters			Inches		
	Min.	Typ.	Max.	Min.	Typ.	Max.
A			1.75			0.069
a1	0.1		0.25	0.004		0.010
a2			1.65			0.065
a3	0.65		0.85	0.026		0.033
b	0.35		0.48	0.014		0.019
b1	0.19		0.25	0.007		0.010
C	0.25		0.5	0.010		0.020
c1	45° (typ.)					
D	4.8		5.0	0.189		0.197
E	5.8		6.2	0.228		0.244
e		1.27			0.050	
e3		3.81			0.150	
F	3.8		4.0	0.150		0.157
L	0.4		1.27	0.016		0.050
M			0.6			0.024
S	8° (max.)					

**PACKAGE MECHANICAL DATA****8 PINS - THIN SHRINK SMALL OUTLINE PACKAGE**

Dimensions	Millimeters			Inches		
	Min.	Typ.	Max.	Min.	Typ.	Max.
A			1.20			0.05
A1	0.05		0.15	0.01		0.006
A2	0.80	1.00	1.05	0.031	0.039	0.041
b	0.19		0.30	0.007		0.15
c	0.09		0.20	0.003		0.012
D	2.90	3.00	3.10	0.114	0.118	0.122
E		6.40			0.252	
E1	4.30	4.40	4.50	0.169	0.173	0.177
e		0.65			0.025	
k	0°		8°	0°		8°
L	0.50	0.60	0.75	0.09	0.0236	0.030
L1	0.45	0.600	0.75	0.018	0.024	0.030
L1		1.000			0.039	

**PACKAGE MECHANICAL DATA**

8 PINS - PLASTIC MICROPACKAGE (miniSO)



Dimensions	Millimeters			Inches		
	Min.	Typ.	Max.	Min.	Typ.	Max.
A			1.100			0.043
A1	0.050	0.100	0.150	0.002	0.004	0.006
A2	0.780	0.860	0.940	0.031	0.034	0.037
b	0.250	0.330	0.400	0.010	0.013	0.016
c	0.130	0.180	0.230	0.005	0.007	0.009
D	2.900	3.000	3.100	0.114	0.118	0.122
E	4.750	4.900	5.050	0.187	0.193	0.199
E1	2.900	3.000	3.100	0.114	0.118	0.122
e		0.650			0.026	
L	0.400	0.550	0.700	0.016	0.022	0.028
L1		0.950			0.037	
k	0d	3d	6d	0d	3d	6d
aaa			0.100			0.004

Information furnished is believed to be accurate and reliable. However, STMicroelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of STMicroelectronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. STMicroelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of STMicroelectronics.

© The ST logo is a registered trademark of STMicroelectronics

© 2002 STMicroelectronics - Printed in Italy - All Rights Reserved  
STMicroelectronics GROUP OF COMPANIES

Australia - Brazil - Canada - China - Finland - France - Germany - Hong Kong - India - Israel - Italy - Japan - Malaysia  
Malta - Morocco - Singapore - Spain - Sweden - Switzerland - United Kingdom - United States

© <http://www.st.com>

This datasheet has been download from:

[www.datasheetcatalog.com](http://www.datasheetcatalog.com)

Datasheets for electronics components.



# **PIC16F84A**

## **Data Sheet**

**18-pin Enhanced FLASH/EEPROM**  
**8-bit Microcontroller**

---

**Note the following details of the code protection feature on PICmicro® MCUs.**

- The PICmicro family meets the specifications contained in the Microchip Data Sheet.
- Microchip believes that its family of PICmicro microcontrollers is one of the most secure products of its kind on the market today, when used in the intended manner and under normal conditions.
- There are dishonest and possibly illegal methods used to breach the code protection feature. All of these methods, to our knowledge, require using the PICmicro microcontroller in a manner outside the operating specifications contained in the data sheet. The person doing so may be engaged in theft of intellectual property.
- Microchip is willing to work with the customer who is concerned about the integrity of their code.
- Neither Microchip nor any other semiconductor manufacturer can guarantee the security of their code. Code protection does not mean that we are guaranteeing the product as “unbreakable”.
- Code protection is constantly evolving. We at Microchip are committed to continuously improving the code protection features of our product.

If you have any further questions about this matter, please contact the local sales office nearest to you.

---

Information contained in this publication regarding device applications and the like is intended through suggestion only and may be superseded by updates. It is your responsibility to ensure that your application meets with your specifications. No representation or warranty is given and no liability is assumed by Microchip Technology Incorporated with respect to the accuracy or use of such information, or infringement of patents or other intellectual property rights arising from such use or otherwise. Use of Microchip's products as critical components in life support systems is not authorized except with express written approval by Microchip. No licenses are conveyed, implicitly or otherwise, under any intellectual property rights.

#### Trademarks

The Microchip name and logo, the Microchip logo, PIC, PICmicro, PICMASTER, PICSTART, PRO MATE, KEELoQ, SEEVAL, MPLAB and The Embedded Control Solutions Company are registered trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

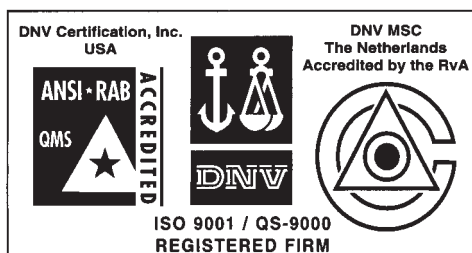
Total Endurance, ICSP, In-Circuit Serial Programming, Filter-Lab, MXDEV, microID, FlexROM, fuzzyLAB, MPASM, MPLINK, MPLIB, PICC, PICDEM, PICDEM.net, ICEPIC, Migratable Memory, FanSense, ECONOMONITOR, Select Mode and microPort are trademarks of Microchip Technology Incorporated in the U.S.A.

Serialized Quick Term Programming (SQTP) is a service mark of Microchip Technology Incorporated in the U.S.A.

All other trademarks mentioned herein are property of their respective companies.

© 2001, Microchip Technology Incorporated, Printed in the U.S.A., All Rights Reserved.

 Printed on recycled paper.



*Microchip received QS-9000 quality system certification for its worldwide headquarters, design and wafer fabrication facilities in Chandler and Tempe, Arizona in July 1999. The Company's quality system processes and procedures are QS-9000 compliant for its PICmicro® 8-bit MCUs, KEELoQ® code hopping devices, Serial EEPROMs and microperipheral products. In addition, Microchip's quality system for the design and manufacture of development systems is ISO 9001 certified.*

## 18-pin *Enhanced* FLASH/EEPROM 8-Bit Microcontroller

### High Performance RISC CPU Features:

- Only 35 single word instructions to learn
- All instructions single-cycle except for program branches which are two-cycle
- Operating speed: DC - 20 MHz clock input  
DC - 200 ns instruction cycle
- 1024 words of program memory
- 68 bytes of Data RAM
- 64 bytes of Data EEPROM
- 14-bit wide instruction words
- 8-bit wide data bytes
- 15 Special Function Hardware registers
- Eight-level deep hardware stack
- Direct, indirect and relative addressing modes
- Four interrupt sources:
  - External RB0/INT pin
  - TMR0 timer overflow
  - PORTB<7:4> interrupt-on-change
  - Data EEPROM write complete

### Peripheral Features:

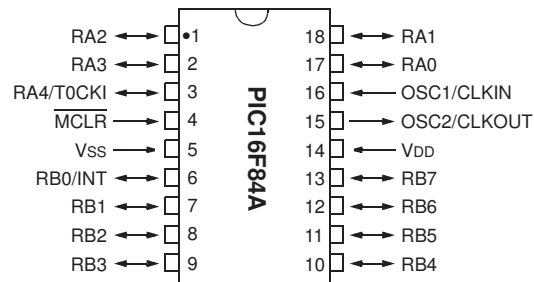
- 13 I/O pins with individual direction control
- High current sink/source for direct LED drive
  - 25 mA sink max. per pin
  - 25 mA source max. per pin
- TMR0: 8-bit timer/counter with 8-bit programmable prescaler

### Special Microcontroller Features:

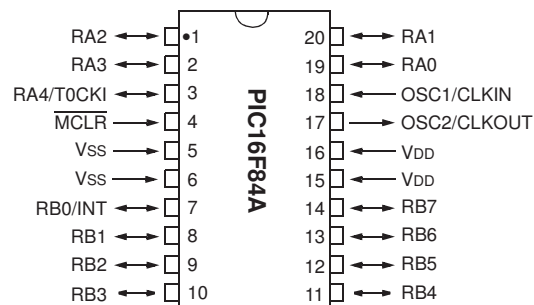
- 10,000 erase/write cycles *Enhanced* FLASH Program memory typical
- 10,000,000 typical erase/write cycles EEPROM Data memory typical
- EEPROM Data Retention > 40 years
- In-Circuit Serial Programming™ (ICSP™) - via two pins
- Power-on Reset (POR), Power-up Timer (PWRT), Oscillator Start-up Timer (OST)
- Watchdog Timer (WDT) with its own On-Chip RC Oscillator for reliable operation
- Code protection
- Power saving SLEEP mode
- Selectable oscillator options

### Pin Diagrams

#### PDIP, SOIC



#### SSOP



### CMOS *Enhanced* FLASH/EEPROM Technology:

- Low power, high speed technology
- Fully static design
- Wide operating voltage range:
  - Commercial: 2.0V to 5.5V
  - Industrial: 2.0V to 5.5V
- Low power consumption:
  - < 2 mA typical @ 5V, 4 MHz
  - 15 µA typical @ 2V, 32 kHz
  - < 0.5 µA typical standby current @ 2V

# PIC16F84A

## Table of Contents

1.0	Device Overview .....	3
2.0	Memory Organization .....	5
3.0	Data EEPROM Memory .....	13
4.0	I/O Ports .....	15
5.0	Timer0 Module .....	19
6.0	Special Features of the CPU .....	21
7.0	Instruction Set Summary .....	35
8.0	Development Support .....	43
9.0	Electrical Characteristics .....	49
10.0	DC/AC Characteristic Graphs .....	61
11.0	Packaging Information .....	71
Appendix A: Revision History .....		75
Appendix B: Conversion Considerations .....		76
Appendix C: Migration from Baseline to Mid-Range Devices .....		78
Index .....		79
On-Line Support .....		83
Reader Response .....		84
PIC16F84A Product Identification System .....		85

## TO OUR VALUED CUSTOMERS

It is our intention to provide our valued customers with the best documentation possible to ensure successful use of your Microchip products. To this end, we will continue to improve our publications to better suit your needs. Our publications will be refined and enhanced as new volumes and updates are introduced.

If you have any questions or comments regarding this publication, please contact the Marketing Communications Department via E-mail at [docerrors@mail.microchip.com](mailto:docerrors@mail.microchip.com) or fax the **Reader Response Form** in the back of this data sheet to (480) 792-4150. We welcome your feedback.

### Most Current Data Sheet

To obtain the most up-to-date version of this data sheet, please register at our Worldwide Web site at:

<http://www.microchip.com>

You can determine the version of a data sheet by examining its literature number found on the bottom outside corner of any page. The last character of the literature number is the version number, (e.g., DS30000A is version A of document DS30000).

### Errata

An errata sheet, describing minor operational differences from the data sheet and recommended workarounds, may exist for current devices. As device/documentation issues become known to us, we will publish an errata sheet. The errata will specify the revision of silicon and revision of document to which it applies.

To determine if an errata sheet exists for a particular device, please check with one of the following:

- Microchip's Worldwide Web site; <http://www.microchip.com>
- Your local Microchip sales office (see last page)
- The Microchip Corporate Literature Center; U.S. FAX: (480) 792-7277

When contacting a sales office or the literature center, please specify which device, revision of silicon and data sheet (include literature number) you are using.

### Customer Notification System

Register on our web site at [www.microchip.com/cn](http://www.microchip.com/cn) to receive the most current information on all of our products.



## 1.0 DEVICE OVERVIEW

This document contains device specific information for the operation of the PIC16F84A device. Additional information may be found in the PICmicro™ Mid-Range Reference Manual, (DS33023), which may be downloaded from the Microchip website. The Reference Manual should be considered a complementary document to this data sheet, and is highly recommended reading for a better understanding of the device architecture and operation of the peripheral modules.

The PIC16F84A belongs to the mid-range family of the PICmicro® microcontroller devices. A block diagram of the device is shown in Figure 1-1.

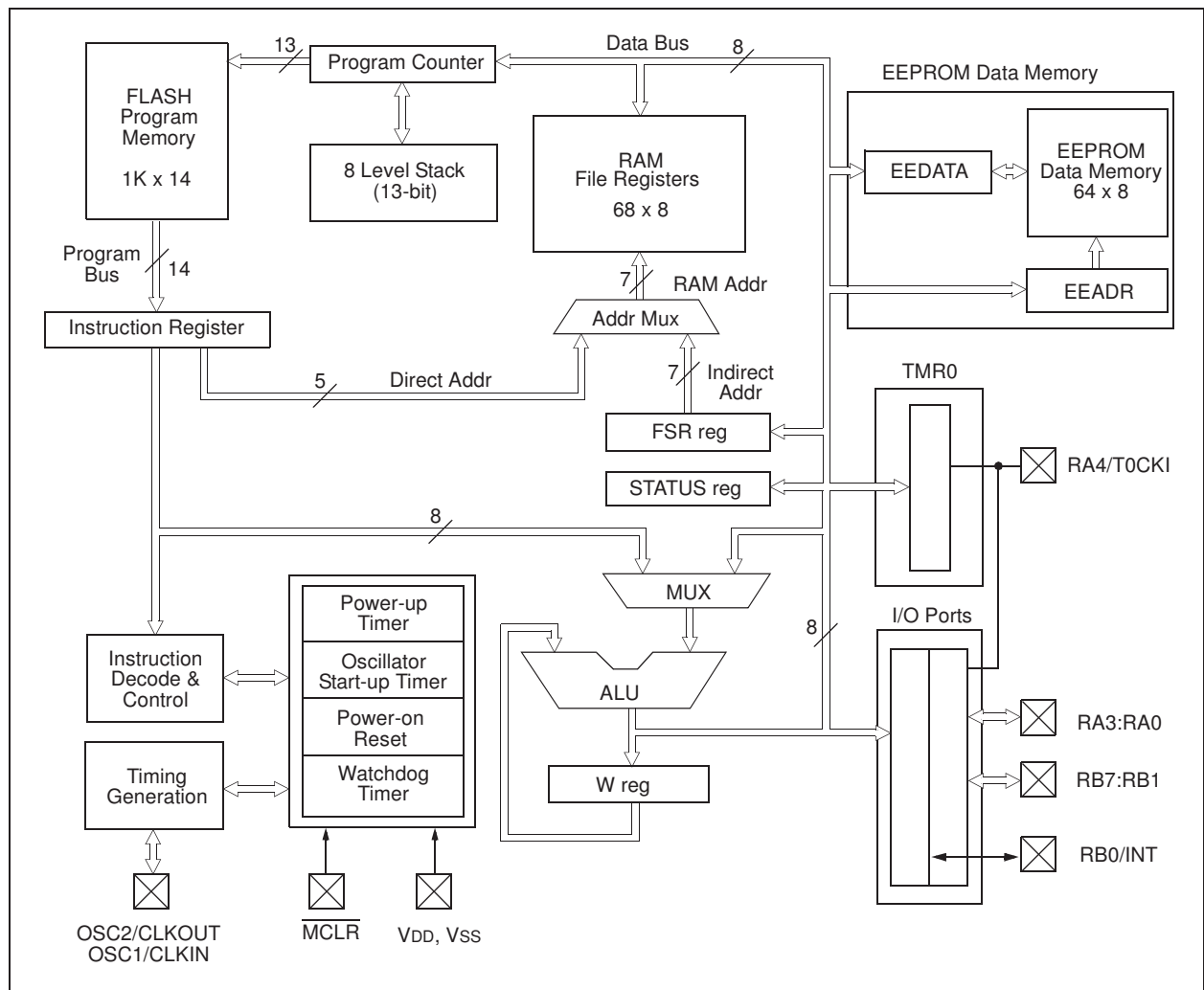
The program memory contains 1K words, which translates to 1024 instructions, since each 14-bit program memory word is the same width as each device instruction. The data memory (RAM) contains 68 bytes. Data EEPROM is 64 bytes.

There are also 13 I/O pins that are user-configured on a pin-to-pin basis. Some pins are multiplexed with other device functions. These functions include:

- External interrupt
- Change on PORTB interrupt
- Timer0 clock input

Table 1-1 details the pinout of the device with descriptions and details for each pin.

**FIGURE 1-1: PIC16F84A BLOCK DIAGRAM**



# PIC16F84A

**TABLE 1-1: PIC16F84A PINOUT DESCRIPTION**

Pin Name	PDIP No.	SOIC No.	SSOP No.	I/O/P Type	Buffer Type	Description
OSC1/CLKIN	16	16	18	I	ST/CMOS <sup>(3)</sup>	Oscillator crystal input/external clock source input.
OSC2/CLKOUT	15	15	19	O	—	Oscillator crystal output. Connects to crystal or resonator in Crystal Oscillator mode. In RC mode, OSC2 pin outputs CLKOUT, which has 1/4 the frequency of OSC1 and denotes the instruction cycle rate.
MCLR	4	4	4	I/P	ST	Master Clear (Reset) input/programming voltage input. This pin is an active low RESET to the device.
RA0	17	17	19	I/O	TTL	<p>PORTA is a bi-directional I/O port.</p> <p>Can also be selected to be the clock input to the TMR0 timer/counter. Output is open drain type.</p>
RA1	18	18	20	I/O	TTL	
RA2	1	1	1	I/O	TTL	
RA3	2	2	2	I/O	TTL	
RA4/T0CKI	3	3	3	I/O	ST	
RB0/INT	6	6	7	I/O	TTL/ST <sup>(1)</sup>	<p>PORTB is a bi-directional I/O port. PORTB can be software programmed for internal weak pull-up on all inputs.</p> <p>RB0/INT can also be selected as an external interrupt pin.</p> <p>Interrupt-on-change pin.</p> <p>Interrupt-on-change pin.</p> <p>Interrupt-on-change pin.</p> <p>Serial programming clock.</p> <p>Interrupt-on-change pin.</p> <p>Serial programming data.</p>
RB1	7	7	8	I/O	TTL	
RB2	8	8	9	I/O	TTL	
RB3	9	9	10	I/O	TTL	
RB4	10	10	11	I/O	TTL	
RB5	11	11	12	I/O	TTL	
RB6	12	12	13	I/O	TTL/ST <sup>(2)</sup>	
RB7	13	13	14	I/O	TTL/ST <sup>(2)</sup>	
Vss	5	5	5,6	P	—	Ground reference for logic and I/O pins.
VDD	14	14	15,16	P	—	Positive supply for logic and I/O pins.

Legend: I = input    O = Output    I/O = Input/Output    P = Power  
 — = Not used    TTL = TTL input    ST = Schmitt Trigger input

- Note 1:** This buffer is a Schmitt Trigger input when configured as the external interrupt.  
**2:** This buffer is a Schmitt Trigger input when used in Serial Programming mode.  
**3:** This buffer is a Schmitt Trigger input when configured in RC oscillator mode and a CMOS input otherwise.

## 2.0 MEMORY ORGANIZATION

There are two memory blocks in the PIC16F84A. These are the program memory and the data memory. Each block has its own bus, so that access to each block can occur during the same oscillator cycle.

The data memory can further be broken down into the general purpose RAM and the Special Function Registers (SFRs). The operation of the SFRs that control the "core" are described here. The SFRs used to control the peripheral modules are described in the section discussing each individual peripheral module.

The data memory area also contains the data EEPROM memory. This memory is not directly mapped into the data memory, but is indirectly mapped. That is, an indirect address pointer specifies the address of the data EEPROM memory to read/write. The 64 bytes of data EEPROM memory have the address range 0h-3Fh. More details on the EEPROM memory can be found in Section 3.0.

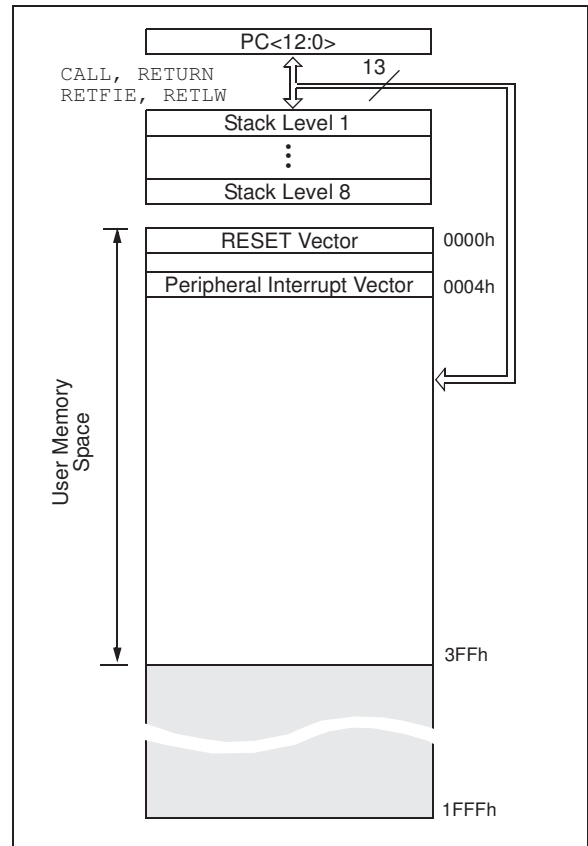
Additional information on device memory may be found in the PICmicro™ Mid-Range Reference Manual, (DS33023).

### 2.1 Program Memory Organization

The PIC16FXX has a 13-bit program counter capable of addressing an 8K x 14 program memory space. For the PIC16F84A, the first 1K x 14 (0000h-03FFh) are physically implemented (Figure 2-1). Accessing a location above the physically implemented address will cause a wraparound. For example, for locations 20h, 420h, 820h, C20h, 1020h, 1420h, 1820h, and 1C20h, the instruction will be the same.

The RESET vector is at 0000h and the interrupt vector is at 0004h.

**FIGURE 2-1: PROGRAM MEMORY MAP AND STACK - PIC16F84A**





## 2.3 Special Function Registers

The Special Function Registers (Figure 2-2 and Table 2-1) are used by the CPU and Peripheral functions to control the device operation. These registers are static RAM.

The special function registers can be classified into two sets, core and peripheral. Those associated with the core functions are described in this section. Those related to the operation of the peripheral features are described in the section for that specific feature.

**TABLE 2-1: SPECIAL FUNCTION REGISTER FILE SUMMARY**

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on Power-on RESET	Details on page
Bank 0											
00h	INDF	Uses contents of FSR to address Data Memory (not a physical register)								---- --	11
01h	TMR0	8-bit Real-Time Clock/Counter								xxxx xxxx	20
02h	PCL	Low Order 8 bits of the Program Counter (PC)								0000 0000	11
03h	STATUS <sup>(2)</sup>	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	8
04h	FSR	Indirect Data Memory Address Pointer 0								xxxx xxxx	11
05h	PORTA <sup>(4)</sup>	—	—	—	RA4/T0CKI	RA3	RA2	RA1	RA0	---x xxxx	16
06h	PORTB <sup>(5)</sup>	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0/INT	xxxx xxxx	18
07h	—	Unimplemented location, read as '0'								—	—
08h	EEDATA	EEPROM Data Register								xxxx xxxx	13,14
09h	EEADR	EEPROM Address Register								xxxx xxxx	13,14
0Ah	PCLATH	—	—	—	Write Buffer for upper 5 bits of the PC <sup>(1)</sup>				---0 0000	11	
0Bh	INTCON	GIE	EEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	10
Bank 1											
80h	INDF	Uses Contents of FSR to address Data Memory (not a physical register)								---- --	11
81h	OPTION_REG	RBP1	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	9
82h	PCL	Low order 8 bits of Program Counter (PC)								0000 0000	11
83h	STATUS <sup>(2)</sup>	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	8
84h	FSR	Indirect data memory address pointer 0								xxxx xxxx	11
85h	TRISA	—	—	—	PORTA Data Direction Register				---1 1111	16	
86h	TRISB	PORTB Data Direction Register								1111 1111	18
87h	—	Unimplemented location, read as '0'								—	—
88h	EECON1	—	—	—	EEIF	WRERR	WREN	WR	RD	---0 x000	13
89h	EECON2	EEPROM Control Register 2 (not a physical register)								---- --	14
0Ah	PCLATH	—	—	—	Write buffer for upper 5 bits of the PC <sup>(1)</sup>				---0 0000	11	
0Bh	INTCON	GIE	EEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	10

Legend: x = unknown, u = unchanged. — = unimplemented, read as '0', q = value depends on condition

**Note 1:** The upper byte of the program counter is not directly accessible. PCLATH is a slave register for PC<12:8>. The contents of PCLATH can be transferred to the upper byte of the program counter, but the contents of PC<12:8> are never transferred to PCLATH.

**2:** The  $\overline{TO}$  and  $\overline{PD}$  status bits in the STATUS register are not affected by a MCLR Reset.

**3:** Other (non power-up) RESETS include: external RESET through MCLR and the Watchdog Timer Reset.

**4:** On any device RESET, these pins are configured as inputs.

**5:** This is the value that will be in the port output latch.

# PIC16F84A

## 2.3.1 STATUS REGISTER

The STATUS register contains the arithmetic status of the ALU, the RESET status and the bank select bit for data memory.

As with any register, the STATUS register can be the destination for any instruction. If the STATUS register is the destination for an instruction that affects the Z, DC or C bits, then the write to these three bits is disabled. These bits are set or cleared according to device logic. Furthermore, the  $\overline{\text{TO}}$  and PD bits are not writable. Therefore, the result of an instruction with the STATUS register as destination may be different than intended.

For example, `CLRF STATUS` will clear the upper three bits and set the Z bit. This leaves the STATUS register as `000u u1uu` (where u = unchanged).

Only the `BCF`, `BSF`, `SWAPF` and `MOVWF` instructions should be used to alter the STATUS register (Table 7-2), because these instructions do not affect any status bit.

**Note 1:** The IRP and RP1 bits (STATUS<7:6>) are not used by the PIC16F84A and should be programmed as cleared. Use of these bits as general purpose R/W bits is NOT recommended, since this may affect upward compatibility with future products.

**2:** The C and DC bits operate as a borrow and digit borrow out bit, respectively, in subtraction. See the `SUBLW` and `SUBWF` instructions for examples.

**3:** When the STATUS register is the destination for an instruction that affects the Z, DC or C bits, then the write to these three bits is disabled. The specified bit(s) will be updated according to device logic

### REGISTER 2-1: STATUS REGISTER (ADDRESS 03h, 83h)

R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
IRP	RP1	RP0	$\overline{\text{TO}}$	PD	Z	DC	C
bit 7							bit 0

bit 7-6 **Unimplemented:** Maintain as '0'

bit 5 **RP0:** Register Bank Select bits (used for direct addressing)  
 01 = Bank 1 (80h - FFh)  
 00 = Bank 0 (00h - 7Fh)

bit 4  **$\overline{\text{TO}}$ :** Time-out bit  
 1 = After power-up, `CLRWDT` instruction, or `SLEEP` instruction  
 0 = A WDT time-out occurred

bit 3 **PD:** Power-down bit  
 1 = After power-up or by the `CLRWDT` instruction  
 0 = By execution of the `SLEEP` instruction

bit 2 **Z:** Zero bit  
 1 = The result of an arithmetic or logic operation is zero  
 0 = The result of an arithmetic or logic operation is not zero

bit 1 **DC:** Digit carry/borrow bit (`ADDWF`, `ADDLW`, `SUBLW`, `SUBWF` instructions) (for borrow, the polarity is reversed)  
 1 = A carry-out from the 4th low order bit of the result occurred  
 0 = No carry-out from the 4th low order bit of the result

bit 0 **C:** Carry/borrow bit (`ADDWF`, `ADDLW`, `SUBLW`, `SUBWF` instructions) (for borrow, the polarity is reversed)  
 1 = A carry-out from the Most Significant bit of the result occurred  
 0 = No carry-out from the Most Significant bit of the result occurred

**Note:** A subtraction is executed by adding the two's complement of the second operand. For rotate (`RRF`, `RLF`) instructions, this bit is loaded with either the high or low order bit of the source register.

#### Legend:

R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'
- n = Value at POR	'1' = Bit is set	'0' = Bit is cleared      x = Bit is unknown

## 2.3.2 OPTION REGISTER

The OPTION register is a readable and writable register which contains various control bits to configure the TMR0/WDT prescaler, the external INT interrupt, TMR0, and the weak pull-ups on PORTB.

**Note:** When the prescaler is assigned to the WDT (PSA = '1'), TMR0 has a 1:1 prescaler assignment.

### REGISTER 2-2: OPTION REGISTER (ADDRESS 81h)

	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
	RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
	bit 7							bit 0
bit 7	<b>RBPU:</b> PORTB Pull-up Enable bit 1 = PORTB pull-ups are disabled 0 = PORTB pull-ups are enabled by individual port latch values							
bit 6	<b>INTEDG:</b> Interrupt Edge Select bit 1 = Interrupt on rising edge of RB0/INT pin 0 = Interrupt on falling edge of RB0/INT pin							
bit 5	<b>T0CS:</b> TMR0 Clock Source Select bit 1 = Transition on RA4/T0CKI pin 0 = Internal instruction cycle clock (CLKOUT)							
bit 4	<b>T0SE:</b> TMR0 Source Edge Select bit 1 = Increment on high-to-low transition on RA4/T0CKI pin 0 = Increment on low-to-high transition on RA4/T0CKI pin							
bit 3	<b>PSA:</b> Prescaler Assignment bit 1 = Prescaler is assigned to the WDT 0 = Prescaler is assigned to the Timer0 module							
bit 2-0	<b>PS2:PS0:</b> Prescaler Rate Select bits							
	Bit Value	TMR0 Rate	WDT Rate					
	000	1 : 2	1 : 1					
	001	1 : 4	1 : 2					
	010	1 : 8	1 : 4					
	011	1 : 16	1 : 8					
	100	1 : 32	1 : 16					
	101	1 : 64	1 : 32					
	110	1 : 128	1 : 64					
	111	1 : 256	1 : 128					

#### Legend:

R = Readable bit      W = Writable bit      U = Unimplemented bit, read as '0'  
 - n = Value at POR      '1' = Bit is set      '0' = Bit is cleared      x = Bit is unknown

# PIC16F84A

## 2.3.3 INTCON REGISTER

The INTCON register is a readable and writable register that contains the various enable bits for all interrupt sources.

**Note:** Interrupt flag bits are set when an interrupt condition occurs, regardless of the state of its corresponding enable bit or the global enable bit, GIE (INTCON<7>).

### REGISTER 2-3: INTCON REGISTER (ADDRESS 0Bh, 8Bh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-x
GIE	EEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF
bit 7							bit 0

- bit 7 **GIE:** Global Interrupt Enable bit  
1 = Enables all unmasked interrupts  
0 = Disables all interrupts
- bit 6 **EEIE:** EE Write Complete Interrupt Enable bit  
1 = Enables the EE Write Complete interrupts  
0 = Disables the EE Write Complete interrupt
- bit 5 **TOIE:** TMR0 Overflow Interrupt Enable bit  
1 = Enables the TMR0 interrupt  
0 = Disables the TMR0 interrupt
- bit 4 **INTE:** RB0/INT External Interrupt Enable bit  
1 = Enables the RB0/INT external interrupt  
0 = Disables the RB0/INT external interrupt
- bit 3 **RBIE:** RB Port Change Interrupt Enable bit  
1 = Enables the RB port change interrupt  
0 = Disables the RB port change interrupt
- bit 2 **TOIF:** TMR0 Overflow Interrupt Flag bit  
1 = TMR0 register has overflowed (must be cleared in software)  
0 = TMR0 register did not overflow
- bit 1 **INTF:** RB0/INT External Interrupt Flag bit  
1 = The RB0/INT external interrupt occurred (must be cleared in software)  
0 = The RB0/INT external interrupt did not occur
- bit 0 **RBIF:** RB Port Change Interrupt Flag bit  
1 = At least one of the RB7:RB4 pins changed state (must be cleared in software)  
0 = None of the RB7:RB4 pins have changed state

#### Legend:

R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'
- n = Value at POR	'1' = Bit is set	'0' = Bit is cleared    x = Bit is unknown



## 2.4 PCL and PCLATH

The program counter (PC) specifies the address of the instruction to fetch for execution. The PC is 13 bits wide. The low byte is called the PCL register. This register is readable and writable. The high byte is called the PCH register. This register contains the PC<12:8> bits and is not directly readable or writable. If the program counter (PC) is modified or a conditional test is true, the instruction requires two cycles. The second cycle is executed as a `NOP`. All updates to the PCH register go through the PCLATH register.

### 2.4.1 STACK

The stack allows a combination of up to 8 program calls and interrupts to occur. The stack contains the return address from this branch in program execution.

Mid-range devices have an 8 level deep x 13-bit wide hardware stack. The stack space is not part of either program or data space and the stack pointer is not readable or writable. The PC is PUSHed onto the stack when a `CALL` instruction is executed or an interrupt causes a branch. The stack is POPed in the event of a `RETURN`, `RETLW` or a `RETFIE` instruction execution. PCLATH is not modified when the stack is PUSHed or POPed.

After the stack has been PUSHed eight times, the ninth push overwrites the value that was stored from the first push. The tenth push overwrites the second push (and so on).

## 2.5 Indirect Addressing; INDF and FSR Registers

The INDF register is not a physical register. Addressing INDF actually addresses the register whose address is contained in the FSR register (FSR is a *pointer*). This is indirect addressing.

### EXAMPLE 2-1: INDIRECT ADDRESSING

- Register file 05 contains the value 10h
- Register file 06 contains the value 0Ah
- Load the value 05 into the FSR register
- A read of the INDF register will return the value of 10h
- Increment the value of the FSR register by one (FSR = 06)
- A read of the INDF register now will return the value of 0Ah.

Reading INDF itself indirectly (FSR = 0) will produce 00h. Writing to the INDF register indirectly results in a no-operation (although STATUS bits may be affected).

A simple program to clear RAM locations 20h-2Fh using indirect addressing is shown in Example 2-2.

### EXAMPLE 2-2: HOW TO CLEAR RAM USING INDIRECT ADDRESSING

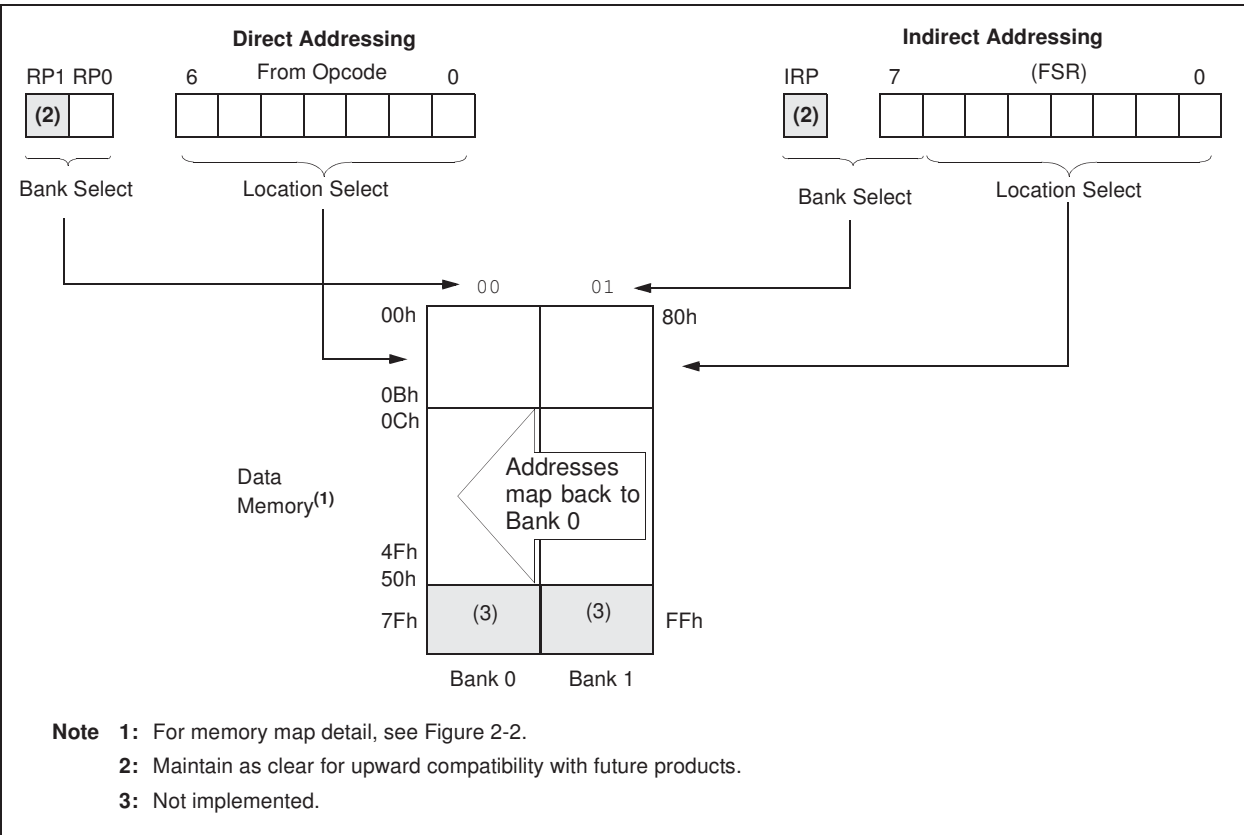
```

        movlw 0x20    ;initialize pointer
        movwf FSR     ;to RAM
NEXT    clrf  INDF    ;clear INDF register
        incf  FSR     ;inc pointer
        btfss FSR,4   ;all done?
        goto  NEXT    ;NO, clear next
CONTINUE
        :             ;YES, continue
    
```

An effective 9-bit address is obtained by concatenating the 8-bit FSR register and the IRP bit (STATUS<7>), as shown in Figure 2-3. However, IRP is not used in the PIC16F84A.

# PIC16F84A

**FIGURE 2-3: DIRECT/INDIRECT ADDRESSING**



## 3.0 DATA EEPROM MEMORY

The EEPROM data memory is readable and writable during normal operation (full VDD range). This memory is not directly mapped in the register file space. Instead it is indirectly addressed through the Special Function Registers. There are four SFRs used to read and write this memory. These registers are:

- EECON1
- EECON2 (not a physically implemented register)
- EEDATA
- EEADR

EEDATA holds the 8-bit data for read/write, and EEADR holds the address of the EEPROM location being accessed. PIC16F84A devices have 64 bytes of data EEPROM with an address range from 0h to 3Fh.

The EEPROM data memory allows byte read and write. A byte write automatically erases the location and writes the new data (erase before write). The EEPROM data memory is rated for high erase/write cycles. The write time is controlled by an on-chip timer. The write-time will vary with voltage and temperature as well as from chip to chip. Please refer to AC specifications for exact limits.

When the device is code protected, the CPU may continue to read and write the data EEPROM memory. The device programmer can no longer access this memory.

Additional information on the Data EEPROM is available in the PICmicro™ Mid-Range Reference Manual (DS33023).

### REGISTER 3-1: EECON1 REGISTER (ADDRESS 88h)

	U-0	U-0	U-0	R/W-0	R/W-x	R/W-0	R/S-0	R/S-0
	—	—	—	EEIF	WRERR	WREN	WR	RD
	bit 7							bit 0
bit 7-5	<b>Unimplemented:</b> Read as '0'							
bit 4	<b>EEIF:</b> EEPROM Write Operation Interrupt Flag bit 1 = The write operation completed (must be cleared in software) 0 = The write operation is not complete or has not been started							
bit 3	<b>WRERR:</b> EEPROM Error Flag bit 1 = A write operation is prematurely terminated (any MCLR Reset or any WDT Reset during normal operation) 0 = The write operation completed							
bit 2	<b>WREN:</b> EEPROM Write Enable bit 1 = Allows write cycles 0 = Inhibits write to the EEPROM							
bit 1	<b>WR:</b> Write Control bit 1 = Initiates a write cycle. The bit is cleared by hardware once write is complete. The WR bit can only be set (not cleared) in software. 0 = Write cycle to the EEPROM is complete							
bit 0	<b>RD:</b> Read Control bit 1 = Initiates an EEPROM read RD is cleared in hardware. The RD bit can only be set (not cleared) in software. 0 = Does not initiate an EEPROM read							

#### Legend:

R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'
- n = Value at POR	'1' = Bit is set	'0' = Bit is cleared    x = Bit is unknown

# PIC16F84A

## 3.1 Reading the EEPROM Data Memory

To read a data memory location, the user must write the address to the EEADR register and then set control bit RD (EECON1<0>). The data is available, in the very next cycle, in the EEDATA register; therefore, it can be read in the next instruction. EEDATA will hold this value until another read or until it is written to by the user (during a write operation).

### EXAMPLE 3-1: DATA EEPROM READ

```
BCF    STATUS, RP0    ; Bank 0
MOVLW  CONFIG_ADDR    ;
MOVWF  EEADR          ; Address to read
BSF    STATUS, RP0    ; Bank 1
BSF    EECON1, RD      ; EE Read
BCF    STATUS, RP0    ; Bank 0
MOVF   EEDATA, W       ; W = EEDATA
```

## 3.2 Writing to the EEPROM Data Memory

To write an EEPROM data location, the user must first write the address to the EEADR register and the data to the EEDATA register. Then the user must follow a specific sequence to initiate the write for each byte.

### EXAMPLE 3-2: DATA EEPROM WRITE

```
BSF    STATUS, RP0    ; Bank 1
BCF    INTCON, GIE     ; Disable INTs.
BSF    EECON1, WREN    ; Enable Write
MOVLW  55h            ;
;
; Required Sequence
MOVWF  EECON2          ; Write 55h
MOVLW  AAh            ;
MOVWF  EECON2          ; Write AAh
BSF    EECON1, WR      ; Set WR bit
; begin write
BSF    INTCON, GIE     ; Enable INTs.
```

The write will not initiate if the above sequence is not exactly followed (write 55h to EECON2, write AAh to EECON2, then set WR bit) for each byte. We strongly recommend that interrupts be disabled during this code segment.

Additionally, the WREN bit in EECON1 must be set to enable write. This mechanism prevents accidental writes to data EEPROM due to errant (unexpected) code execution (i.e., lost programs). The user should keep the WREN bit clear at all times, except when updating EEPROM. The WREN bit is not cleared by hardware.

After a write sequence has been initiated, clearing the WREN bit will not affect this write cycle. The WR bit will be inhibited from being set unless the WREN bit is set.

At the completion of the write cycle, the WR bit is cleared in hardware and the EE Write Complete Interrupt Flag bit (EEIF) is set. The user can either enable this interrupt or poll this bit. EEIF must be cleared by software.

## 3.3 Write Verify

Depending on the application, good programming practice may dictate that the value written to the Data EEPROM should be verified (Example 3-3) to the desired value to be written. This should be used in applications where an EEPROM bit will be stressed near the specification limit.

Generally, the EEPROM write failure will be a bit which was written as a '0', but reads back as a '1' (due to leakage off the bit).

### EXAMPLE 3-3: WRITE VERIFY

```
BCF    STATUS, RP0    ; Bank 0
:      ; Any code
:      ; can go here
MOVF   EEDATA, W       ; Must be in Bank 0
BSF    STATUS, RP0    ; Bank 1
READ
BSF    EECON1, RD      ; YES, Read the
; value written
BCF    STATUS, RP0    ; Bank 0
;
; Is the value written
; (in W reg) and
; read (in EEDATA)
; the same?
;
SUBWF  EEDATA, W       ;
BTFS   STATUS, Z       ; Is difference 0?
GOTO   WRITE_ERR      ; NO, Write error
```

TABLE 3-1: REGISTERS/BITS ASSOCIATED WITH DATA EEPROM

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on Power-on Reset	Value on all other RESETS
08h	EEDATA	EEPROM Data Register								xxxx xxxx	uuuu uuuu
09h	EEADR	EEPROM Address Register								xxxx xxxx	uuuu uuuu
88h	EECON1	—	—	—	EEIF	WRERR	WREN	WR	RD	---0 x000	---0 q000
89h	EECON2	EEPROM Control Register 2								---- ----	---- ----

Legend: x = unknown, u = unchanged, — = unimplemented, read as '0', q = value depends upon condition.

Shaded cells are not used by data EEPROM.

## 4.0 I/O PORTS

Some pins for these I/O ports are multiplexed with an alternate function for the peripheral features on the device. In general, when a peripheral is enabled, that pin may not be used as a general purpose I/O pin.

Additional information on I/O ports may be found in the PICmicro™ Mid-Range Reference Manual (DS33023).

### 4.1 PORTA and TRISA Registers

PORTA is a 5-bit wide, bi-directional port. The corresponding data direction register is TRISA. Setting a TRISA bit (= 1) will make the corresponding PORTA pin an input (i.e., put the corresponding output driver in a Hi-Impedance mode). Clearing a TRISA bit (= 0) will make the corresponding PORTA pin an output (i.e., put the contents of the output latch on the selected pin).

**Note:** On a Power-on Reset, these pins are configured as inputs and read as '0'.

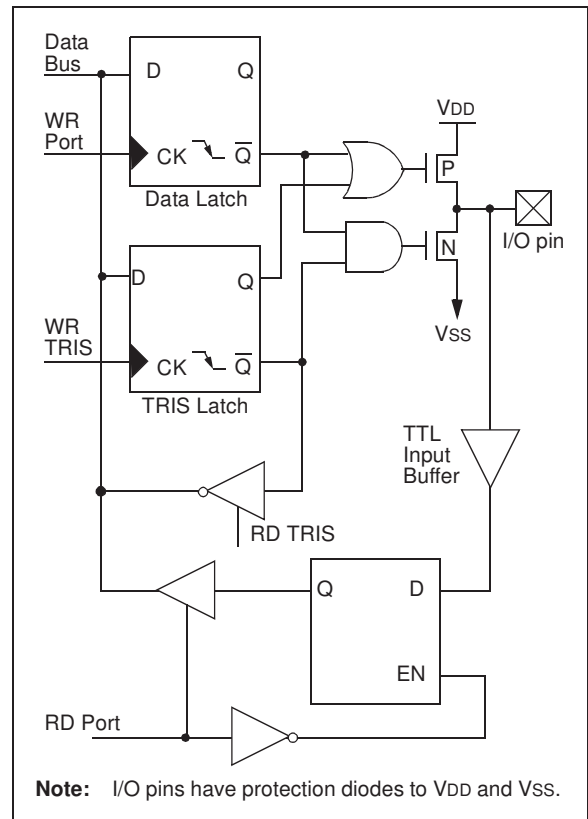
Reading the PORTA register reads the status of the pins, whereas writing to it will write to the port latch. All write operations are read-modify-write operations. Therefore, a write to a port implies that the port pins are read. This value is modified and then written to the port data latch.

Pin RA4 is multiplexed with the Timer0 module clock input to become the RA4/T0CKI pin. The RA4/T0CKI pin is a Schmitt Trigger input and an open drain output. All other RA port pins have TTL input levels and full CMOS output drivers.

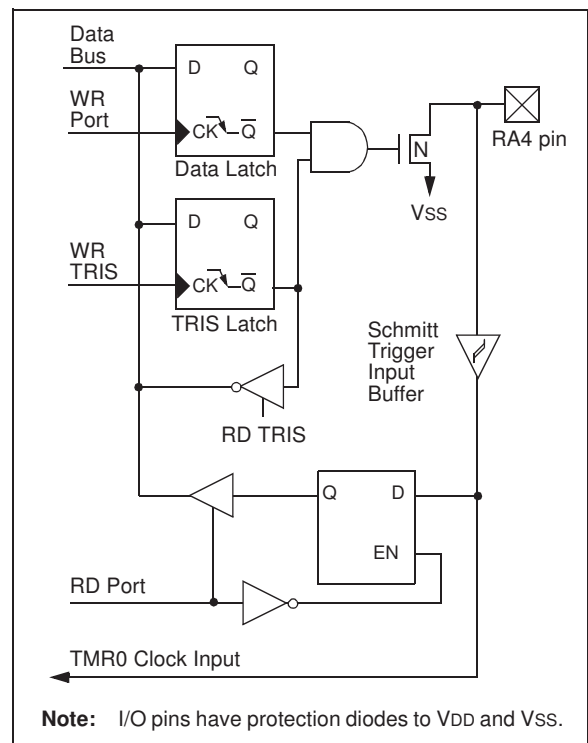
#### EXAMPLE 4-1: INITIALIZING PORTA

```
BCF    STATUS, RP0 ;
CLRF   PORTA       ; Initialize PORTA by
                   ; clearing output
                   ; data latches
BSF    STATUS, RP0 ; Select Bank 1
MOVLW  0x0F        ; Value used to
                   ; initialize data
                   ; direction
MOVWF  TRISA        ; Set RA<3:0> as inputs
                   ; RA4 as output
                   ; TRISA<7:5> are always
                   ; read as '0'.
```

**FIGURE 4-1: BLOCK DIAGRAM OF PINS RA3:RA0**



**FIGURE 4-2: BLOCK DIAGRAM OF PIN RA4**



# PIC16F84A

**TABLE 4-1: PORTA FUNCTIONS**

Name	Bit0	Buffer Type	Function
RA0	bit0	TTL	Input/output
RA1	bit1	TTL	Input/output
RA2	bit2	TTL	Input/output
RA3	bit3	TTL	Input/output
RA4/T0CKI	bit4	ST	Input/output or external clock input for TMR0. Output is open drain type.

Legend: TTL = TTL input, ST = Schmitt Trigger input

**TABLE 4-2: SUMMARY OF REGISTERS ASSOCIATED WITH PORTA**

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on Power-on Reset	Value on all other RESETS
05h	PORTA	—	—	—	RA4/T0CKI	RA3	RA2	RA1	RA0	---x xxxx	---u uuuu
85h	TRISA	—	—	—	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	---1 1111	---1 1111

Legend: x = unknown, u = unchanged, — = unimplemented, read as '0'. Shaded cells are unimplemented, read as '0'.

## 4.2 PORTB and TRISB Registers

PORTB is an 8-bit wide, bi-directional port. The corresponding data direction register is TRISB. Setting a TRISB bit (= 1) will make the corresponding PORTB pin an input (i.e., put the corresponding output driver in a Hi-Impedance mode). Clearing a TRISB bit (= 0) will make the corresponding PORTB pin an output (i.e., put the contents of the output latch on the selected pin).

### EXAMPLE 4-2: INITIALIZING PORTB

```
BCF    STATUS, RP0 ;
CLRF   PORTB      ; Initialize PORTB by
                  ; clearing output
                  ; data latches
BSF    STATUS, RP0 ; Select Bank 1
MOVLW  0xCF       ; Value used to
                  ; initialize data
                  ; direction
MOVWF  TRISB      ; Set RB<3:0> as inputs
                  ; RB<5:4> as outputs
                  ; RB<7:6> as inputs
```

Each of the PORTB pins has a weak internal pull-up. A single control bit can turn on all the pull-ups. This is performed by clearing bit RBPU (OPTION<7>). The weak pull-up is automatically turned off when the port pin is configured as an output. The pull-ups are disabled on a Power-on Reset.

Four of PORTB's pins, RB7:RB4, have an interrupt-on-change feature. Only pins configured as inputs can cause this interrupt to occur (i.e., any RB7:RB4 pin configured as an output is excluded from the interrupt-on-change comparison). The input pins (of RB7:RB4) are compared with the old value latched on the last read of PORTB. The "mismatch" outputs of RB7:RB4 are OR'ed together to generate the RB Port Change Interrupt with flag bit RBIF (INTCON<0>).

This interrupt can wake the device from SLEEP. The user, in the Interrupt Service Routine, can clear the interrupt in the following manner:

- Any read or write of PORTB. This will end the mismatch condition.
- Clear flag bit RBIF.

A mismatch condition will continue to set flag bit RBIF. Reading PORTB will end the mismatch condition and allow flag bit RBIF to be cleared.

The interrupt-on-change feature is recommended for wake-up on key depression operation and operations where PORTB is only used for the interrupt-on-change feature. Polling of PORTB is not recommended while using the interrupt-on-change feature.

FIGURE 4-3: BLOCK DIAGRAM OF PINS RB7:RB4

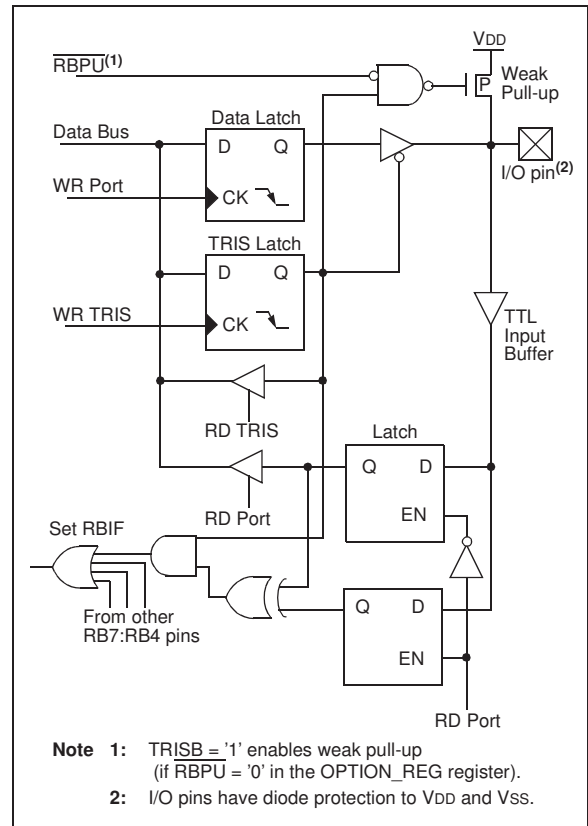
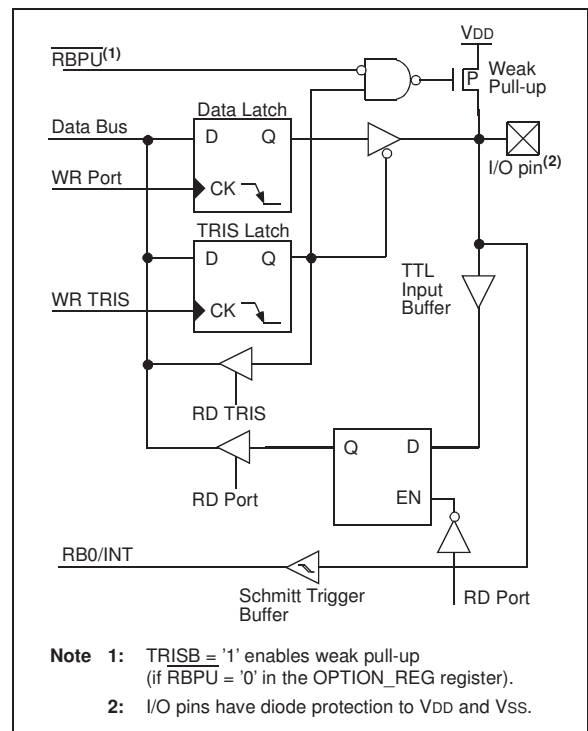


FIGURE 4-4: BLOCK DIAGRAM OF PINS RB3:RB0



# PIC16F84A

**TABLE 4-3: PORTB FUNCTIONS**

Name	Bit	Buffer Type	I/O Consistency Function
RB0/INT	bit0	TTL/ST <sup>(1)</sup>	Input/output pin or external interrupt input. Internal software programmable weak pull-up.
RB1	bit1	TTL	Input/output pin. Internal software programmable weak pull-up.
RB2	bit2	TTL	Input/output pin. Internal software programmable weak pull-up.
RB3	bit3	TTL	Input/output pin. Internal software programmable weak pull-up.
RB4	bit4	TTL	Input/output pin (with interrupt-on-change). Internal software programmable weak pull-up.
RB5	bit5	TTL	Input/output pin (with interrupt-on-change). Internal software programmable weak pull-up.
RB6	bit6	TTL/ST <sup>(2)</sup>	Input/output pin (with interrupt-on-change). Internal software programmable weak pull-up. Serial programming clock.
RB7	bit7	TTL/ST <sup>(2)</sup>	Input/output pin (with interrupt-on-change). Internal software programmable weak pull-up. Serial programming data.

Legend: TTL = TTL input, ST = Schmitt Trigger.

**Note 1:** This buffer is a Schmitt Trigger input when configured as the external interrupt.

**2:** This buffer is a Schmitt Trigger input when used in Serial Programming mode.

**TABLE 4-4: SUMMARY OF REGISTERS ASSOCIATED WITH PORTB**

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on Power-on Reset	Value on all other RESETS
06h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0/INT	xxxx xxxx	uuuu uuuu
86h	TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	1111 1111
81h	OPTION_REG	RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
0Bh,8Bh	INTCON	GIE	EEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000u

Legend: x = unknown, u = unchanged. Shaded cells are not used by PORTB.



## 5.0 TIMER0 MODULE

The Timer0 module timer/counter has the following features:

- 8-bit timer/counter
- Readable and writable
- Internal or external clock select
- Edge select for external clock
- 8-bit software programmable prescaler
- Interrupt-on-overflow from FFh to 00h

Figure 5-1 is a simplified block diagram of the Timer0 module.

Additional information on timer modules is available in the PICmicro™ Mid-Range Reference Manual (DS33023).

### 5.1 Timer0 Operation

Timer0 can operate as a timer or as a counter.

Timer mode is selected by clearing bit T0CS (OPTION\_REG<5>). In Timer mode, the Timer0 module will increment every instruction cycle (without prescaler). If the TMR0 register is written, the increment is inhibited for the following two instruction cycles. The user can work around this by writing an adjusted value to the TMR0 register.

Counter mode is selected by setting bit T0CS (OPTION\_REG<5>). In Counter mode, Timer0 will increment, either on every rising or falling edge of pin RA4/T0CKI. The incrementing edge is determined by the Timer0 Source Edge Select bit, T0SE (OPTION\_REG<4>). Clearing bit T0SE selects the rising edge. Restrictions on the external clock input are discussed below.

When an external clock input is used for Timer0, it must meet certain requirements. The requirements ensure the external clock can be synchronized with the internal phase clock (TOSC). Also, there is a delay in the actual incrementing of Timer0 after synchronization.

Additional information on external clock requirements is available in the PICmicro™ Mid-Range Reference Manual, (DS33023).

### 5.2 Prescaler

An 8-bit counter is available as a prescaler for the Timer0 module, or as a postscale for the Watchdog Timer, respectively (Figure 5-2). For simplicity, this counter is being referred to as “prescaler” throughout this data sheet. Note that there is only one prescaler available which is mutually exclusively shared between the Timer0 module and the Watchdog Timer. Thus, a prescaler assignment for the Timer0 module means that there is no prescaler for the Watchdog Timer, and vice-versa.

The prescaler is not readable or writable.

The PSA and PS2:PS0 bits (OPTION\_REG<3:0>) determine the prescaler assignment and prescale ratio.

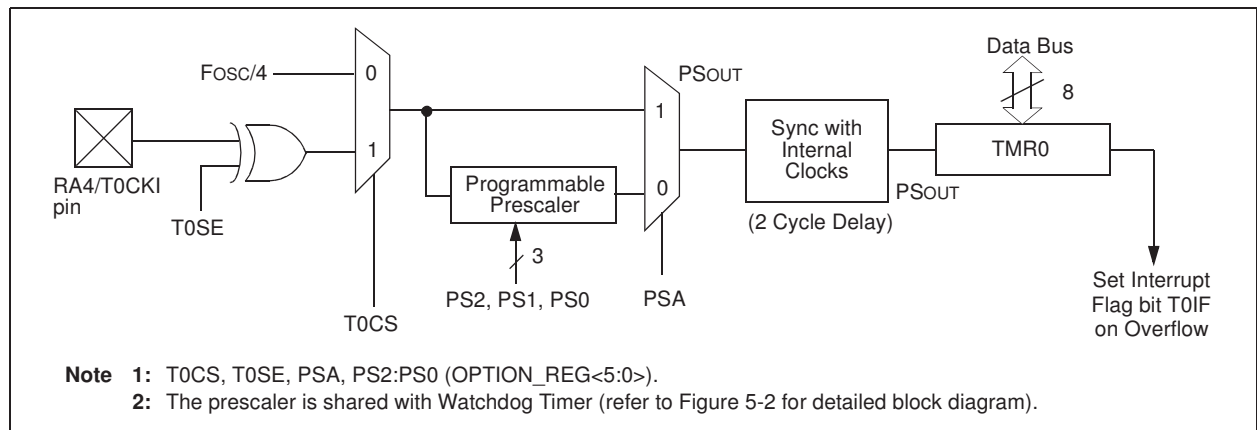
Clearing bit PSA will assign the prescaler to the Timer0 module. When the prescaler is assigned to the Timer0 module, prescale values of 1:2, 1:4, ..., 1:256 are selectable.

Setting bit PSA will assign the prescaler to the Watchdog Timer (WDT). When the prescaler is assigned to the WDT, prescale values of 1:1, 1:2, ..., 1:128 are selectable.

When assigned to the Timer0 module, all instructions writing to the TMR0 register (e.g., CLRF 1, MOVWF 1, BSF 1, etc.) will clear the prescaler. When assigned to WDT, a CLRWDT instruction will clear the prescaler along with the WDT.

**Note:** Writing to TMR0 when the prescaler is assigned to Timer0 will clear the prescaler count, but will not change the prescaler assignment.

**FIGURE 5-1: TIMER0 BLOCK DIAGRAM**



# PIC16F84A

## 5.2.1 SWITCHING PRESCALER ASSIGNMENT

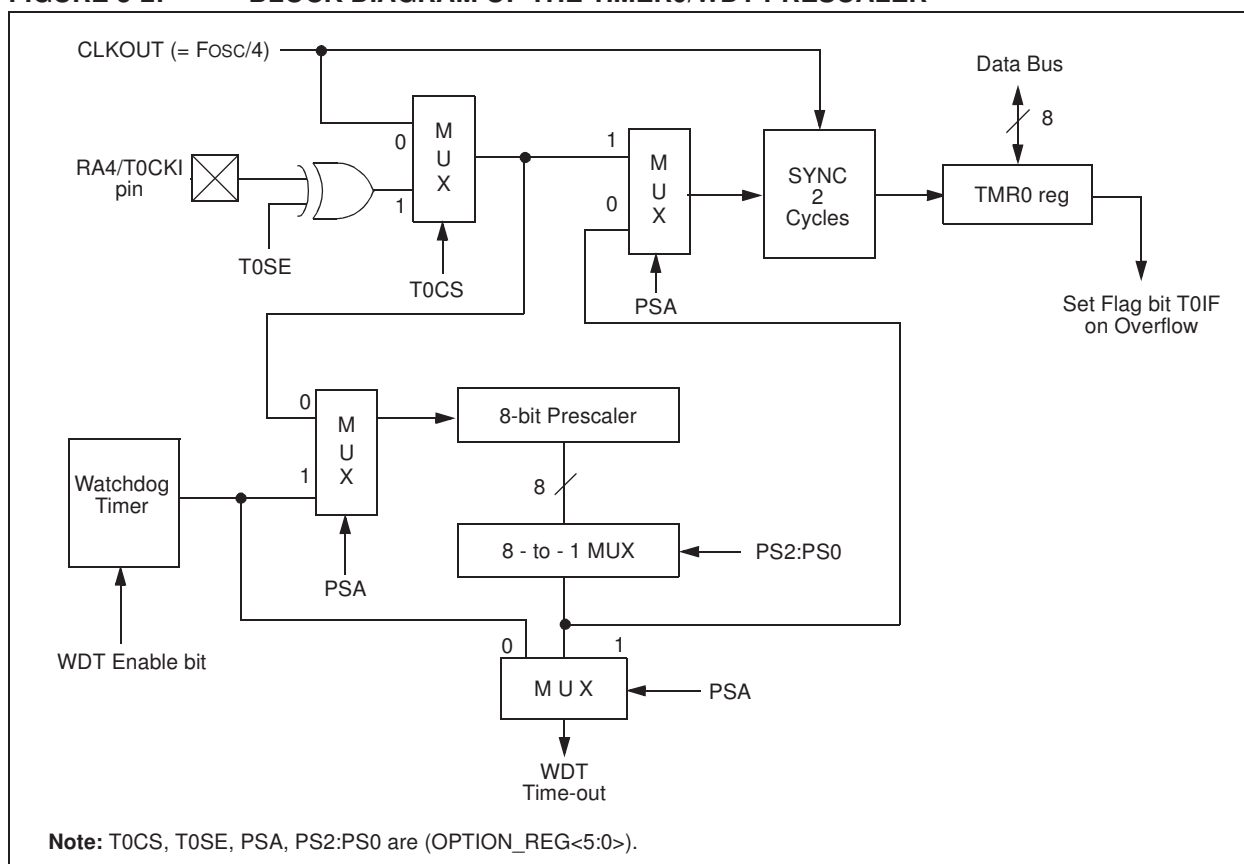
The prescaler assignment is fully under software control (i.e., it can be changed “on the fly” during program execution).

**Note:** To avoid an unintended device RESET, a specific instruction sequence (shown in the PICmicro™ Mid-Range Reference Manual, DS33023) must be executed when changing the prescaler assignment from Timer0 to the WDT. This sequence must be followed even if the WDT is disabled.

## 5.3 Timer0 Interrupt

The TMR0 interrupt is generated when the TMR0 register overflows from FFh to 00h. This overflow sets bit T0IF (INTCON<2>). The interrupt can be masked by clearing bit T0IE (INTCON<5>). Bit T0IF must be cleared in software by the Timer0 module Interrupt Service Routine before re-enabling this interrupt. The TMR0 interrupt cannot awaken the processor from SLEEP since the timer is shut-off during SLEEP.

**FIGURE 5-2: BLOCK DIAGRAM OF THE TIMER0/WDT PRESCALER**



**TABLE 5-1: REGISTERS ASSOCIATED WITH TIMER0**

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR, BOR	Value on all other RESETS
01h	TMR0	Timer0 Module Register								xxxx xxxx	uuuu uuuu
0Bh,8Bh	INTCON	GIE	EEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000u
81h	OPTION_REG	RBP	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
85h	TRISA	—	—	—	PORTA Data Direction Register					---1 1111	---1 1111

Legend: x = unknown, u = unchanged, — = unimplemented locations read as '0'. Shaded cells are not used by Timer0.

## 6.0 SPECIAL FEATURES OF THE CPU

What sets a microcontroller apart from other processors are special circuits to deal with the needs of real time applications. The PIC16F84A has a host of such features intended to maximize system reliability, minimize cost through elimination of external components, provide power saving operating modes and offer code protection. These features are:

- OSC Selection
- RESET
  - Power-on Reset (POR)
  - Power-up Timer (PWRT)
  - Oscillator Start-up Timer (OST)
- Interrupts
- Watchdog Timer (WDT)
- SLEEP
- Code Protection
- ID Locations
- In-Circuit Serial Programming™ (ICSP™)

The PIC16F84A has a Watchdog Timer which can be shut-off only through configuration bits. It runs off its own RC oscillator for added reliability. There are two timers that offer necessary delays on power-up. One is the Oscillator Start-up Timer (OST), intended to keep

the chip in RESET until the crystal oscillator is stable. The other is the Power-up Timer (PWRT), which provides a fixed delay of 72 ms (nominal) on power-up only. This design keeps the device in RESET while the power supply stabilizes. With these two timers on-chip, most applications need no external RESET circuitry.

SLEEP mode offers a very low current power-down mode. The user can wake-up from SLEEP through external RESET, Watchdog Timer Time-out or through an interrupt. Several oscillator options are provided to allow the part to fit the application. The RC oscillator option saves system cost while the LP crystal option saves power. A set of configuration bits are used to select the various options.

Additional information on special features is available in the PICmicro™ Mid-Range Reference Manual (DS33023).

### 6.1 Configuration Bits

The configuration bits can be programmed (read as '0'), or left unprogrammed (read as '1'), to select various device configurations. These bits are mapped in program memory location 2007h.

Address 2007h is beyond the user program memory space and it belongs to the special test/configuration memory space (2000h - 3FFFh). This space can only be accessed during programming.

#### REGISTER 6-1: PIC16F84A CONFIGURATION WORD

R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u	R/P-u
CP	CP	CP	CP	CP	CP	CP	CP	CP	CP	PWRT $\overline{\text{E}}$	WDTE	FOSC1	FOSC0	
bit13										bit0				

- bit 13-4      **CP:** Code Protection bit  
                  1 = Code protection disabled  
                  0 = All program memory is code protected
- bit 3          **PWRT $\overline{\text{E}}$ :** Power-up Timer Enable bit  
                  1 = Power-up Timer is disabled  
                  0 = Power-up Timer is enabled
- bit 2          **WDTE:** Watchdog Timer Enable bit  
                  1 = WDT enabled  
                  0 = WDT disabled
- bit 1-0       **FOSC1:FOSC0:** Oscillator Selection bits  
                  11 = RC oscillator  
                  10 = HS oscillator  
                  01 = XT oscillator  
                  00 = LP oscillator

# PIC16F84A

## 6.2 Oscillator Configurations

### 6.2.1 OSCILLATOR TYPES

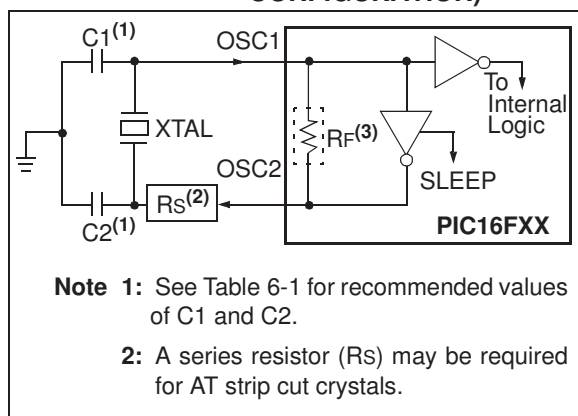
The PIC16F84A can be operated in four different oscillator modes. The user can program two configuration bits (FOSC1 and FOSC0) to select one of these four modes:

- LP Low Power Crystal
- XT Crystal/Resonator
- HS High Speed Crystal/Resonator
- RC Resistor/Capacitor

### 6.2.2 CRYSTAL OSCILLATOR/CERAMIC RESONATORS

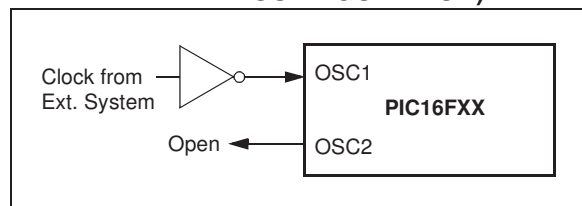
In XT, LP, or HS modes, a crystal or ceramic resonator is connected to the OSC1/CLKIN and OSC2/CLKOUT pins to establish oscillation (Figure 6-1).

**FIGURE 6-1: CRYSTAL/CERAMIC RESONATOR OPERATION (HS, XT OR LP OSC CONFIGURATION)**



The PIC16F84A oscillator design requires the use of a parallel cut crystal. Use of a series cut crystal may give a frequency out of the crystal manufacturers specifications. When in XT, LP, or HS modes, the device can have an external clock source to drive the OSC1/CLKIN pin (Figure 6-2).

**FIGURE 6-2: EXTERNAL CLOCK INPUT OPERATION (HS, XT OR LP OSC CONFIGURATION)**



**TABLE 6-1: CAPACITOR SELECTION FOR CERAMIC RESONATORS**

Ranges Tested:			
Mode	Freq	OSC1/C1	OSC2/C2
XT	455 kHz	47 - 100 pF	47 - 100 pF
	2.0 MHz	15 - 33 pF	15 - 33 pF
	4.0 MHz	15 - 33 pF	15 - 33 pF
HS	8.0 MHz	15 - 33 pF	15 - 33 pF
	10.0 MHz	15 - 33 pF	15 - 33 pF

**Note:** Recommended values of C1 and C2 are identical to the ranges tested in this table. Higher capacitance increases the stability of the oscillator, but also increases the start-up time. These values are for design guidance only. Since each resonator has its own characteristics, the user should consult the resonator manufacturer for the appropriate values of external components.

**Note:** When using resonators with frequencies above 3.5 MHz, the use of HS mode rather than XT mode, is recommended. HS mode may be used at any VDD for which the controller is rated.

**TABLE 6-2: CAPACITOR SELECTION FOR CRYSTAL OSCILLATOR**

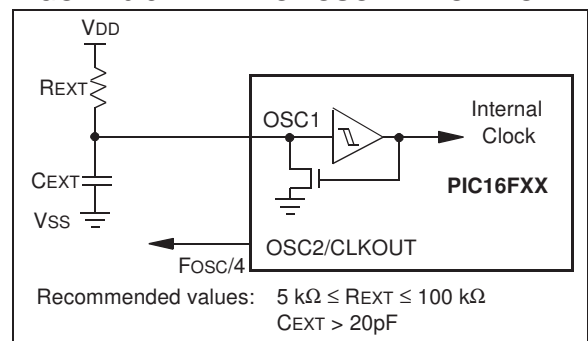
Mode	Freq	OSC1/C1	OSC2/C2
LP	32 kHz	68 - 100 pF	68 - 100 pF
	200 kHz	15 - 33 pF	15 - 33 pF
XT	100 kHz	100 - 150 pF	100 - 150 pF
	2 MHz	15 - 33 pF	15 - 33 pF
	4 MHz	15 - 33 pF	15 - 33 pF
HS	4 MHz	15 - 33 pF	15 - 33 pF
	20 MHz	15 - 33 pF	15 - 33 pF

**Note:** Higher capacitance increases the stability of the oscillator, but also increases the start-up time. These values are for design guidance only. Rs may be required in HS mode, as well as XT mode, to avoid over-driving crystals with low drive level specification. Since each crystal has its own characteristics, the user should consult the crystal manufacturer for appropriate values of external components. For  $V_{DD} > 4.5V$ ,  $C1 = C2 \approx 30 \text{ pF}$  is recommended.

## 6.2.3 RC OSCILLATOR

For timing insensitive applications, the RC device option offers additional cost savings. The RC oscillator frequency is a function of the supply voltage, the resistor ( $R_{EXT}$ ) values, capacitor ( $C_{EXT}$ ) values, and the operating temperature. In addition to this, the oscillator frequency will vary from unit to unit due to normal process parameter variation. Furthermore, the difference in lead frame capacitance between package types also affects the oscillation frequency, especially for low  $C_{EXT}$  values. The user needs to take into account variation, due to tolerance of the external R and C components. Figure 6-3 shows how an R/C combination is connected to the PIC16F84A.

**FIGURE 6-3: RC OSCILLATOR MODE**



# PIC16F84A

## 6.3 RESET

The PIC16F84A differentiates between various kinds of RESET:

- Power-on Reset (POR)
- $\overline{\text{MCLR}}$  during normal operation
- $\overline{\text{MCLR}}$  during SLEEP
- WDT Reset (during normal operation)
- WDT Wake-up (during SLEEP)

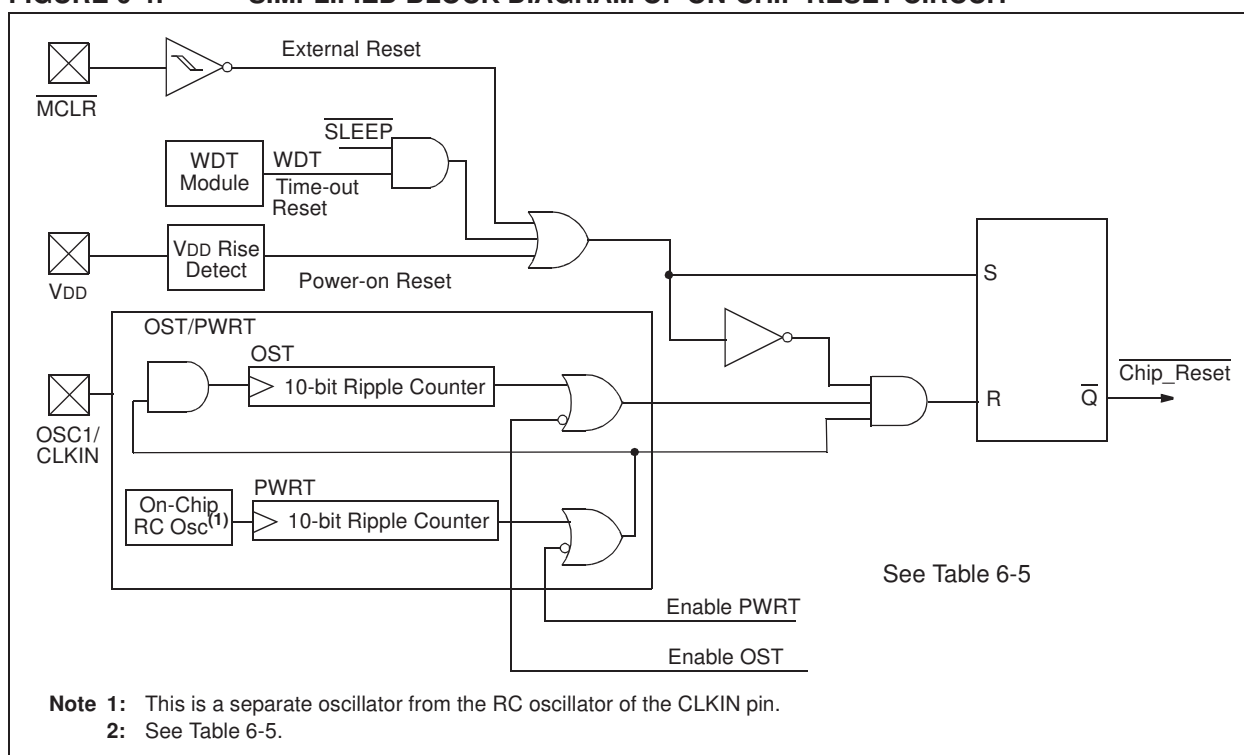
Figure 6-4 shows a simplified block diagram of the On-Chip RESET Circuit. The  $\overline{\text{MCLR}}$  Reset path has a noise filter to ignore small pulses. The electrical specifications state the pulse width requirements for the  $\overline{\text{MCLR}}$  pin.

Some registers are not affected in any RESET condition; their status is unknown on a POR and unchanged in any other RESET. Most other registers are reset to a "RESET state" on POR,  $\overline{\text{MCLR}}$  or WDT Reset during normal operation and on  $\overline{\text{MCLR}}$  during SLEEP. They are not affected by a WDT Reset during SLEEP, since this RESET is viewed as the resumption of normal operation.

Table 6-3 gives a description of RESET conditions for the program counter (PC) and the STATUS register. Table 6-4 gives a full description of RESET states for all registers.

The  $\overline{\text{TO}}$  and  $\overline{\text{PD}}$  bits are set or cleared differently in different RESET situations (Section 6.7). These bits are used in software to determine the nature of the RESET.

**FIGURE 6-4: SIMPLIFIED BLOCK DIAGRAM OF ON-CHIP RESET CIRCUIT**



**TABLE 6-3: RESET CONDITION FOR PROGRAM COUNTER AND THE STATUS REGISTER**

Condition	Program Counter	STATUS Register
Power-on Reset	000h	0001 1xxx
$\overline{\text{MCLR}}$ during normal operation	000h	000u uuuu
$\overline{\text{MCLR}}$ during SLEEP	000h	0001 0uuu
WDT Reset (during normal operation)	000h	0000 1uuu
WDT Wake-up	PC + 1	uuu0 0uuu
Interrupt wake-up from SLEEP	PC + 1 <sup>(1)</sup>	uuu1 0uuu

Legend: u = unchanged, x = unknown

**Note 1:** When the wake-up is due to an interrupt and the GIE bit is set, the PC is loaded with the interrupt vector (0004h).

**TABLE 6-4: RESET CONDITIONS FOR ALL REGISTERS**

Register	Address	Power-on Reset	MCLR during: – normal operation – SLEEP WDT Reset during normal operation	Wake-up from SLEEP: – through interrupt – through WDT Time-out
W	—	xxxx xxxx	uuuu uuuu	uuuu uuuu
INDF	00h	---- ----	---- ----	---- ----
TMR0	01h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCL	02h	0000 0000	0000 0000	PC + 1 <sup>(2)</sup>
STATUS	03h	0001 1xxx	000q quuu <sup>(3)</sup>	uuuq quuu <sup>(3)</sup>
FSR	04h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PORTA <sup>(4)</sup>	05h	---x xxxx	---u uuuu	---u uuuu
PORTB <sup>(5)</sup>	06h	xxxx xxxx	uuuu uuuu	uuuu uuuu
EEDATA	08h	xxxx xxxx	uuuu uuuu	uuuu uuuu
EEADR	09h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCLATH	0Ah	---0 0000	---0 0000	---u uuuu
INTCON	0Bh	0000 000x	0000 000u	uuuu uuuu <sup>(1)</sup>
INDF	80h	---- ----	---- ----	---- ----
OPTION_REG	81h	1111 1111	1111 1111	uuuu uuuu
PCL	82h	0000 0000	0000 0000	PC + 1 <sup>(2)</sup>
STATUS	83h	0001 1xxx	000q quuu <sup>(3)</sup>	uuuq quuu <sup>(3)</sup>
FSR	84h	xxxx xxxx	uuuu uuuu	uuuu uuuu
TRISA	85h	---1 1111	---1 1111	---u uuuu
TRISB	86h	1111 1111	1111 1111	uuuu uuuu
EECON1	88h	---0 x000	---0 q000	---0 uuuu
EECON2	89h	---- ----	---- ----	---- ----
PCLATH	8Ah	---0 0000	---0 0000	---u uuuu
INTCON	8Bh	0000 000x	0000 000u	uuuu uuuu <sup>(1)</sup>

Legend: u = unchanged, x = unknown, – = unimplemented bit, read as '0', q = value depends on condition

**Note 1:** One or more bits in INTCON will be affected (to cause wake-up).

**2:** When the wake-up is due to an interrupt and the GIE bit is set, the PC is loaded with the interrupt vector (0004h).

**3:** Table 6-3 lists the RESET value for each specific condition.

**4:** On any device RESET, these pins are configured as inputs.

**5:** This is the value that will be in the port output latch.

# PIC16F84A

## 6.4 Power-on Reset (POR)

A Power-on Reset pulse is generated on-chip when VDD rise is detected (in the range of 1.2V - 1.7V). To take advantage of the POR, just tie the  $\overline{\text{MCLR}}$  pin directly (or through a resistor) to VDD. This will eliminate external RC components usually needed to create Power-on Reset. A minimum rise time for VDD must be met for this to operate properly. See Electrical Specifications for details.

When the device starts normal operation (exits the RESET condition), device operating parameters (voltage, frequency, temperature, etc.) must be met to ensure operation. If these conditions are not met, the device must be held in RESET until the operating conditions are met.

For additional information, refer to Application Note AN607, "Power-up Trouble Shooting."

The POR circuit does not produce an internal RESET when VDD declines.

## 6.5 Power-up Timer (PWRT)

The Power-up Timer (PWRT) provides a fixed 72 ms nominal time-out (TPWRT) from POR (Figures 6-6 through 6-9). The Power-up Timer operates on an internal RC oscillator. The chip is kept in RESET as long as the PWRT is active. The PWRT delay allows the VDD to rise to an acceptable level (possible exception shown in Figure 6-9).

A configuration bit,  $\overline{\text{PWRTS}}$ , can enable/disable the PWRT. See Register 6-1 for the operation of the  $\overline{\text{PWRTS}}$  bit for a particular device.

The power-up time delay TPWRT will vary from chip to chip due to VDD, temperature, and process variation. See DC parameters for details.

## 6.6 Oscillator Start-up Timer (OST)

The Oscillator Start-up Timer (OST) provides a 1024 oscillator cycle delay (from OSC1 input) after the PWRT delay ends (Figure 6-6, Figure 6-7, Figure 6-8 and Figure 6-9). This ensures the crystal oscillator or resonator has started and stabilized.

The OST time-out (TOST) is invoked only for XT, LP and HS modes and only on Power-on Reset or wake-up from SLEEP.

When VDD rises very slowly, it is possible that the TPWRT time-out and TOST time-out will expire before VDD has reached its final value. In this case (Figure 6-9), an external Power-on Reset circuit may be necessary (Figure 6-5).

**FIGURE 6-5: EXTERNAL POWER-ON RESET CIRCUIT (FOR SLOW VDD POWER-UP)**

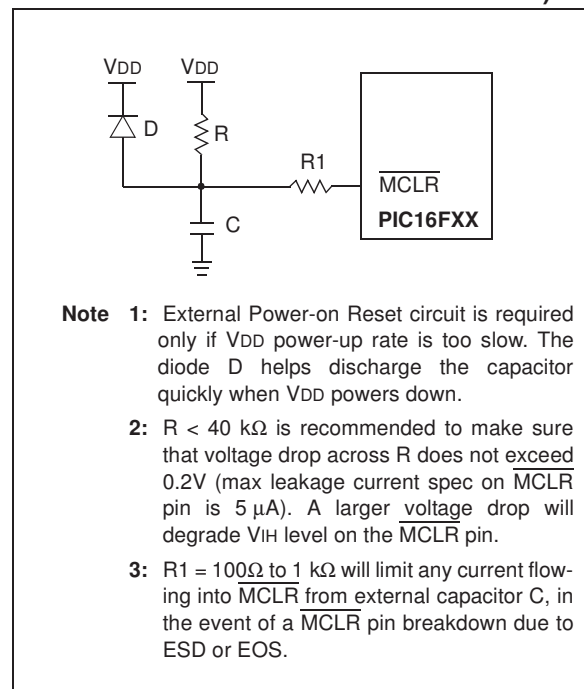




FIGURE 6-6: TIME-OUT SEQUENCE ON POWER-UP ( $\overline{\text{MCLR}}$  NOT TIED TO  $V_{\text{DD}}$ ): CASE 1

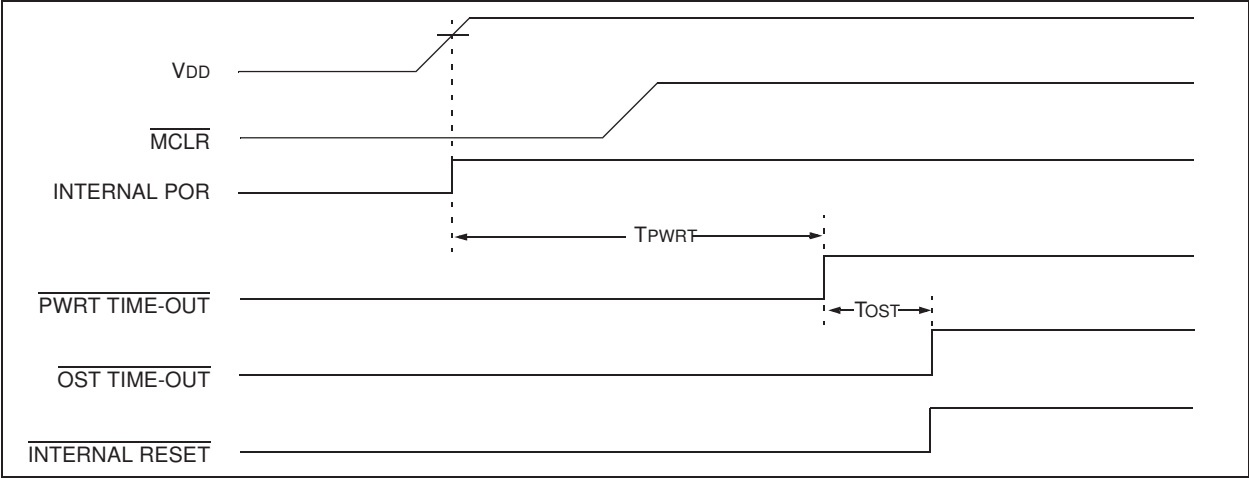


FIGURE 6-7: TIME-OUT SEQUENCE ON POWER-UP ( $\overline{\text{MCLR}}$  NOT TIED TO  $V_{\text{DD}}$ ): CASE 2

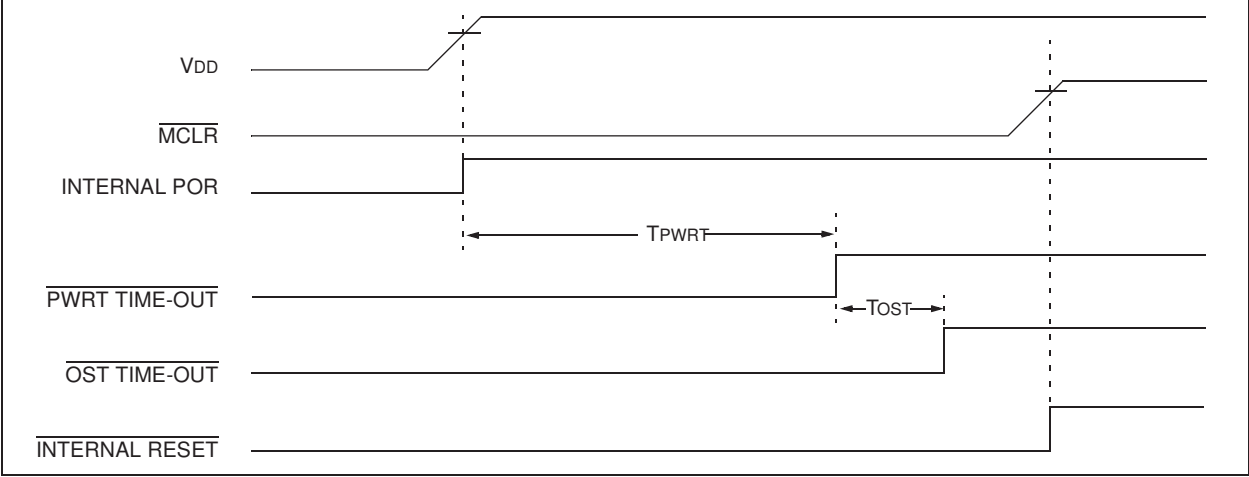
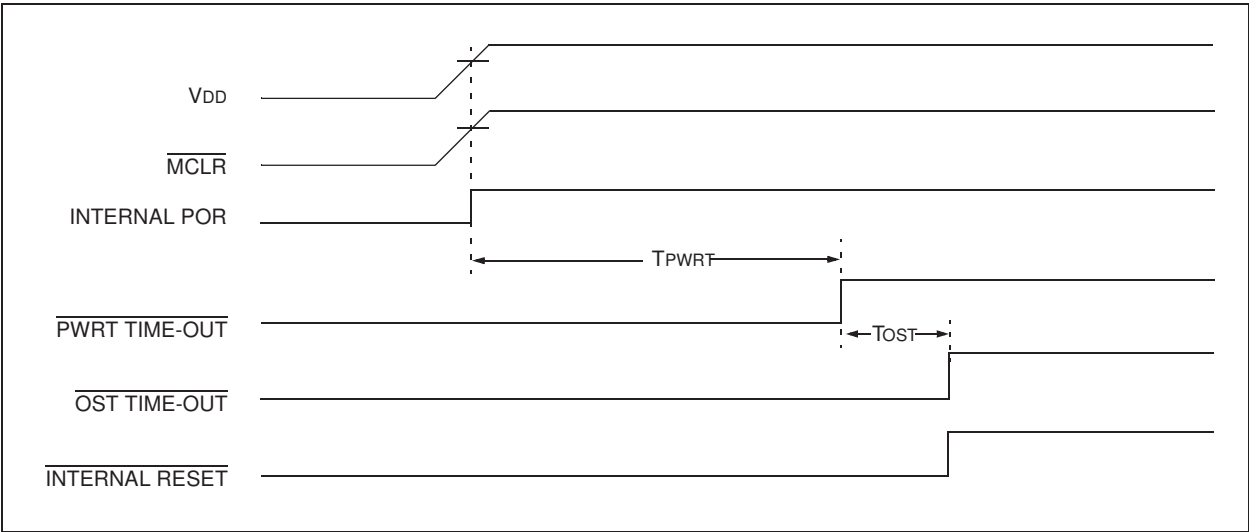
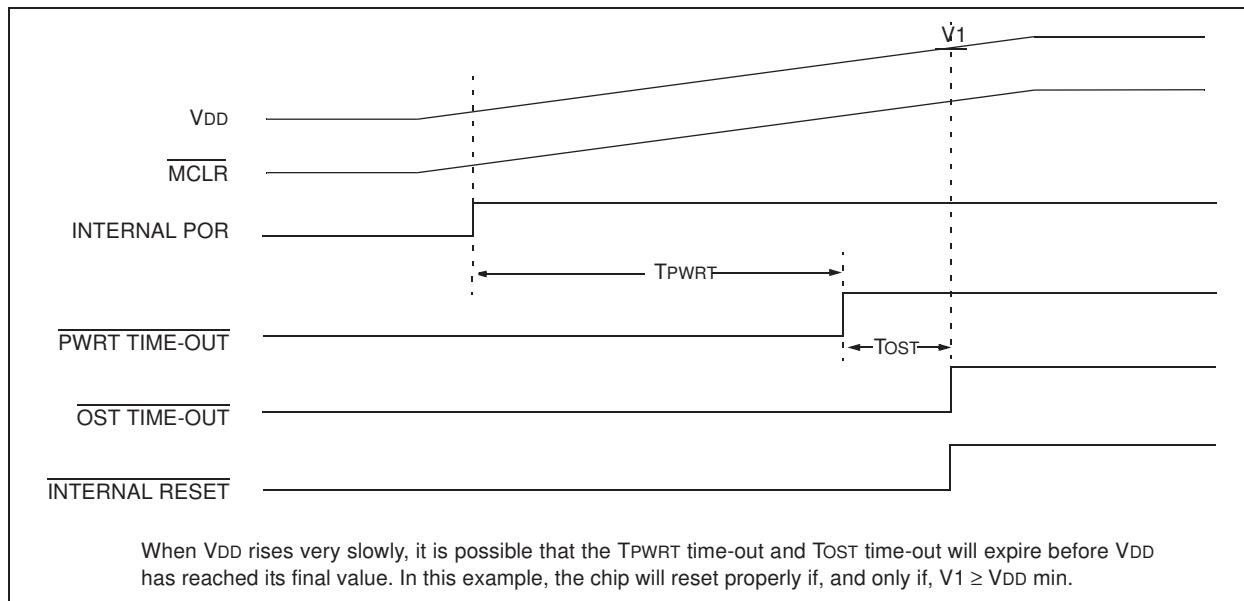


FIGURE 6-8: TIME-OUT SEQUENCE ON POWER-UP ( $\overline{\text{MCLR}}$  TIED TO  $V_{\text{DD}}$ ): FAST  $V_{\text{DD}}$  RISE TIME



# PIC16F84A

**FIGURE 6-9: TIME-OUT SEQUENCE ON POWER-UP ( $\overline{\text{MCLR}}$  TIED TO  $\text{V}_{\text{DD}}$ ): SLOW  $\text{V}_{\text{DD}}$  RISE TIME**



## 6.7 Time-out Sequence and Power-down Status Bits ( $\overline{\text{TO}}/\overline{\text{PD}}$ )

On power-up (Figures 6-6 through 6-9), the time-out sequence is as follows:

1.  $\text{PWRT}$  time-out is invoked after a  $\text{POR}$  has expired.
2. Then, the  $\text{OST}$  is activated.

The total time-out will vary based on oscillator configuration and  $\text{PWRT}$  configuration bit status. For example, in  $\text{RC}$  mode with the  $\text{PWRT}$  disabled, there will be no time-out at all.

**TABLE 6-5: TIME-OUT IN VARIOUS SITUATIONS**

Oscillator Configuration	Power-up		Wake-up from SLEEP
	PWRT Enabled	PWRT Disabled	
XT, HS, LP	72 ms + $1024\text{T}_{\text{OSC}}$	$1024\text{T}_{\text{OSC}}$	$1024\text{T}_{\text{OSC}}$
RC	72 ms	—	—

Since the time-outs occur from the  $\text{POR}$  pulse, if  $\overline{\text{MCLR}}$  is kept low long enough, the time-outs will expire. Then bringing  $\overline{\text{MCLR}}$  high, execution will begin immediately (Figure 6-6). This is useful for testing purposes or to synchronize more than one PIC16F84A device when operating in parallel.

Table 6-6 shows the significance of the  $\overline{\text{TO}}$  and  $\overline{\text{PD}}$  bits. Table 6-3 lists the  $\text{RESET}$  conditions for some special registers, while Table 6-4 lists the  $\text{RESET}$  conditions for all the registers.

**TABLE 6-6: STATUS BITS AND THEIR SIGNIFICANCE**

$\overline{\text{TO}}$	$\overline{\text{PD}}$	Condition
1	1	Power-on Reset
0	x	Illegal, $\overline{\text{TO}}$ is set on $\overline{\text{POR}}$
x	0	Illegal, $\overline{\text{PD}}$ is set on $\overline{\text{POR}}$
0	1	WDT Reset (during normal operation)
0	0	WDT Wake-up
1	1	$\overline{\text{MCLR}}$ during normal operation
1	0	$\overline{\text{MCLR}}$ during SLEEP or interrupt wake-up from SLEEP

## 6.8 Interrupts

The PIC16F84A has 4 sources of interrupt:

- External interrupt RB0/INT pin
- TMR0 overflow interrupt
- PORTB change interrupts (pins RB7:RB4)
- Data EEPROM write complete interrupt

The interrupt control register (INTCON) records individual interrupt requests in flag bits. It also contains the individual and global interrupt enable bits.

The global interrupt enable bit, GIE (INTCON<7>), enables (if set) all unmasked interrupts or disables (if cleared) all interrupts. Individual interrupts can be disabled through their corresponding enable bits in INTCON register. Bit GIE is cleared on RESET.

The “return from interrupt” instruction, `RETFIE`, exits interrupt routine as well as sets the GIE bit, which re-enables interrupts.

The RB0/INT pin interrupt, the RB port change interrupt and the TMR0 overflow interrupt flags are contained in the INTCON register.

When an interrupt is responded to, the GIE bit is cleared to disable any further interrupt, the return address is pushed onto the stack and the PC is loaded with 0004h. For external interrupt events, such as the RB0/INT pin or PORTB change interrupt, the interrupt latency will be three to four instruction cycles. The exact latency depends when the interrupt event occurs. The latency is the same for both one and two cycle instructions. Once in the Interrupt Service Routine, the source(s) of the interrupt can be determined by polling the interrupt flag bits. The interrupt flag bit(s) must be cleared in software before re-enabling interrupts to avoid infinite interrupt requests.

**Note:** Individual interrupt flag bits are set regardless of the status of their corresponding mask bit or the GIE bit.

### 6.8.1 INT INTERRUPT

External interrupt on RB0/INT pin is edge triggered: either rising if INTEDG bit (OPTION\_REG<6>) is set, or falling if INTEDG bit is clear. When a valid edge appears on the RB0/INT pin, the INTF bit (INTCON<1>) is set. This interrupt can be disabled by clearing control bit INTE (INTCON<4>). Flag bit INTF must be cleared in software via the Interrupt Service Routine before re-enabling this interrupt. The INT interrupt can wake the processor from SLEEP (Section 6.11) only if the INTE bit was set prior to going into SLEEP. The status of the GIE bit decides whether the processor branches to the interrupt vector following wake-up.

### 6.8.2 TMR0 INTERRUPT

An overflow (FFh → 00h) in TMR0 will set flag bit T0IF (INTCON<2>). The interrupt can be enabled/disabled by setting/clearing enable bit T0IE (INTCON<5>) (Section 5.0).

### 6.8.3 PORTB INTERRUPT

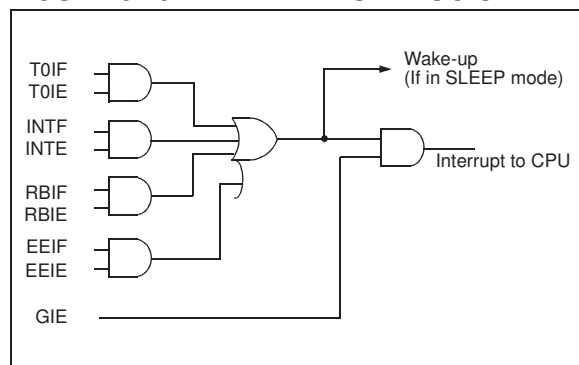
An input change on PORTB<7:4> sets flag bit RBIF (INTCON<0>). The interrupt can be enabled/disabled by setting/clearing enable bit RBIE (INTCON<3>) (Section 4.2).

**Note:** For a change on the I/O pin to be recognized, the pulse width must be at least  $T_{CY}$  wide.

### 6.8.4 DATA EEPROM INTERRUPT

At the completion of a data EEPROM write cycle, flag bit EEIF (EECON1<4>) will be set. The interrupt can be enabled/disabled by setting/clearing enable bit EEIE (INTCON<6>) (Section 3.0).

**FIGURE 6-10: INTERRUPT LOGIC**



# PIC16F84A

## 6.9 Context Saving During Interrupts

During an interrupt, only the return PC value is saved on the stack. Typically, users wish to save key register values during an interrupt (e.g., W register and STATUS register). This is implemented in software.

The code in Example 6-1 stores and restores the STATUS and W register's values. The user defined registers, W\_TEMP and STATUS\_TEMP are the temporary storage locations for the W and STATUS registers values.

Example 6-1 does the following:

- Stores the W register.
- Stores the STATUS register in STATUS\_TEMP.
- Executes the Interrupt Service Routine code.
- Restores the STATUS (and bank select bit) register.
- Restores the W register.

### EXAMPLE 6-1: SAVING STATUS AND W REGISTERS IN RAM

```
PUSH    MOVWF    W_TEMP      ; Copy W to TEMP register,
        SWAPF    STATUS,     W      ; Swap status to be saved into W
        MOVWF    STATUS_TEMP    ; Save status to STATUS_TEMP register
ISR      :
        :                      ; Interrupt Service Routine
        :                      ; should configure Bank as required
        :                      ;
POP      SWAPF    STATUS_TEMP,W    ; Swap nibbles in STATUS_TEMP register
        :                      ; and place result into W
        MOVWF    STATUS        ; Move W into STATUS register
        :                      ; (sets bank to original state)
        SWAPF    W_TEMP,      F      ; Swap nibbles in W_TEMP and place result in W_TEMP
        SWAPF    W_TEMP,      W      ; Swap nibbles in W_TEMP and place result into W
```

## 6.10 Watchdog Timer (WDT)

The Watchdog Timer is a free running On-Chip RC Oscillator which does not require any external components. This RC oscillator is separate from the RC oscillator of the OSC1/CLKIN pin. That means that the WDT will run even if the clock on the OSC1/CLKIN and OSC2/CLKOUT pins of the device has been stopped, for example, by execution of a SLEEP instruction. During normal operation, a WDT time-out generates a device RESET. If the device is in SLEEP mode, a WDT wake-up causes the device to wake-up and continue with normal operation. The WDT can be permanently disabled by programming configuration bit WDTE as a '0' (Section 6.1).

### 6.10.1 WDT PERIOD

The WDT has a nominal time-out period of 18 ms, (with no prescaler). The time-out periods vary with temperature, VDD and process variations from part to part (see DC specs). If longer time-out periods are desired, a prescaler with a division ratio of up to 1:128 can be assigned to the WDT under software control by writing to the OPTION\_REG register. Thus, time-out periods up to 2.3 seconds can be realized.

The CLRWDT and SLEEP instructions clear the WDT and the postscaler (if assigned to the WDT) and prevent it from timing out and generating a device RESET condition.

The  $\overline{\text{TO}}$  bit in the STATUS register will be cleared upon a WDT time-out.

6.10.2 WDT PROGRAMMING CONSIDERATIONS

It should also be taken into account that under worst case conditions (VDD = Min., Temperature = Max., Max. WDT Prescaler), it may take several seconds before a WDT time-out occurs.

FIGURE 6-11: WATCHDOG TIMER BLOCK DIAGRAM

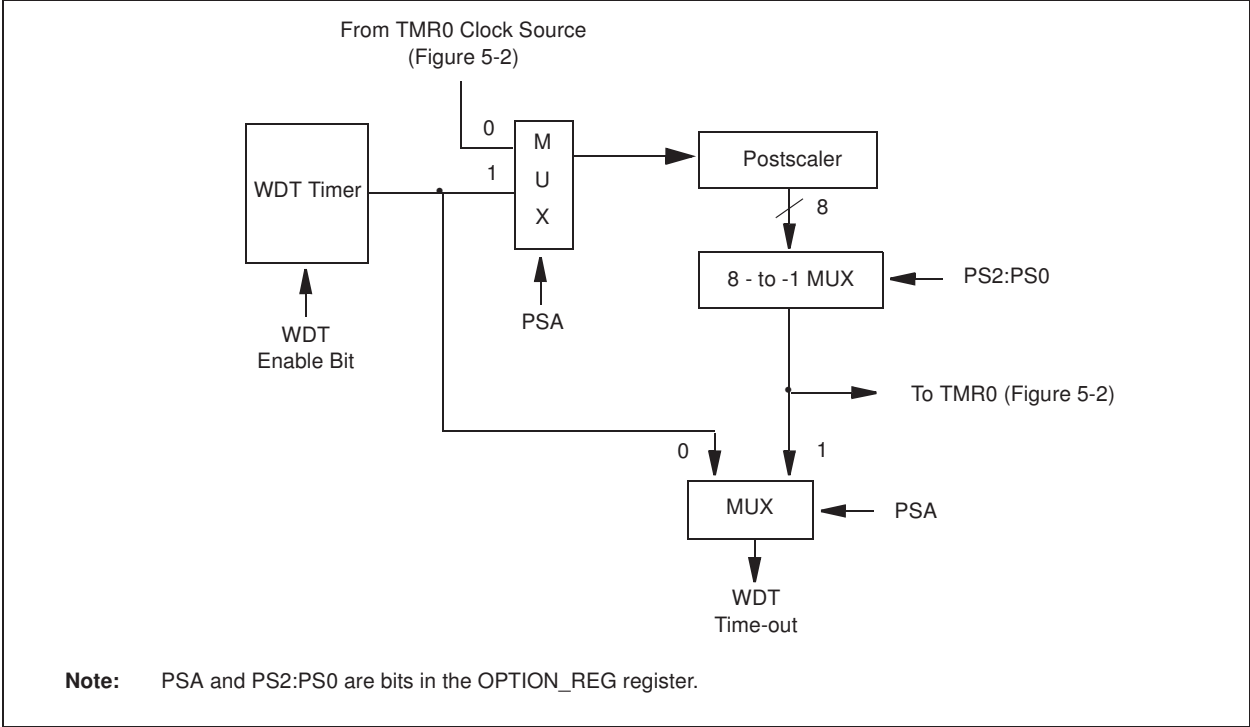


TABLE 6-7: SUMMARY OF REGISTERS ASSOCIATED WITH THE WATCHDOG TIMER

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on Power-on Reset	Value on all other RESETS
2007h	Config. bits	(2)	(2)	(2)	(2)	PWRTE <sup>(1)</sup>	WDTE	FOSC1	FOSC0	(2)	
81h	OPTION_REG	RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111

Legend: x = unknown. Shaded cells are not used by the WDT.

**Note 1:** See Register 6-1 for operation of the PWRTE bit.

**2:** See Register 6-1 and Section 6.12 for operation of the code and data protection bits.

# PIC16F84A

## 6.11 Power-down Mode (SLEEP)

A device may be powered down (SLEEP) and later powered up (wake-up from SLEEP).

### 6.11.1 SLEEP

The Power-down mode is entered by executing the `SLEEP` instruction.

If enabled, the Watchdog Timer is cleared (but keeps running), the  $\overline{PD}$  bit (STATUS<3>) is cleared, the  $\overline{TO}$  bit (STATUS<4>) is set, and the oscillator driver is turned off. The I/O ports maintain the status they had before the `SLEEP` instruction was executed (driving high, low, or hi-impedance).

For the lowest current consumption in SLEEP mode, place all I/O pins at either VDD or VSS, with no external circuitry drawing current from the I/O pins, and disable external clocks. I/O pins that are hi-impedance inputs should be pulled high or low externally to avoid switching currents caused by floating inputs. The T0CKI input should also be at VDD or VSS. The contribution from on-chip pull-ups on PORTB should be considered.

The  $\overline{MCLR}$  pin must be at a logic high level ( $V_{IHMC}$ ).

It should be noted that a RESET generated by a WDT time-out does not drive the  $\overline{MCLR}$  pin low.

### 6.11.2 WAKE-UP FROM SLEEP

The device can wake-up from SLEEP through one of the following events:

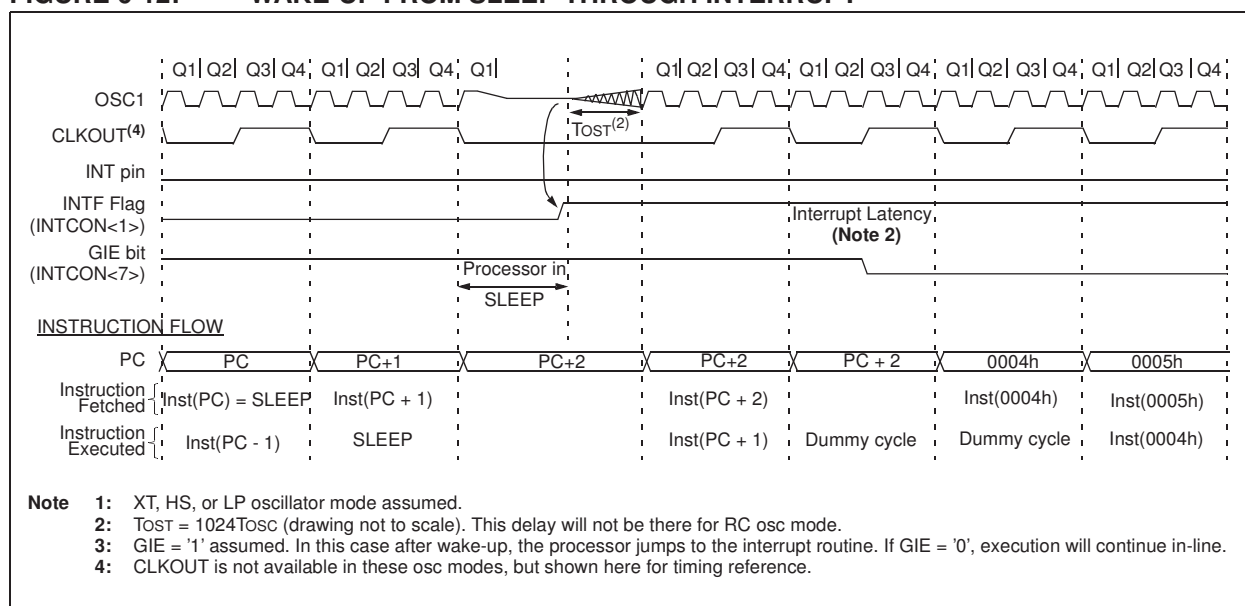
1. External RESET input on  $\overline{MCLR}$  pin.
2. WDT wake-up (if WDT was enabled).
3. Interrupt from RB0/INT pin, RB port change, or data EEPROM write complete.

Peripherals cannot generate interrupts during SLEEP, since no on-chip Q clocks are present.

The first event ( $\overline{MCLR}$  Reset) will cause a device RESET. The two latter events are considered a continuation of program execution. The  $\overline{TO}$  and  $\overline{PD}$  bits can be used to determine the cause of a device RESET. The  $\overline{PD}$  bit, which is set on power-up, is cleared when SLEEP is invoked. The  $\overline{TO}$  bit is cleared if a WDT time-out occurred (and caused wake-up).

While the `SLEEP` instruction is being executed, the next instruction (PC + 1) is pre-fetched. For the device to wake-up through an interrupt event, the corresponding interrupt enable bit must be set (enabled). Wake-up occurs regardless of the state of the GIE bit. If the GIE bit is clear (disabled), the device continues execution at the instruction after the `SLEEP` instruction. If the GIE bit is set (enabled), the device executes the instruction after the `SLEEP` instruction and then branches to the interrupt address (0004h). In cases where the execution of the instruction following `SLEEP` is not desirable, the user should have a NOP after the `SLEEP` instruction.

**FIGURE 6-12: WAKE-UP FROM SLEEP THROUGH INTERRUPT**



## 6.11.3 WAKE-UP USING INTERRUPTS

When global interrupts are disabled (GIE cleared) and any interrupt source has both its interrupt enable bit and interrupt flag bit set, one of the following will occur:

- If the interrupt occurs **before** the execution of a `SLEEP` instruction, the `SLEEP` instruction will complete as a `NOP`. Therefore, the WDT and WDT postscaler will not be cleared, the  $\overline{TO}$  bit will not be set and  $\overline{PD}$  bits will not be cleared.
- If the interrupt occurs **during or after** the execution of a `SLEEP` instruction, the device will immediately wake-up from `SLEEP`. The `SLEEP` instruction will be completely executed before the wake-up. Therefore, the WDT and WDT postscaler will be cleared, the  $\overline{TO}$  bit will be set and the  $\overline{PD}$  bit will be cleared.

Even if the flag bits were checked before executing a `SLEEP` instruction, it may be possible for flag bits to become set before the `SLEEP` instruction completes. To determine whether a `SLEEP` instruction executed, test the  $\overline{PD}$  bit. If the  $\overline{PD}$  bit is set, the `SLEEP` instruction was executed as a `NOP`.

To ensure that the WDT is cleared, a `CLRWDT` instruction should be executed before a `SLEEP` instruction.

## 6.12 Program Verification/Code Protection

If the code protection bit(s) have not been programmed, the on-chip program memory can be read out for verification purposes.

## 6.13 ID Locations

Four memory locations (2000h - 2004h) are designated as ID locations to store checksum or other code identification numbers. These locations are not accessible during normal execution but are readable and writable only during program/verify. Only the four Least Significant bits of ID location are usable.

## 6.14 In-Circuit Serial Programming

PIC16F84A microcontrollers can be serially programmed while in the end application circuit. This is simply done with two lines for clock and data, and three other lines for power, ground, and the programming voltage. Customers can manufacture boards with unprogrammed devices, and then program the microcontroller just before shipping the product, allowing the most recent firmware or custom firmware to be programmed.

For complete details of Serial Programming, please refer to the In-Circuit Serial Programming™ (ICSP™) Guide, (DS30277).

# PIC16F84A

---

NOTES:



## 7.0 INSTRUCTION SET SUMMARY

Each PIC16CXX instruction is a 14-bit word, divided into an OPCODE which specifies the instruction type and one or more operands which further specify the operation of the instruction. The PIC16CXX instruction set summary in Table 7-2 lists **byte-oriented**, **bit-oriented**, and **literal and control** operations. Table 7-1 shows the opcode field descriptions.

For **byte-oriented** instructions, 'f' represents a file register designator and 'd' represents a destination designator. The file register designator specifies which file register is to be used by the instruction.

The destination designator specifies where the result of the operation is to be placed. If 'd' is zero, the result is placed in the W register. If 'd' is one, the result is placed in the file register specified in the instruction.

For **bit-oriented** instructions, 'b' represents a bit field designator which selects the number of the bit affected by the operation, while 'f' represents the address of the file in which the bit is located.

For **literal and control** operations, 'k' represents an eight or eleven bit constant or literal value.

**TABLE 7-1: OPCODE FIELD DESCRIPTIONS**

Field	Description
f	Register file address (0x00 to 0x7F)
W	Working register (accumulator)
b	Bit address within an 8-bit file register
k	Literal field, constant data or label
x	Don't care location (= 0 or 1) The assembler will generate code with x = 0. It is the recommended form of use for compatibility with all Microchip software tools.
d	Destination select; d = 0: store result in W, d = 1: store result in file register f. Default is d = 1
PC	Program Counter
TO	Time-out bit
PD	Power-down bit

The instruction set is highly orthogonal and is grouped into three basic categories:

- **Byte-oriented** operations
- **Bit-oriented** operations
- **Literal and control** operations

All instructions are executed within one single instruction cycle, unless a conditional test is true or the program counter is changed as a result of an instruction. In this case, the execution takes two instruction cycles with the second cycle executed as a NOP. One instruction cycle consists of four oscillator periods. Thus, for an oscillator frequency of 4 MHz, the normal instruction execution time is 1  $\mu$ s. If a conditional test is true or the program counter is changed as a result of an instruction, the instruction execution time is 2  $\mu$ s.

Table 7-2 lists the instructions recognized by the MPASM™ Assembler.

Figure 7-1 shows the general formats that the instructions can have.

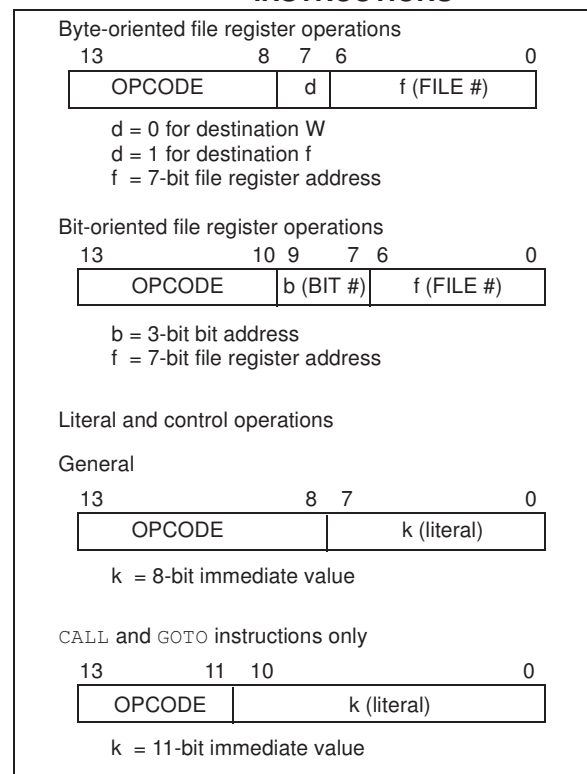
**Note:** To maintain upward compatibility with future PIC16CXX products, do not use the `OPTION` and `TRIS` instructions.

All examples use the following format to represent a hexadecimal number:

0xhh

where h signifies a hexadecimal digit.

**FIGURE 7-1: GENERAL FORMAT FOR INSTRUCTIONS**



A description of each instruction is available in the PICmicro™ Mid-Range Reference Manual (DS33023).

# PIC16F84A

**TABLE 7-2: PIC16CXXX INSTRUCTION SET**

Mnemonic, Operands		Description	Cycles	14-Bit Opcode				Status Affected	Notes
				MSb		LSb			
BYTE-ORIENTED FILE REGISTER OPERATIONS									
ADDWF	f, d	Add W and f	1	00	0111	dfff	ffff	C,DC,Z	1,2
ANDWF	f, d	AND W with f	1	00	0101	dfff	ffff	Z	1,2
CLRF	f	Clear f	1	00	0001	1fff	ffff	Z	2
CLRWF	-	Clear W	1	00	0001	0xxx	xxxx	Z	
COMF	f, d	Complement f	1	00	1001	dfff	ffff	Z	1,2
DECF	f, d	Decrement f	1	00	0011	dfff	ffff	Z	1,2
DECFSZ	f, d	Decrement f, Skip if 0	1 (2)	00	1011	dfff	ffff		1,2,3
INCF	f, d	Increment f	1	00	1010	dfff	ffff	Z	1,2
INCFSZ	f, d	Increment f, Skip if 0	1 (2)	00	1111	dfff	ffff		1,2,3
IORWF	f, d	Inclusive OR W with f	1	00	0100	dfff	ffff	Z	1,2
MOVF	f, d	Move f	1	00	1000	dfff	ffff	Z	1,2
MOVWF	f	Move W to f	1	00	0000	1fff	ffff		
NOP	-	No Operation	1	00	0000	0xx0	0000		
RLF	f, d	Rotate Left f through Carry	1	00	1101	dfff	ffff	C	1,2
RRF	f, d	Rotate Right f through Carry	1	00	1100	dfff	ffff	C	1,2
SUBWF	f, d	Subtract W from f	1	00	0010	dfff	ffff	C,DC,Z	1,2
SWAPF	f, d	Swap nibbles in f	1	00	1110	dfff	ffff		1,2
XORWF	f, d	Exclusive OR W with f	1	00	0110	dfff	ffff	Z	1,2
BIT-ORIENTED FILE REGISTER OPERATIONS									
BCF	f, b	Bit Clear f	1	01	00bb	bfff	ffff		1,2
BSF	f, b	Bit Set f	1	01	01bb	bfff	ffff		1,2
BTFSC	f, b	Bit Test f, Skip if Clear	1 (2)	01	10bb	bfff	ffff		3
BTFSS	f, b	Bit Test f, Skip if Set	1 (2)	01	11bb	bfff	ffff		3
LITERAL AND CONTROL OPERATIONS									
ADDLW	k	Add literal and W	1	11	111x	kkkk	kkkk	C,DC,Z	
ANDLW	k	AND literal with W	1	11	1001	kkkk	kkkk	Z	
CALL	k	Call subroutine	2	10	0kkk	kkkk	kkkk		
CLRWDT	-	Clear Watchdog Timer	1	00	0000	0110	0100	$\overline{TO}, \overline{PD}$	
GOTO	k	Go to address	2	10	1kkk	kkkk	kkkk		
IORLW	k	Inclusive OR literal with W	1	11	1000	kkkk	kkkk	Z	
MOVLW	k	Move literal to W	1	11	00xx	kkkk	kkkk		
RETFIE	-	Return from interrupt	2	00	0000	0000	1001		
RETLW	k	Return with literal in W	2	11	01xx	kkkk	kkkk		
RETURN	-	Return from Subroutine	2	00	0000	0000	1000		
SLEEP	-	Go into standby mode	1	00	0000	0110	0011	$\overline{TO}, \overline{PD}$	
SUBLW	k	Subtract W from literal	1	11	110x	kkkk	kkkk	C,DC,Z	
XORLW	k	Exclusive OR literal with W	1	11	1010	kkkk	kkkk	Z	

- Note 1:** When an I/O register is modified as a function of itself ( e.g., `MOVF PORTB, 1`), the value used will be that value present on the pins themselves. For example, if the data latch is '1' for a pin configured as input and is driven low by an external device, the data will be written back with a '0'.
- 2:** If this instruction is executed on the TMR0 register (and, where applicable, d = 1), the prescaler will be cleared if assigned to the Timer0 Module.
- 3:** If Program Counter (PC) is modified or a conditional test is true, the instruction requires two cycles. The second cycle is executed as a `NOP`.

**Note:** Additional information on the mid-range instruction set is available in the PICmicro™ Mid-Range MCU Family Reference Manual (DS33023).

## 7.1 Instruction Descriptions

### ADDLW Add Literal and W

Syntax:	[label] ADDLW k
Operands:	$0 \leq k \leq 255$
Operation:	$(W) + k \rightarrow (W)$
Status Affected:	C, DC, Z
Description:	The contents of the W register are added to the eight-bit literal 'k' and the result is placed in the W register.

### ADDWF Add W and f

Syntax:	[label] ADDWF f,d
Operands:	$0 \leq f \leq 127$ $d \in [0,1]$
Operation:	$(W) + (f) \rightarrow (\text{destination})$
Status Affected:	C, DC, Z
Description:	Add the contents of the W register with register 'f'. If 'd' is 0, the result is stored in the W register. If 'd' is 1, the result is stored back in register 'f'.

### ANDLW AND Literal with W

Syntax:	[label] ANDLW k
Operands:	$0 \leq k \leq 255$
Operation:	$(W) .\text{AND.} (k) \rightarrow (W)$
Status Affected:	Z
Description:	The contents of W register are AND'ed with the eight-bit literal 'k'. The result is placed in the W register.

### ANDWF AND W with f

Syntax:	[label] ANDWF f,d
Operands:	$0 \leq f \leq 127$ $d \in [0,1]$
Operation:	$(W) .\text{AND.} (f) \rightarrow (\text{destination})$
Status Affected:	Z
Description:	AND the W register with register 'f'. If 'd' is 0, the result is stored in the W register. If 'd' is 1, the result is stored back in register 'f'.

### BCF Bit Clear f

Syntax:	[label] BCF f,b
Operands:	$0 \leq f \leq 127$ $0 \leq b \leq 7$
Operation:	$0 \rightarrow (f<b>)$
Status Affected:	None
Description:	Bit 'b' in register 'f' is cleared.

### BSF Bit Set f

Syntax:	[label] BSF f,b
Operands:	$0 \leq f \leq 127$ $0 \leq b \leq 7$
Operation:	$1 \rightarrow (f<b>)$
Status Affected:	None
Description:	Bit 'b' in register 'f' is set.

### BTFSS Bit Test f, Skip if Set

Syntax:	[label] BTFSS f,b
Operands:	$0 \leq f \leq 127$ $0 \leq b < 7$
Operation:	skip if $(f<b>) = 1$
Status Affected:	None
Description:	If bit 'b' in register 'f' is '0', the next instruction is executed. If bit 'b' is '1', then the next instruction is discarded and a NOP is executed instead, making this a 2Tcy instruction.

# PIC16F84A

## **BTFSC**      **Bit Test, Skip if Clear**

Syntax:      *[label]* BTFSC *f*,*b*  
 Operands:     $0 \leq f \leq 127$   
                $0 \leq b \leq 7$   
 Operation:    skip if (*f*<*b*) = 0  
 Status Affected: None  
 Description:   If bit 'b' in register 'f' is '1', the next instruction is executed.  
                   If bit 'b' in register 'f' is '0', the next instruction is discarded, and a NOP is executed instead, making this a 2Tcy instruction.

## **CLRWDT**      **Clear Watchdog Timer**

Syntax:      *[label]* CLRWDT  
 Operands:    None  
 Operation:    00h → WDT  
               0 → WDT prescaler,  
               1 →  $\overline{TO}$   
               1 →  $\overline{PD}$   
 Status Affected:  $\overline{TO}$ ,  $\overline{PD}$   
 Description:   CLRWDT instruction resets the Watchdog Timer. It also resets the prescaler of the WDT. Status bits  $\overline{TO}$  and  $\overline{PD}$  are set.

## **CALL**      **Call Subroutine**

Syntax:      *[label]* CALL *k*  
 Operands:     $0 \leq k \leq 2047$   
 Operation:    (PC)+1 → TOS,  
               *k* → PC<10:0>,  
               (PCLATH<4:3>) → PC<12:11>  
 Status Affected: None  
 Description:   Call Subroutine. First, return address (PC+1) is pushed onto the stack. The eleven-bit immediate address is loaded into PC bits <10:0>. The upper bits of the PC are loaded from PCLATH. CALL is a two-cycle instruction.

## **COMF**      **Complement f**

Syntax:      *[label]* COMF *f*,*d*  
 Operands:     $0 \leq f \leq 127$   
               *d* ∈ [0,1]  
 Operation:    ( $\bar{f}$ ) → (destination)  
 Status Affected: Z  
 Description:   The contents of register 'f' are complemented. If 'd' is 0, the result is stored in W. If 'd' is 1, the result is stored back in register 'f'.

## **CLRF**      **Clear f**

Syntax:      *[label]* CLRF *f*  
 Operands:     $0 \leq f \leq 127$   
 Operation:    00h → (*f*)  
               1 → Z  
 Status Affected: Z  
 Description:   The contents of register 'f' are cleared and the Z bit is set.

## **DECF**      **Decrement f**

Syntax:      *[label]* DECF *f*,*d*  
 Operands:     $0 \leq f \leq 127$   
               *d* ∈ [0,1]  
 Operation:    (*f*) - 1 → (destination)  
 Status Affected: Z  
 Description:   Decrement register 'f'. If 'd' is 0, the result is stored in the W register. If 'd' is 1, the result is stored back in register 'f'.

## **CLRW**      **Clear W**

Syntax:      *[label]* CLRW  
 Operands:    None  
 Operation:    00h → (W)  
               1 → Z  
 Status Affected: Z  
 Description:   W register is cleared. Zero bit (Z) is set.

<b>DECFSZ</b>	<b>Decrement f, Skip if 0</b>
Syntax:	[ <i>label</i> ] DECFSZ f,d
Operands:	$0 \leq f \leq 127$ $d \in [0,1]$
Operation:	$(f) - 1 \rightarrow (\text{destination})$ ; skip if result = 0
Status Affected:	None
Description:	The contents of register 'f' are decremented. If 'd' is 0, the result is placed in the W register. If 'd' is 1, the result is placed back in register 'f'. If the result is 1, the next instruction is executed. If the result is 0, then a NOP is executed instead, making it a 2TCY instruction.

<b>INCFSZ</b>	<b>Increment f, Skip if 0</b>
Syntax:	[ <i>label</i> ] INCFSZ f,d
Operands:	$0 \leq f \leq 127$ $d \in [0,1]$
Operation:	$(f) + 1 \rightarrow (\text{destination})$ , skip if result = 0
Status Affected:	None
Description:	The contents of register 'f' are incremented. If 'd' is 0, the result is placed in the W register. If 'd' is 1, the result is placed back in register 'f'. If the result is 1, the next instruction is executed. If the result is 0, a NOP is executed instead, making it a 2TCY instruction.

<b>GOTO</b>	<b>Unconditional Branch</b>
Syntax:	[ <i>label</i> ] GOTO k
Operands:	$0 \leq k \leq 2047$
Operation:	$k \rightarrow \text{PC}<10:0>$ $\text{PCLATH}<4:3> \rightarrow \text{PC}<12:11>$
Status Affected:	None
Description:	GOTO is an unconditional branch. The eleven-bit immediate value is loaded into PC bits <10:0>. The upper bits of PC are loaded from PCLATH<4:3>. GOTO is a two-cycle instruction.

<b>IORLW</b>	<b>Inclusive OR Literal with W</b>
Syntax:	[ <i>label</i> ] IORLW k
Operands:	$0 \leq k \leq 255$
Operation:	$(W) .\text{OR. } k \rightarrow (W)$
Status Affected:	Z
Description:	The contents of the W register are OR'ed with the eight-bit literal 'k'. The result is placed in the W register.

<b>INCF</b>	<b>Increment f</b>
Syntax:	[ <i>label</i> ] INCF f,d
Operands:	$0 \leq f \leq 127$ $d \in [0,1]$
Operation:	$(f) + 1 \rightarrow (\text{destination})$
Status Affected:	Z
Description:	The contents of register 'f' are incremented. If 'd' is 0, the result is placed in the W register. If 'd' is 1, the result is placed back in register 'f'.

<b>IORWF</b>	<b>Inclusive OR W with f</b>
Syntax:	[ <i>label</i> ] IORWF f,d
Operands:	$0 \leq f \leq 127$ $d \in [0,1]$
Operation:	$(W) .\text{OR. } (f) \rightarrow (\text{destination})$
Status Affected:	Z
Description:	Inclusive OR the W register with register 'f'. If 'd' is 0, the result is placed in the W register. If 'd' is 1, the result is placed back in register 'f'.

# PIC16F84A

---

---

## MOVF                      Move f

---

Syntax:            [ *label* ]   MOVF   f,d

Operands:         $0 \leq f \leq 127$   
                     $d \in [0,1]$

Operation:        (f)  $\rightarrow$  (destination)

Status Affected:   Z

Description:      The contents of register f are moved to a destination dependant upon the status of d. If d = 0, destination is W register. If d = 1, the destination is file register f itself. d = 1 is useful to test a file register, since status flag Z is affected.

---

## RETFIE                    Return from Interrupt

---

Syntax:            [ *label* ]   RETFIE

Operands:        None

Operation:        TOS  $\rightarrow$  PC,  
                    1  $\rightarrow$  GIE

Status Affected:   None

---

## MOVLW                    Move Literal to W

---

Syntax:            [ *label* ]   MOVLW   k

Operands:         $0 \leq k \leq 255$

Operation:         $k \rightarrow (W)$

Status Affected:   None

Description:      The eight-bit literal 'k' is loaded into W register. The don't cares will assemble as 0's.

---

## RETLW                    Return with Literal in W

---

Syntax:            [ *label* ]   RETLW   k

Operands:         $0 \leq k \leq 255$

Operation:         $k \rightarrow (W)$ ;  
                    TOS  $\rightarrow$  PC

Status Affected:   None

Description:      The W register is loaded with the eight-bit literal 'k'. The program counter is loaded from the top of the stack (the return address). This is a two-cycle instruction.

---

## MOVWF                    Move W to f

---

Syntax:            [ *label* ]   MOVWF   f

Operands:         $0 \leq f \leq 127$

Operation:        (W)  $\rightarrow$  (f)

Status Affected:   None

Description:      Move data from W register to register 'f'.

---

## RETURN                    Return from Subroutine

---

Syntax:            [ *label* ]   RETURN

Operands:        None

Operation:        TOS  $\rightarrow$  PC

Status Affected:   None

Description:      Return from subroutine. The stack is POPed and the top of the stack (TOS) is loaded into the program counter. This is a two-cycle instruction.

---

## NOP                        No Operation

---

Syntax:            [ *label* ]   NOP

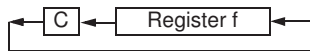
Operands:        None

Operation:        No operation

Status Affected:   None

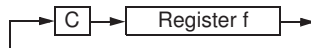
Description:      No operation.

RLF	Rotate Left f through Carry
Syntax:	[ <i>label</i> ] RLF f,d
Operands:	$0 \leq f \leq 127$ $d \in [0,1]$
Operation:	See description below
Status Affected:	C
Description:	The contents of register 'f' are rotated one bit to the left through the Carry Flag. If 'd' is 0, the result is placed in the W register. If 'd' is 1, the result is stored back in register 'f'.



SUBLW	Subtract W from Literal
Syntax:	[ <i>label</i> ] SUBLW k
Operands:	$0 \leq k \leq 255$
Operation:	$k - (W) \rightarrow (W)$
Status Affected:	C, DC, Z
Description:	The W register is subtracted (2's complement method) from the eight-bit literal 'k'. The result is placed in the W register.

RRF	Rotate Right f through Carry
Syntax:	[ <i>label</i> ] RRF f,d
Operands:	$0 \leq f \leq 127$ $d \in [0,1]$
Operation:	See description below
Status Affected:	C
Description:	The contents of register 'f' are rotated one bit to the right through the Carry Flag. If 'd' is 0, the result is placed in the W register. If 'd' is 1, the result is placed back in register 'f'.



SUBWF	Subtract W from f
Syntax:	[ <i>label</i> ] SUBWF f,d
Operands:	$0 \leq f \leq 127$ $d \in [0,1]$
Operation:	$(f) - (W) \rightarrow (\text{destination})$
Status Affected:	C, DC, Z
Description:	Subtract (2's complement method) W register from register 'f'. If 'd' is 0, the result is stored in the W register. If 'd' is 1, the result is stored back in register 'f'.

SLEEP	
Syntax:	[ <i>label</i> ] SLEEP
Operands:	None
Operation:	00h $\rightarrow$ WDT, 0 $\rightarrow$ WDT prescaler, 1 $\rightarrow$ $\overline{\text{TO}}$ , 0 $\rightarrow$ $\overline{\text{PD}}$
Status Affected:	$\overline{\text{TO}}$ , $\overline{\text{PD}}$
Description:	The power-down status bit, $\overline{\text{PD}}$ is cleared. Time-out status bit, $\overline{\text{TO}}$ is set. Watchdog Timer and its prescaler are cleared. The processor is put into SLEEP mode with the oscillator stopped.

SWAPF	Swap Nibbles in f
Syntax:	[ <i>label</i> ] SWAPF f,d
Operands:	$0 \leq f \leq 127$ $d \in [0,1]$
Operation:	$(f<3:0>) \rightarrow (\text{destination}<7:4>)$ , $(f<7:4>) \rightarrow (\text{destination}<3:0>)$
Status Affected:	None
Description:	The upper and lower nibbles of register 'f' are exchanged. If 'd' is 0, the result is placed in W register. If 'd' is 1, the result is placed in register 'f'.

# PIC16F84A

---

<b>XORLW</b>	<b>Exclusive OR Literal with W</b>
Syntax:	<i>[label]</i> XORLW <i>k</i>
Operands:	$0 \leq k \leq 255$
Operation:	(W) .XOR. <i>k</i> $\rightarrow$ (W)
Status Affected:	Z
Description:	The contents of the W register are XOR'ed with the eight-bit literal ' <i>k</i> '. The result is placed in the W register.

<b>XORWF</b>	<b>Exclusive OR W with f</b>
Syntax:	<i>[label]</i> XORWF <i>f</i> , <i>d</i>
Operands:	$0 \leq f \leq 127$ $d \in [0,1]$
Operation:	(W) .XOR. ( <i>f</i> ) $\rightarrow$ (destination)
Status Affected:	Z
Description:	Exclusive OR the contents of the W register with register ' <i>f</i> '. If ' <i>d</i> ' is 0, the result is stored in the W register. If ' <i>d</i> ' is 1, the result is stored back in register ' <i>f</i> '.



## 8.0 DEVELOPMENT SUPPORT

The PICmicro® microcontrollers are supported with a full range of hardware and software development tools:

- Integrated Development Environment
  - MPLAB® IDE Software
- Assemblers/Compilers/Linkers
  - MPASM™ Assembler
  - MPLAB C17 and MPLAB C18 C Compilers
  - MPLINK™ Object Linker/  
MPLIB™ Object Librarian
- Simulators
  - MPLAB SIM Software Simulator
- Emulators
  - MPLAB ICE 2000 In-Circuit Emulator
  - ICEPIC™ In-Circuit Emulator
- In-Circuit Debugger
  - MPLAB ICD
- Device Programmers
  - PRO MATE® II Universal Device Programmer
  - PICSTART® Plus Entry-Level Development Programmer
- Low Cost Demonstration Boards
  - PICDEM™ 1 Demonstration Board
  - PICDEM 2 Demonstration Board
  - PICDEM 3 Demonstration Board
  - PICDEM 17 Demonstration Board
  - KEELOQ® Demonstration Board

### 8.1 MPLAB Integrated Development Environment Software

The MPLAB IDE software brings an ease of software development previously unseen in the 8-bit microcontroller market. The MPLAB IDE is a Windows®-based application that contains:

- An interface to debugging tools
  - simulator
  - programmer (sold separately)
  - emulator (sold separately)
  - in-circuit debugger (sold separately)
- A full-featured editor
- A project manager
- Customizable toolbar and key mapping
- A status bar
- On-line help

The MPLAB IDE allows you to:

- Edit your source files (either assembly or 'C')
- One touch assemble (or compile) and download to PICmicro emulator and simulator tools (automatically updates all project information)
- Debug using:
  - source files
  - absolute listing file
  - machine code

The ability to use MPLAB IDE with multiple debugging tools allows users to easily switch from the cost-effective simulator to a full-featured emulator with minimal retraining.

### 8.2 MPASM Assembler

The MPASM assembler is a full-featured universal macro assembler for all PICmicro MCU's.

The MPASM assembler has a command line interface and a Windows shell. It can be used as a stand-alone application on a Windows 3.x or greater system, or it can be used through MPLAB IDE. The MPASM assembler generates relocatable object files for the MPLINK object linker, Intel® standard HEX files, MAP files to detail memory usage and symbol reference, an absolute LST file that contains source lines and generated machine code, and a COD file for debugging.

The MPASM assembler features include:

- Integration into MPLAB IDE projects.
- User-defined macros to streamline assembly code.
- Conditional assembly for multi-purpose source files.
- Directives that allow complete control over the assembly process.

### 8.3 MPLAB C17 and MPLAB C18 C Compilers

The MPLAB C17 and MPLAB C18 Code Development Systems are complete ANSI 'C' compilers for Microchip's PIC17CXXX and PIC18CXXX family of microcontrollers, respectively. These compilers provide powerful integration capabilities and ease of use not found with other compilers.

For easier source level debugging, the compilers provide symbol information that is compatible with the MPLAB IDE memory display.

# PIC16F84A

---

## 8.4 MPLINK Object Linker/ MPLIB Object Librarian

The MPLINK object linker combines relocatable objects created by the MPASM assembler and the MPLAB C17 and MPLAB C18 C compilers. It can also link relocatable objects from pre-compiled libraries, using directives from a linker script.

The MPLIB object librarian is a librarian for pre-compiled code to be used with the MPLINK object linker. When a routine from a library is called from another source file, only the modules that contain that routine will be linked in with the application. This allows large libraries to be used efficiently in many different applications. The MPLIB object librarian manages the creation and modification of library files.

The MPLINK object linker features include:

- Integration with MPASM assembler and MPLAB C17 and MPLAB C18 C compilers.
- Allows all memory areas to be defined as sections to provide link-time flexibility.

The MPLIB object librarian features include:

- Easier linking because single libraries can be included instead of many smaller files.
- Helps keep code maintainable by grouping related modules together.
- Allows libraries to be created and modules to be added, listed, replaced, deleted or extracted.

## 8.5 MPLAB SIM Software Simulator

The MPLAB SIM software simulator allows code development in a PC-hosted environment by simulating the PICmicro series microcontrollers on an instruction level. On any given instruction, the data areas can be examined or modified and stimuli can be applied from a file, or user-defined key press, to any of the pins. The execution can be performed in single step, execute until break, or trace mode.

The MPLAB SIM simulator fully supports symbolic debugging using the MPLAB C17 and the MPLAB C18 C compilers and the MPASM assembler. The software simulator offers the flexibility to develop and debug code outside of the laboratory environment, making it an excellent multi-project software development tool.

## 8.6 MPLAB ICE High Performance Universal In-Circuit Emulator with MPLAB IDE

The MPLAB ICE universal in-circuit emulator is intended to provide the product development engineer with a complete microcontroller design tool set for PICmicro microcontrollers (MCUs). Software control of the MPLAB ICE in-circuit emulator is provided by the MPLAB Integrated Development Environment (IDE), which allows editing, building, downloading and source debugging from a single environment.

The MPLAB ICE 2000 is a full-featured emulator system with enhanced trace, trigger and data monitoring features. Interchangeable processor modules allow the system to be easily reconfigured for emulation of different processors. The universal architecture of the MPLAB ICE in-circuit emulator allows expansion to support new PICmicro microcontrollers.

The MPLAB ICE in-circuit emulator system has been designed as a real-time emulation system, with advanced features that are generally found on more expensive development tools. The PC platform and Microsoft® Windows® environment were chosen to best make these features available to you, the end user.

## 8.7 ICEPIC In-Circuit Emulator

The ICEPIC low cost, in-circuit emulator is a solution for the Microchip Technology PIC16C5X, PIC16C6X, PIC16C7X and PIC16CXXX families of 8-bit One-Time-Programmable (OTP) microcontrollers. The modular system can support different subsets of PIC16C5X or PIC16CXXX products through the use of interchangeable personality modules, or daughter boards. The emulator is capable of emulating without target application circuitry being present.

## 8.8 MPLAB ICD In-Circuit Debugger

Microchip's In-Circuit Debugger, MPLAB ICD, is a powerful, low cost, run-time development tool. This tool is based on the FLASH PICmicro MCUs and can be used to develop for this and other PICmicro microcontrollers. The MPLAB ICD utilizes the in-circuit debugging capability built into the FLASH devices. This feature, along with Microchip's In-Circuit Serial Programming™ protocol, offers cost-effective in-circuit FLASH debugging from the graphical user interface of the MPLAB Integrated Development Environment. This enables a designer to develop and debug source code by watching variables, single-stepping and setting break points. Running at full speed enables testing hardware in real-time.

## 8.9 PRO MATE II Universal Device Programmer

The PRO MATE II universal device programmer is a full-featured programmer, capable of operating in stand-alone mode, as well as PC-hosted mode. The PRO MATE II device programmer is CE compliant.

The PRO MATE II device programmer has programmable VDD and VPP supplies, which allow it to verify programmed memory at VDD min and VDD max for maximum reliability. It has an LCD display for instructions and error messages, keys to enter commands and a modular detachable socket assembly to support various package types. In stand-alone mode, the PRO MATE II device programmer can read, verify, or program PICmicro devices. It can also set code protection in this mode.

## 8.10 PICSTART Plus Entry Level Development Programmer

The PICSTART Plus development programmer is an easy-to-use, low cost, prototype programmer. It connects to the PC via a COM (RS-232) port. MPLAB Integrated Development Environment software makes using the programmer simple and efficient.

The PICSTART Plus development programmer supports all PICmicro devices with up to 40 pins. Larger pin count devices, such as the PIC16C92X and PIC17C76X, may be supported with an adapter socket. The PICSTART Plus development programmer is CE compliant.

## 8.11 PICDEM 1 Low Cost PICmicro Demonstration Board

The PICDEM 1 demonstration board is a simple board which demonstrates the capabilities of several of Microchip's microcontrollers. The microcontrollers supported are: PIC16C5X (PIC16C54 to PIC16C58A), PIC16C61, PIC16C62X, PIC16C71, PIC16C8X, PIC17C42, PIC17C43 and PIC17C44. All necessary hardware and software is included to run basic demo programs. The user can program the sample microcontrollers provided with the PICDEM 1 demonstration board on a PRO MATE II device programmer, or a PICSTART Plus development programmer, and easily test firmware. The user can also connect the PICDEM 1 demonstration board to the MPLAB ICE in-circuit emulator and download the firmware to the emulator for testing. A prototype area is available for the user to build some additional hardware and connect it to the microcontroller socket(s). Some of the features include an RS-232 interface, a potentiometer for simulated analog input, push button switches and eight LEDs connected to PORTB.

## 8.12 PICDEM 2 Low Cost PIC16CXX Demonstration Board

The PICDEM 2 demonstration board is a simple demonstration board that supports the PIC16C62, PIC16C64, PIC16C65, PIC16C73 and PIC16C74 microcontrollers. All the necessary hardware and software is included to run the basic demonstration programs. The user can program the sample microcontrollers provided with the PICDEM 2 demonstration board on a PRO MATE II device programmer, or a PICSTART Plus development programmer, and easily test firmware. The MPLAB ICE in-circuit emulator may also be used with the PICDEM 2 demonstration board to test firmware. A prototype area has been provided to the user for adding additional hardware and connecting it to the microcontroller socket(s). Some of the features include a RS-232 interface, push button switches, a potentiometer for simulated analog input, a serial EEPROM to demonstrate usage of the I2CTM bus and separate headers for connection to an LCD module and a keypad.

# PIC16F84A

---

## 8.13 PICDEM 3 Low Cost PIC16CXXX Demonstration Board

The PICDEM 3 demonstration board is a simple demonstration board that supports the PIC16C923 and PIC16C924 in the PLCC package. It will also support future 44-pin PLCC microcontrollers with an LCD Module. All the necessary hardware and software is included to run the basic demonstration programs. The user can program the sample microcontrollers provided with the PICDEM 3 demonstration board on a PRO MATE II device programmer, or a PICSTART Plus development programmer with an adapter socket, and easily test firmware. The MPLAB ICE in-circuit emulator may also be used with the PICDEM 3 demonstration board to test firmware. A prototype area has been provided to the user for adding hardware and connecting it to the microcontroller socket(s). Some of the features include a RS-232 interface, push button switches, a potentiometer for simulated analog input, a thermistor and separate headers for connection to an external LCD module and a keypad. Also provided on the PICDEM 3 demonstration board is a LCD panel, with 4 commons and 12 segments, that is capable of displaying time, temperature and day of the week. The PICDEM 3 demonstration board provides an additional RS-232 interface and Windows software for showing the demultiplexed LCD signals on a PC. A simple serial interface allows the user to construct a hardware demultiplexer for the LCD signals.

## 8.14 PICDEM 17 Demonstration Board

The PICDEM 17 demonstration board is an evaluation board that demonstrates the capabilities of several Microchip microcontrollers, including PIC17C752, PIC17C756A, PIC17C762 and PIC17C766. All necessary hardware is included to run basic demo programs, which are supplied on a 3.5-inch disk. A programmed sample is included and the user may erase it and program it with the other sample programs using the PRO MATE II device programmer, or the PICSTART Plus development programmer, and easily debug and test the sample code. In addition, the PICDEM 17 demonstration board supports downloading of programs to and executing out of external FLASH memory on board. The PICDEM 17 demonstration board is also usable with the MPLAB ICE in-circuit emulator, or the PICMASTER emulator and all of the sample programs can be run and modified using either emulator. Additionally, a generous prototype area is available for user hardware.

## 8.15 KEELoQ Evaluation and Programming Tools

KEELOQ evaluation and programming tools support Microchip's HCS Secure Data Products. The HCS evaluation kit includes a LCD display to show changing codes, a decoder to decode transmissions and a programming interface to program test transmitters.

**TABLE 8-1: DEVELOPMENT TOOLS FROM MICROCHIP**

	PIC12CXX	PIC14000	PIC16C5X	PIC16C6X	PIC16CXX	PIC16C7X	PIC16C7XX	PIC16C8X	PIC16F8XX	PIC16C9XX	PIC17C4X	PIC17C7XX	PIC18CXX2	PIC18FXX	24CXX/ 25CXX/ 93CXX	HCSXX	MCRFXX	MCP2510
Software Tools	MPLAB® Integrated Development Environment	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
	MPLAB® C17 C Compiler										✓	✓	✓	✓				
	MPLAB® C18 C Compiler										✓	✓	✓	✓				
	MP ASM™ Assembler/ MPLINK™ Object Linker	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Emulators	MPLAB® ICE In-Circuit Emulator	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
	ICEPIC™ In-Circuit Emulator	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Debugger	MPLAB® ICD In-Circuit Debugger		✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Programmers	PICSTART® Plus Entry Level Development Programmer	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
	PRO MATE® II Universal Device Programmer	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Demo Boards and Eval Kits	PICDEM™ 1 Demonstration Board		✓				†	✓			✓							
	PICDEM™ 2 Demonstration Board			✓	†		†						✓	✓				
	PICDEM™ 3 Demonstration Board									✓								
	PICDEM™ 14A Demonstration Board		✓															
	PICDEM™ 17 Demonstration Board											✓						
	KEELOQ® Evaluation Kit														✓			
	KEELOQ® Transponder Kit														✓			
	microID™ Programmer's Kit															✓		
	125 kHz microID™ Developer's Kit															✓		
	125 kHz Anticollision microID™ Developer's Kit															✓		
	13.56 MHz Anticollision microID™ Developer's Kit															✓		
	MCP2510 CAN Developer's Kit																✓	✓

\* Contact the Microchip Technology Inc. web site at [www.microchip.com](http://www.microchip.com) for information on how to use the MPLAB® ICD In-Circuit Debugger (DV164001) with PIC16C62, 63, 64, 65, 72, 73, 74, 76, 77.

\*\* Contact Microchip Technology Inc. for availability date.

† Development tool is available on select devices.

# PIC16F84A

---

NOTES:

## 9.0 ELECTRICAL CHARACTERISTICS

### Absolute Maximum Ratings †

Ambient temperature under bias.....	-55°C to +125°C
Storage temperature .....	-65°C to +150°C
Voltage on any pin with respect to VSS (except VDD, $\overline{\text{MCLR}}$ , and RA4) .....	-0.3V to (VDD + 0.3V)
Voltage on VDD with respect to VSS .....	-0.3 to +7.5V
Voltage on $\overline{\text{MCLR}}$ with respect to VSS <sup>(1)</sup> .....	-0.3 to +14V
Voltage on RA4 with respect to VSS .....	-0.3 to +8.5V
Total power dissipation <sup>(2)</sup> .....	800 mW
Maximum current out of VSS pin .....	150 mA
Maximum current into VDD pin .....	100 mA
Input clamp current, I <sub>IK</sub> (V <sub>I</sub> < 0 or V <sub>I</sub> > VDD).....	± 20 mA
Output clamp current, I <sub>OK</sub> (V <sub>O</sub> < 0 or V <sub>O</sub> > VDD) .....	± 20 mA
Maximum output current sunk by any I/O pin.....	25 mA
Maximum output current sourced by any I/O pin .....	25 mA
Maximum current sunk by PORTA .....	80 mA
Maximum current sourced by PORTA.....	50 mA
Maximum current sunk by PORTB.....	150 mA
Maximum current sourced by PORTB .....	100 mA

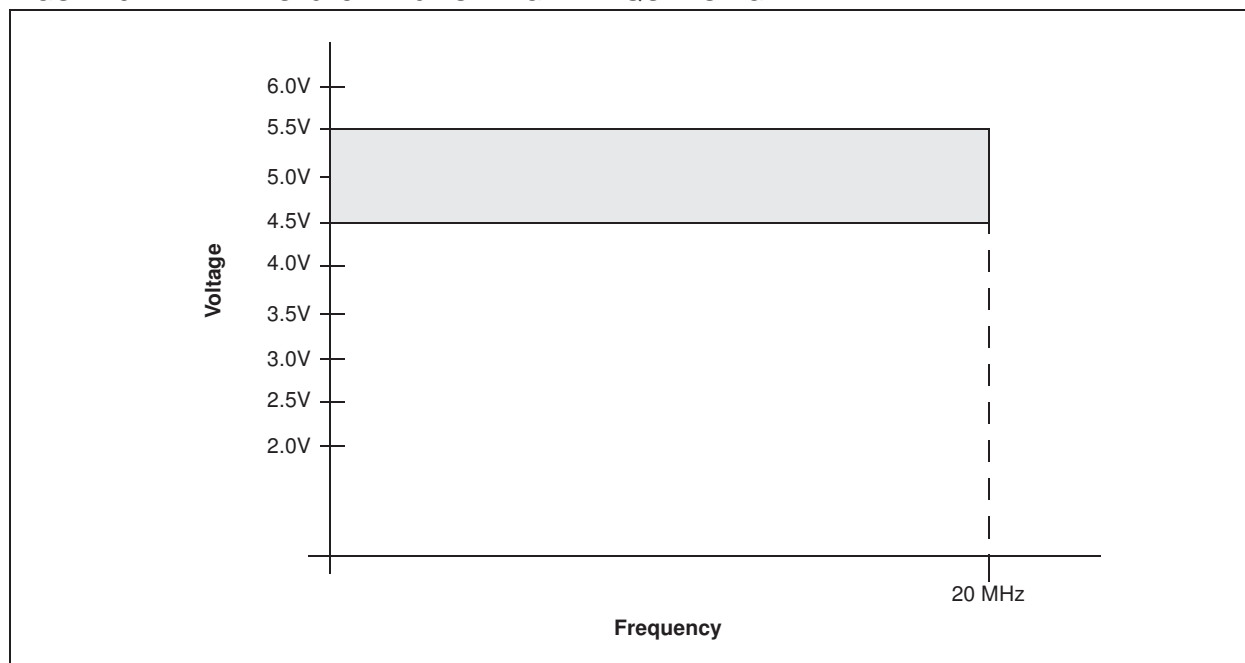
**Note 1:** Voltage spikes below VSS at the  $\overline{\text{MCLR}}$  pin, inducing currents greater than 80 mA, may cause latch-up. Thus, a series resistor of 50-100Ω should be used when applying a “low” level to the  $\overline{\text{MCLR}}$  pin rather than pulling this pin directly to VSS.

**2:** Power dissipation is calculated as follows:  $P_{dis} = VDD \times \{I_{DD} - \sum I_{OH}\} + \sum \{(VDD - V_{OH}) \times I_{OH}\} + \sum (V_{OL} \times I_{OL})$ .

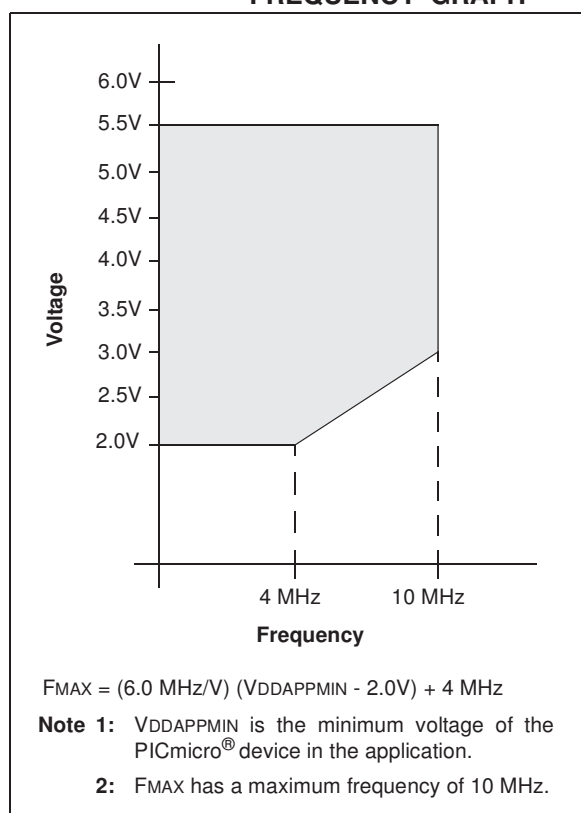
† NOTICE: Stresses above those listed under “Absolute Maximum Ratings” may cause permanent damage to the device. This is a stress rating only and functional operation of the device at those or any other conditions above those indicated in the operation listings of this specification is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability.

# PIC16F84A

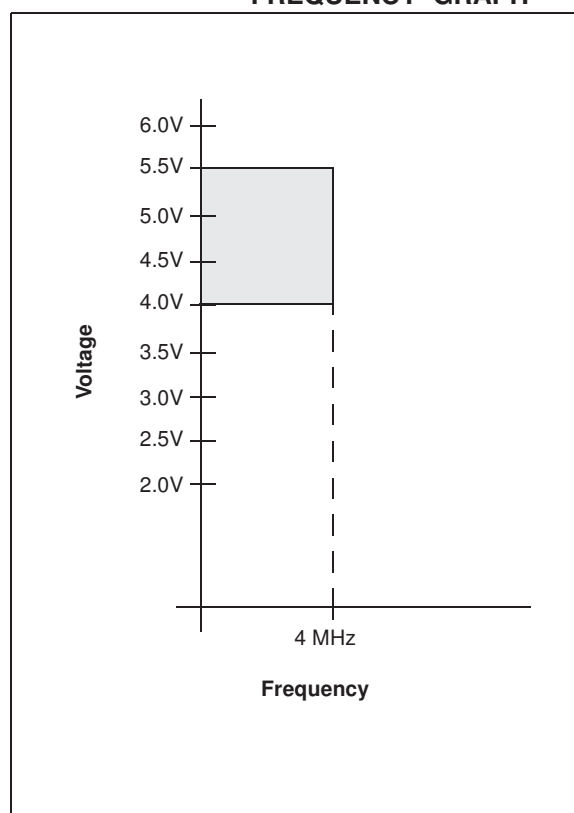
**FIGURE 9-1: PIC16F84A-20 VOLTAGE-FREQUENCY GRAPH**



**FIGURE 9-2: PIC16LF84A-04 VOLTAGE-FREQUENCY GRAPH**



**FIGURE 9-3: PIC16F84A-04 VOLTAGE-FREQUENCY GRAPH**





## 9.1 DC Characteristics

<b>PIC16F84A-04</b> (Commercial, Industrial)		<b>Standard Operating Conditions (unless otherwise stated)</b> Operating temperature $0^{\circ}\text{C} \leq T_A \leq +70^{\circ}\text{C}$ (commercial) $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (industrial) $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ (extended)					
<b>PIC16F84A-04</b> (Commercial, Industrial, Extended) <b>PIC16F84A-20</b> (Commercial, Industrial, Extended)		<b>Standard Operating Conditions (unless otherwise stated)</b> Operating temperature $0^{\circ}\text{C} \leq T_A \leq +70^{\circ}\text{C}$ (commercial) $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (industrial) $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ (extended)					
Param No.	Symbol	Characteristic	Min	Typ†	Max	Units	Conditions
D001	VDD	<b>Supply Voltage</b>					
		16LF84A	2.0	—	5.5	V	XT, RC, and LP osc configuration
		16F84A	4.0	—	5.5	V	XT, RC and LP osc configuration
D001A			4.5	—	5.5	V	HS osc configuration
D002	VDR	<b>RAM Data Retention Voltage (Note 1)</b>	1.5	—	—	V	Device in SLEEP mode
D003	VPOR	<b>VDD Start Voltage</b> to ensure internal Power-on Reset signal	—	VSS	—	V	See section on Power-on Reset for details
D004	SVDD	<b>VDD Rise Rate</b> to ensure internal Power-on Reset signal	0.05	—	—	V/ms	
D010	IDD	<b>Supply Current (Note 2)</b>					
		16LF84A	—	1	4	mA	RC and XT osc configuration ( <b>Note 4</b> ) FOSC = 2.0 MHz, VDD = 5.5V
		16F84A	—	1.8	4.5	mA	RC and XT osc configuration ( <b>Note 4</b> ) FOSC = 4.0 MHz, VDD = 5.5V
			—	3	10	mA	RC and XT osc configuration ( <b>Note 4</b> ) FOSC = 4.0 MHz, VDD = 5.5V (During FLASH programming)
			—	10	20	mA	HS osc configuration (PIC16F84A-20) FOSC = 20 MHz, VDD = 5.5V
D014		16LF84A	—	15	45	μA	LP osc configuration FOSC = 32 kHz, VDD = 2.0V, WDT disabled

Legend: Rows with standard voltage device data only are shaded for improved readability.

† Data in "Typ" column is at 5.0V, 25°C unless otherwise stated. These parameters are for design guidance only and are not tested.

NR Not rated for operation.

**Note 1:** This is the limit to which VDD can be lowered without losing RAM data.

**2:** The supply current is mainly a function of the operating voltage and frequency. Other factors, such as I/O pin loading and switching rate, oscillator type, internal code execution pattern, and temperature also have an impact on the current consumption.

The test conditions for all IDD measurements in active operation mode are:

OSC1 = external square wave, from rail-to-rail; all I/O pins tri-stated, pulled to VDD,

T0CKI = VDD, MCLR = VDD; WDT enabled/disabled as specified.

**3:** The power-down current in SLEEP mode does not depend on the oscillator type. Power-down current is measured with the part in SLEEP mode, with all I/O pins in hi-impedance state and tied to VDD and VSS.

**4:** For RC osc configuration, current through REXT is not included. The current through the resistor can be estimated by the formula  $I_R = V_{DD}/2R_{EXT}$  (mA) with REXT in kOhm.

**5:** The Δ current is the additional current consumed when this peripheral is enabled. This current should be added to the base IDD measurement.

# PIC16F84A

## 9.1 DC Characteristics (Continued)

<b>PIC16LF84A-04</b> (Commercial, Industrial)		<b>Standard Operating Conditions (unless otherwise stated)</b> Operating temperature $0^{\circ}\text{C} \leq T_A \leq +70^{\circ}\text{C}$ (commercial) $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (industrial) $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ (extended)					
<b>PIC16F84A-04</b> (Commercial, Industrial, Extended) <b>PIC16F84A-20</b> (Commercial, Industrial, Extended)		<b>Standard Operating Conditions (unless otherwise stated)</b> Operating temperature $0^{\circ}\text{C} \leq T_A \leq +70^{\circ}\text{C}$ (commercial) $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (industrial) $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ (extended)					
Param No.	Symbol	Characteristic	Min	Typ†	Max	Units	Conditions
D020	IPD	<b>Power-down Current (Note 3)</b>					
		16LF84A					
		16F84A-20 16F84A-04					
D021A		16LF84A	—	0.4	1.0	μA	V <sub>DD</sub> = 2.0V, WDT disabled, industrial
D021A		16F84A-20	—	1.5	3.5	μA	V <sub>DD</sub> = 4.5V, WDT disabled, industrial
		16F84A-04	—	1.0	3.0	μA	V <sub>DD</sub> = 4.0V, WDT disabled, industrial
D021B		16F84A-20	—	1.5	5.5	μA	V <sub>DD</sub> = 4.5V, WDT disabled, extended
		16F84A-04	—	1.0	5.0	μA	V <sub>DD</sub> = 4.0V, WDT disabled, extended
D022	ΔI <sub>WDT</sub>	<b>Module Differential Current (Note 5)</b> Watchdog Timer					
			—	.20	16	μA	V <sub>DD</sub> = 2.0V, Industrial, Commercial
			—	3.5	20	μA	V <sub>DD</sub> = 4.0V, Commercial
			—	3.5	28	μA	V <sub>DD</sub> = 4.0V, Industrial, Extended
			—	4.8	25	μA	V <sub>DD</sub> = 4.5V, Commercial
			—	4.8	30	μA	V <sub>DD</sub> = 4.5V, Industrial, Extended

Legend: Rows with standard voltage device data only are shaded for improved readability.

† Data in "Typ" column is at 5.0V, 25°C unless otherwise stated. These parameters are for design guidance only and are not tested.

NR Not rated for operation.

**Note 1:** This is the limit to which V<sub>DD</sub> can be lowered without losing RAM data.

**2:** The supply current is mainly a function of the operating voltage and frequency. Other factors, such as I/O pin loading and switching rate, oscillator type, internal code execution pattern, and temperature also have an impact on the current consumption.

The test conditions for all I<sub>DD</sub> measurements in active operation mode are:

OSC1 = external square wave, from rail-to-rail; all I/O pins tri-stated, pulled to V<sub>DD</sub>,

T0CKI = V<sub>DD</sub>, MCLR = V<sub>DD</sub>; WDT enabled/disabled as specified.

**3:** The power-down current in SLEEP mode does not depend on the oscillator type. Power-down current is measured with the part in SLEEP mode, with all I/O pins in hi-impedance state and tied to V<sub>DD</sub> and V<sub>SS</sub>.

**4:** For RC osc configuration, current through R<sub>EXT</sub> is not included. The current through the resistor can be estimated by the formula  $I_R = V_{DD}/2R_{EXT}$  (mA) with R<sub>EXT</sub> in kΩ.

**5:** The Δ current is the additional current consumed when this peripheral is enabled. This current should be added to the base I<sub>DD</sub> measurement.

## 9.2 DC Characteristics: PIC16F84A-04 (Commercial, Industrial) PIC16F84A-20 (Commercial, Industrial) PIC16LF84A-04 (Commercial, Industrial)

DC Characteristics All Pins Except Power Supply Pins			Standard Operating Conditions (unless otherwise stated) Operating temperature 0°C ≤ TA ≤ +70°C (commercial) -40°C ≤ TA ≤ +85°C (industrial) Operating voltage VDD range as described in DC specifications (Section 9.1)				
Param No.	Symbol	Characteristic	Min	Typ†	Max	Units	Conditions
D030 D030A D031 D032 D033 D034	VIL	<b>Input Low Voltage</b> I/O ports: with TTL buffer with Schmitt Trigger buffer MCLR, RA4/T0CKI OSC1 (XT, HS and LP modes) OSC1 (RC mode)	VSS VSS VSS VSS VSS VSS	— — — — — —	0.8 0.16VDD 0.2VDD 0.2VDD 0.3VDD 0.1VDD	V V V V V V	4.5V ≤ VDD ≤ 5.5V ( <b>Note 4</b> ) Entire range ( <b>Note 4</b> ) Entire range  <b>(Note 1)</b>
D040 D040A D041 D042 D042A D043 D043A	VIH	<b>Input High Voltage</b> I/O ports: with TTL buffer with Schmitt Trigger buffer MCLR, RA4/T0CKI OSC1 (XT, HS and LP modes) OSC1 (RC mode)	2.0 0.25VDD+0.8 0.8 VDD 0.8 VDD 0.8 VDD 0.8 VDD 0.9 VDD	— — — — — — —	VDD VDD VDD VDD 8.5 VDD VDD	V V V V V V V	4.5V ≤ VDD ≤ 5.5V ( <b>Note 4</b> ) Entire range ( <b>Note 4</b> ) Entire range  <b>(Note 1)</b>
D050	VHYS	<b>Hysteresis of Schmitt Trigger Inputs</b>	—	0.1	—	V	
D070	IPURB	<b>PORTB Weak Pull-up Current</b>	50	250	400	μA	VDD = 5.0V, VPIN = VSS
D060 D061 D063	IIL	<b>Input Leakage Current (Notes 2, 3)</b> I/O ports MCLR, RA4/T0CKI OSC1	— — —	— — —	±1 ±5 ±5	μA μA μA	VSS ≤ VPIN ≤ VDD, Pin at hi-impedance VSS ≤ VPIN ≤ VDD VSS ≤ VPIN ≤ VDD, XT, HS and LP osc configuration

† Data in "Typ" column is at 5.0V, 25°C unless otherwise stated. These parameters are for design guidance only and are not tested.

- Note 1:** In RC oscillator configuration, the OSC1 pin is a Schmitt Trigger input. Do not drive the PIC16F84A with an external clock while the device is in RC mode, or chip damage may result.
- 2:** The leakage current on the MCLR pin is strongly dependent on the applied voltage level. The specified levels represent normal operating conditions. Higher leakage current may be measured at different input voltages.
- 3:** Negative current is defined as coming out of the pin.
- 4:** The user may choose the better of the two specs.

# PIC16F84A

## 9.2 DC Characteristics: PIC16F84A-04 (Commercial, Industrial) PIC16F84A-20 (Commercial, Industrial) PIC16LF84A-04 (Commercial, Industrial) (Continued)

DC Characteristics All Pins Except Power Supply Pins			Standard Operating Conditions (unless otherwise stated) Operating temperature $0^{\circ}\text{C} \leq T_A \leq +70^{\circ}\text{C}$ (commercial) $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (industrial) Operating voltage $V_{DD}$ range as described in DC specifications (Section 9.1)				
Param No.	Symbol	Characteristic	Min	Typ†	Max	Units	Conditions
D080	VOL	<b>Output Low Voltage</b> I/O ports	—	—	0.6	V	IOL = 8.5 mA, VDD = 4.5V
D083		OSC2/CLKOUT	—	—	0.6	V	IOL = 1.6 mA, VDD = 4.5V, (RC mode only)
D090	VOH	<b>Output High Voltage</b> I/O ports (Note 3)	VDD-0.7	—	—	V	IOH = -3.0 mA, VDD = 4.5V
D092		OSC2/CLKOUT (Note 3)	VDD-0.7	—	—	V	IOH = -1.3 mA, VDD = 4.5V (RC mode only)
D150	VOD	<b>Open Drain High Voltage</b> RA4 pin	—	—	8.5	V	
D100	COSC2	<b>Capacitive Loading Specs on Output Pins</b> OSC2 pin	—	—	15	pF	In XT, HS and LP modes when external clock is used to drive OSC1
D101	CIO	All I/O pins and OSC2 (RC mode)	—	—	50	pF	
D120	ED	<b>Data EEPROM Memory</b> Endurance	1M	10M	—	E/W	25°C at 5V VMIN = Minimum operating voltage
D121	VDRW	VDD for read/write	VMIN	—	5.5	V	
D122	TDEW	Erase/Write cycle time	—	4	8	ms	
D130	EP	<b>Program FLASH Memory</b> Endurance	1000	10K	—	E/W	VMIN = Minimum operating voltage
D131	VPR	VDD for read	VMIN	—	5.5	V	
D132	VPEW	VDD for erase/write	4.5	—	5.5	V	
D133	TPEW	Erase/Write cycle time	—	4	8	ms	

† Data in "Typ" column is at 5.0V, 25°C unless otherwise stated. These parameters are for design guidance only and are not tested.

**Note 1:** In RC oscillator configuration, the OSC1 pin is a Schmitt Trigger input. Do not drive the PIC16F84A with an external clock while the device is in RC mode, or chip damage may result.

**2:** The leakage current on the MCLR pin is strongly dependent on the applied voltage level. The specified levels represent normal operating conditions. Higher leakage current may be measured at different input voltages.

**3:** Negative current is defined as coming out of the pin.

**4:** The user may choose the better of the two specs.

9.3 AC (Timing) Characteristics

9.3.1 TIMING PARAMETER SYMBOLOGY

The timing parameter symbols have been created following one of the following formats:

- 1. TppS2ppS
- 2. TppS

T		T
F	Frequency	Time

Lowercase letters (pp) and their meanings:

pp		
2	to	os, osc OSC1
ck	CLKOUT	ost oscillator start-up timer
cy	cycle time	pwrt power-up timer
io	I/O port	rbt RBx pins
inp	INT pin	t0 T0CKI
mp	MCLR	wdt watchdog timer

Uppercase letters and their meanings:

S		
F	Fall	P Period
H	High	R Rise
I	Invalid (high impedance)	V Valid
L	Low	Z High Impedance

# PIC16F84A

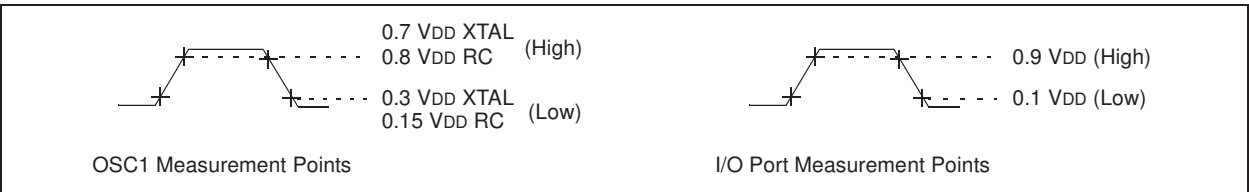
## 9.3.2 TIMING CONDITIONS

The temperature and voltages specified in Table 9-1 apply to all timing specifications unless otherwise noted. All timings are measured between high and low measurement points as indicated in Figure 9-4. Figure 9-5 specifies the load conditions for the timing specifications.

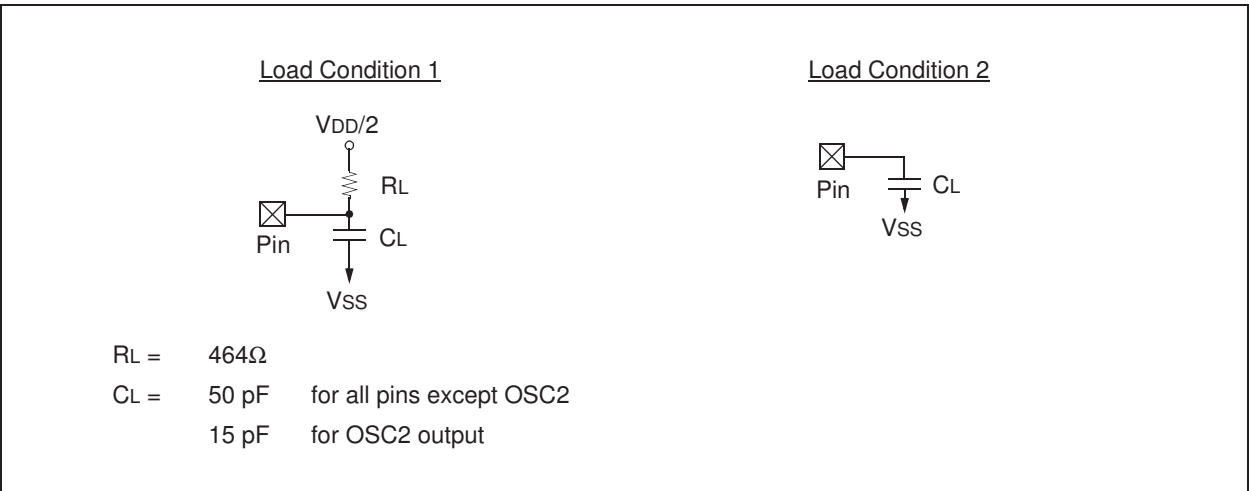
**TABLE 9-1: TEMPERATURE AND VOLTAGE SPECIFICATIONS - AC**

AC CHARACTERISTICS	Standard Operating Conditions (unless otherwise stated)	
	Operating temperature	$0^{\circ}\text{C} \leq T_A \leq +70^{\circ}\text{C}$ for commercial $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ for industrial
	Operating voltage $V_{DD}$ range as described in DC specifications (Section 9.1)	

**FIGURE 9-4: PARAMETER MEASUREMENT INFORMATION**

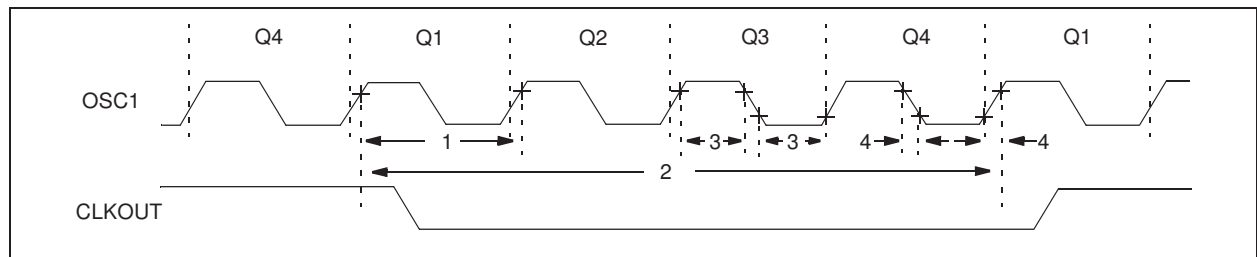


**FIGURE 9-5: LOAD CONDITIONS**



## 9.3.3 TIMING DIAGRAMS AND SPECIFICATIONS

**FIGURE 9-6: EXTERNAL CLOCK TIMING**



**TABLE 9-2: EXTERNAL CLOCK TIMING REQUIREMENTS**

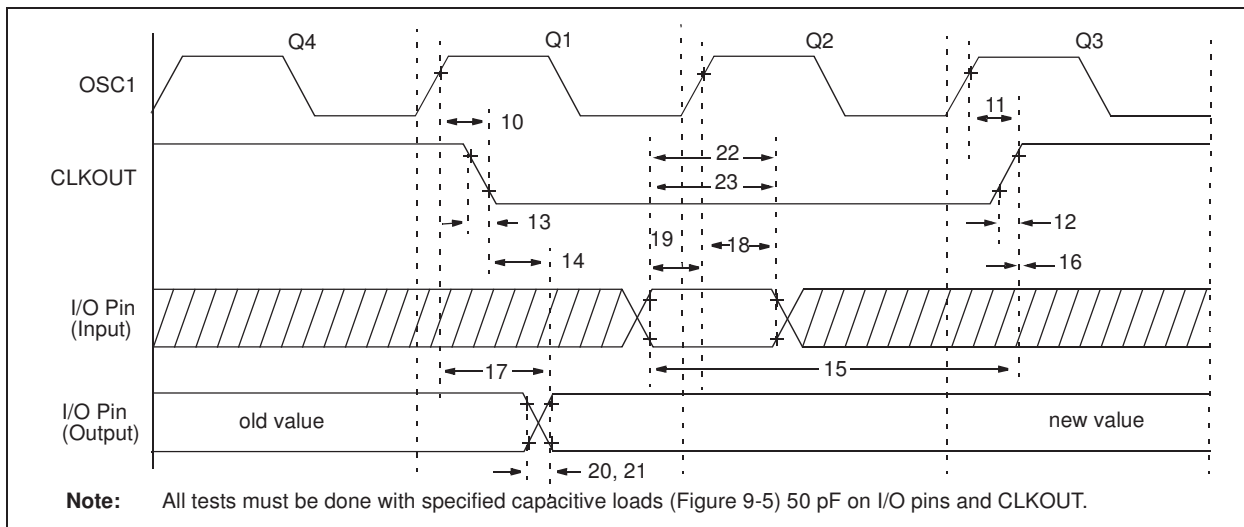
Param No.	Sym	Characteristic	Min	Typ†	Max	Units	Conditions
	Fosc	<b>External CLKIN Frequency<sup>(1)</sup></b>	DC	—	2	MHz	XT, RC osc (-04, LF)
			DC	—	4	MHz	XT, RC osc (-04)
			DC	—	20	MHz	HS osc (-20)
			DC	—	200	kHz	LP osc (-04, LF)
		<b>Oscillator Frequency<sup>(1)</sup></b>	DC	—	2	MHz	RC osc (-04, LF)
			DC	—	4	MHz	RC osc (-04)
			0.1	—	2	MHz	XT osc (-04, LF)
			0.1	—	4	MHz	XT osc (-04)
			1.0	—	20	MHz	HS osc (-20)
			DC	—	200	kHz	LP osc (-04, LF)
		<b>Oscillator Period<sup>(1)</sup></b>	500	—	—	ns	XT, RC osc (-04, LF)
			250	—	—	ns	XT, RC osc (-04)
			50	—	—	ns	HS osc (-20)
			5.0	—	—	μs	LP osc (-04, LF)
			500	—	—	ns	RC osc (-04, LF)
			250	—	—	ns	RC osc (-04)
1	TOSC	<b>External CLKIN Period<sup>(1)</sup></b>	500	—	—	ns	XT, RC osc (-04, LF)
			250	—	—	ns	XT, RC osc (-04)
			50	—	—	ns	HS osc (-20)
			5.0	—	—	μs	LP osc (-04, LF)
		<b>Oscillator Period<sup>(1)</sup></b>	500	—	—	ns	RC osc (-04, LF)
2	TCY	<b>Instruction Cycle Time<sup>(1)</sup></b>	500	—	—	ns	RC osc (-04)
			250	—	—	ns	XT osc (-04, LF)
			500	—	10,000	ns	XT osc (-04, LF)
			250	—	10,000	ns	XT osc (-04)
			50	—	1,000	ns	HS osc (-20)
3	TosL, TosH	<b>Clock in (OSC1) High or Low Time</b>	500	—	—	μs	LP osc (-04, LF)
			250	—	—	ns	HS osc (-20)
			50	—	—	ns	XT osc (-04, LF)
			250	—	—	ns	XT osc (-04)
			50	—	—	ns	HS osc (-20)
4	TosR, TosF	<b>Clock in (OSC1) Rise or Fall Time</b>	500	—	—	ns	XT osc (-04, LF)
			250	—	—	ns	LP osc (-04, LF)
			50	—	—	ns	HS osc (-20)
			250	—	—	ns	XT osc (-04, LF)
			50	—	—	ns	LP osc (-04, LF)

† Data in "Typ" column is at 5.0V, 25°C unless otherwise stated. These parameters are for design guidance only and are not tested.

**Note 1:** Instruction cycle period (TCY) equals four times the input oscillator time-base period. All specified values are based on characterization data for that particular oscillator type under standard operating conditions with the device executing code. Exceeding these specified limits may result in an unstable oscillator operation and/or higher than expected current consumption. All devices are tested to operate at "Min." values with an external clock applied to the OSC1 pin.  
When an external clock input is used, the "Max." cycle time limit is "DC" (no clock) for all devices.

# PIC16F84A

**FIGURE 9-7: CLKOUT AND I/O TIMING**



**TABLE 9-3: CLKOUT AND I/O TIMING REQUIREMENTS**

Param No.	Sym	Characteristic	Min	Typ†	Max	Units	Conditions
10	TosH2ckL	OSC1↑ to CLKOUT↓	Standard	15	30	ns	(Note 1)
10A		Extended (LF)	—	15	120	ns	(Note 1)
11	TosH2ckH	OSC1↑ to CLKOUT↑	Standard	15	30	ns	(Note 1)
11A		Extended (LF)	—	15	120	ns	(Note 1)
12	TckR	CLKOUT rise time	Standard	15	30	ns	(Note 1)
12A		Extended (LF)	—	15	100	ns	(Note 1)
13	TckF	CLKOUT fall time	Standard	15	30	ns	(Note 1)
13A		Extended (LF)	—	15	100	ns	(Note 1)
14	TckL2ioV	CLKOUT ↓ to Port out valid	—	—	0.5Tcy + 20	ns	(Note 1)
15	TioV2ckH	Port in valid before CLKOUT ↑	Standard	0.30Tcy + 30	—	ns	(Note 1)
		Extended (LF)	0.30Tcy + 80	—	—	ns	(Note 1)
16	TckH2ioL	Port in hold after CLKOUT ↑	0	—	—	ns	(Note 1)
17	TosH2ioV	OSC1↑ (Q1 cycle) to Port out valid	Standard	—	125	ns	
		Extended (LF)	—	—	250	ns	
18	TosH2ioL	OSC1↑ (Q2 cycle) to Port input invalid (I/O in hold time)	Standard	10	—	ns	
		Extended (LF)	10	—	—	ns	
19	TioV2osH	Port input valid to OSC1↑ (I/O in setup time)	Standard	-75	—	ns	
		Extended (LF)	-175	—	—	ns	
20	TioR	Port output rise time	Standard	10	35	ns	
20A		Extended (LF)	—	10	70	ns	
21	TioF	Port output fall time	Standard	10	35	ns	
21A		Extended (LF)	—	10	70	ns	
22	TINP	INT pin high or low time	Standard	20	—	ns	
22A		Extended (LF)	55	—	—	ns	
23	TRBP	RB7:RB4 change INT high or low time	Standard	Tosc§	—	ns	
23A		Extended (LF)	Tosc§	—	—	ns	

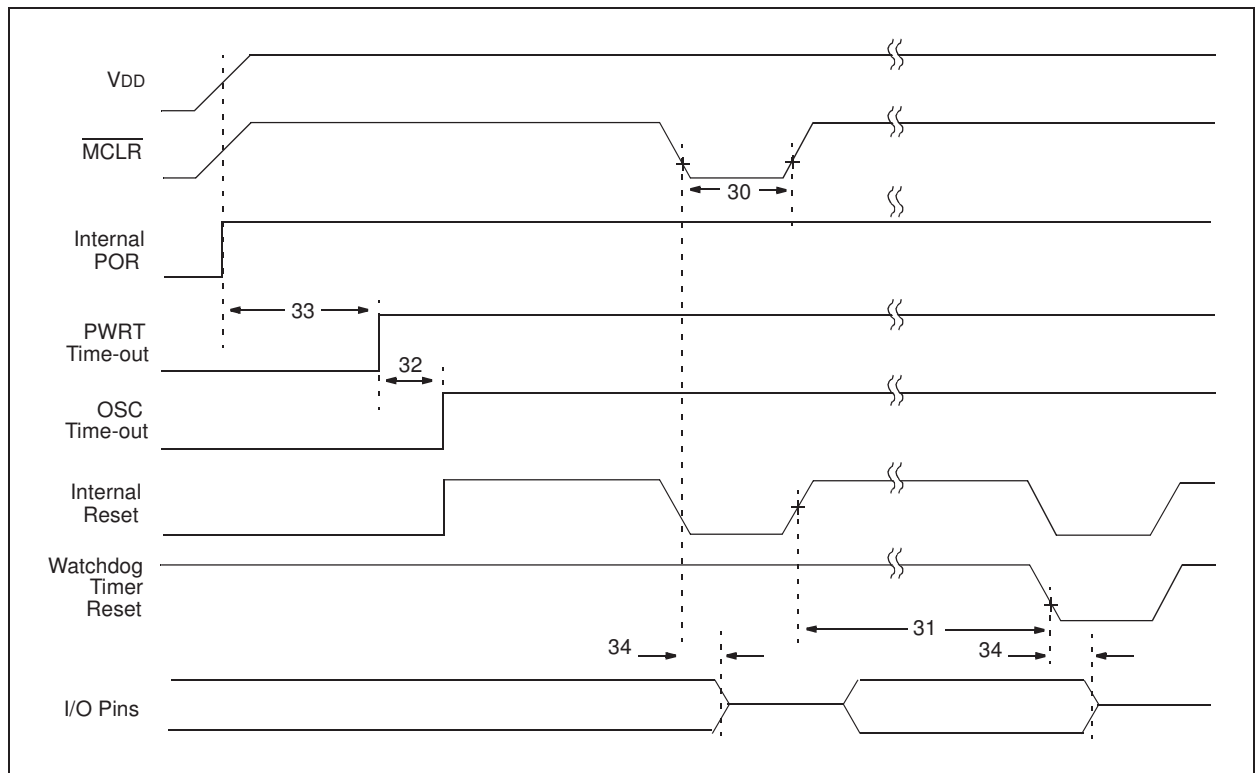
† Data in "Typ" column is at 5.0V, 25°C unless otherwise stated. These parameters are for design guidance only and are not tested.

§ By design.

**Note 1:** Measurements are taken in RC mode where CLKOUT output is 4 x Tosc.



**FIGURE 9-8: RESET, WATCHDOG TIMER, OSCILLATOR START-UP TIMER AND POWER-UP TIMER TIMING**



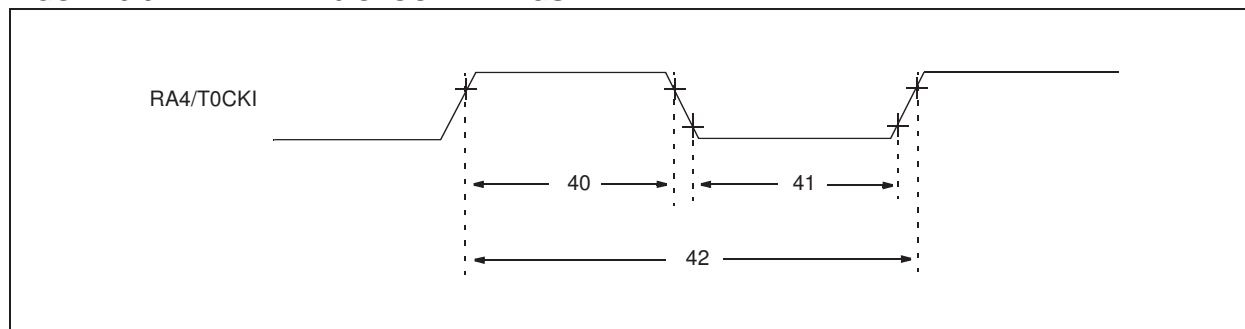
**TABLE 9-4: RESET, WATCHDOG TIMER, OSCILLATOR START-UP TIMER AND POWER-UP TIMER REQUIREMENTS**

Parameter No.	Sym	Characteristic	Min	Typ†	Max	Units	Conditions
30	TmCL	MCLR Pulse Width (low)	2	—	—	μs	VDD = 5.0V
31	TWDT	Watchdog Timer Time-out Period (No Prescaler)	7	18	33	ms	VDD = 5.0V
32	TOST	Oscillation Start-up Timer Period		1024Tosc		ms	Tosc = OSC1 period
33	TPWRT	Power-up Timer Period	28	72	132	ms	VDD = 5.0V
34	TIOZ	I/O hi-impedance from MCLR Low or RESET	—	—	100	ns	

† Data in "Typ" column is at 5V, 25°C, unless otherwise stated. These parameters are for design guidance only and are not tested.

# PIC16F84A

**FIGURE 9-9: TIMER0 CLOCK TIMINGS**



**TABLE 9-5: TIMER0 CLOCK REQUIREMENTS**

Parameter No.	Sym	Characteristic		Min	Typ†	Max	Units	Conditions
40	Tt0H	T0CKI High Pulse Width	No Prescaler	$0.5T_{CY} + 20$	—	—	ns	$2.0V \leq V_{DD} \leq 3.0V$ $3.0V \leq V_{DD} \leq 6.0V$
			With Prescaler	50 30	— —	— —	ns ns	
41	Tt0L	T0CKI Low Pulse Width	No Prescaler	$0.5T_{CY} + 20$	—	—	ns	$2.0V \leq V_{DD} \leq 3.0V$ $3.0V \leq V_{DD} \leq 6.0V$
			With Prescaler	50 20	— —	— —	ns ns	
42	Tt0P	T0CKI Period		$\frac{T_{CY} + 40}{N}$	—	—	ns	N = prescale value (2, 4, ..., 256)

† Data in "Typ" column is at 5.0V, 25°C, unless otherwise stated. These parameters are for design guidance only and are not tested.

## 10.0 DC/AC CHARACTERISTIC GRAPHS

The graphs provided in this section are for **design guidance** and are **not tested**.

In some graphs, the data presented are **outside specified operating range** (i.e., outside specified  $V_{DD}$  range). This is for **information only** and devices are ensured to operate properly only within the specified range.

The data presented in this section is a **statistical summary** of data collected on units from different lots over a period of time and matrix samples. 'Typical' represents the mean of the distribution at 25°C. 'Max' or 'Min' represents (mean +  $3\sigma$ ) or (mean -  $3\sigma$ ), respectively, where  $\sigma$  is a standard deviation over the whole temperature range.

# PIC16F84A

FIGURE 10-1: TYPICAL  $I_{DD}$  vs.  $F_{osc}$  OVER  $V_{DD}$  (HS MODE, 25°C)

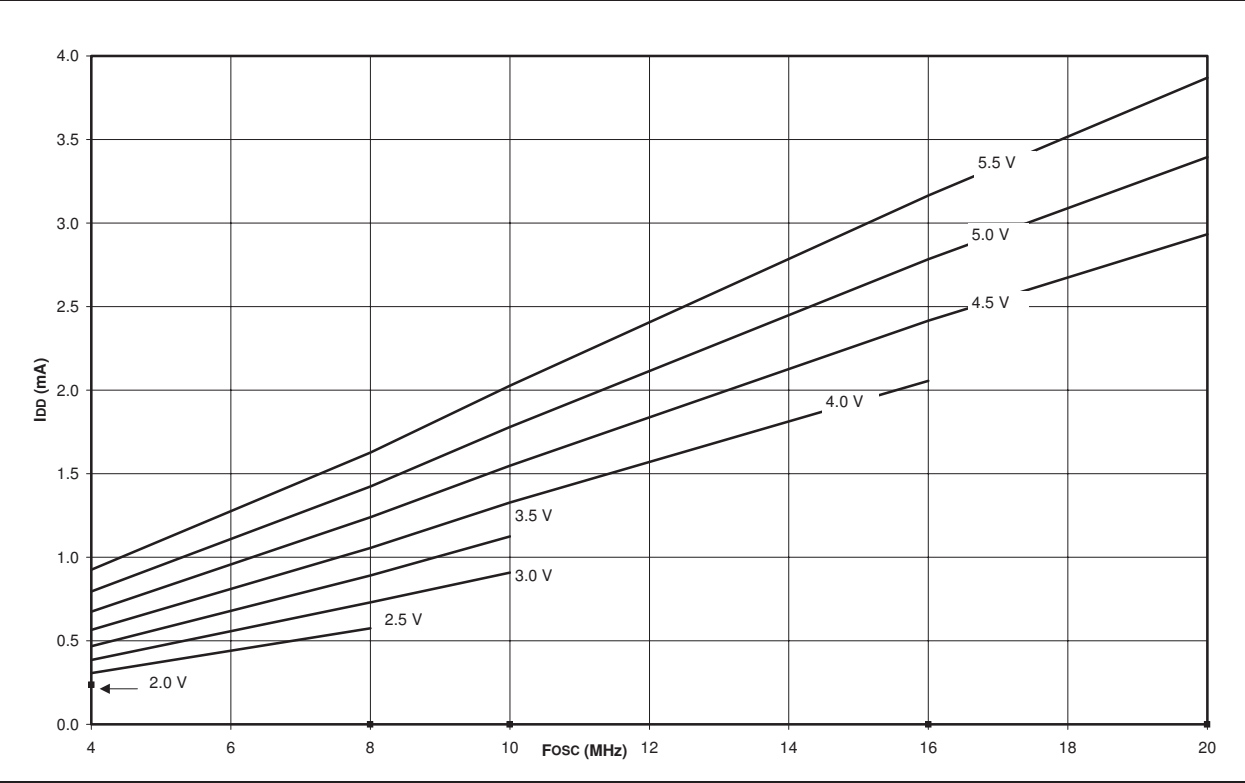


FIGURE 10-2: MAXIMUM  $I_{DD}$  vs.  $F_{osc}$  OVER  $V_{DD}$  (HS MODE, -40°C TO +125°C)

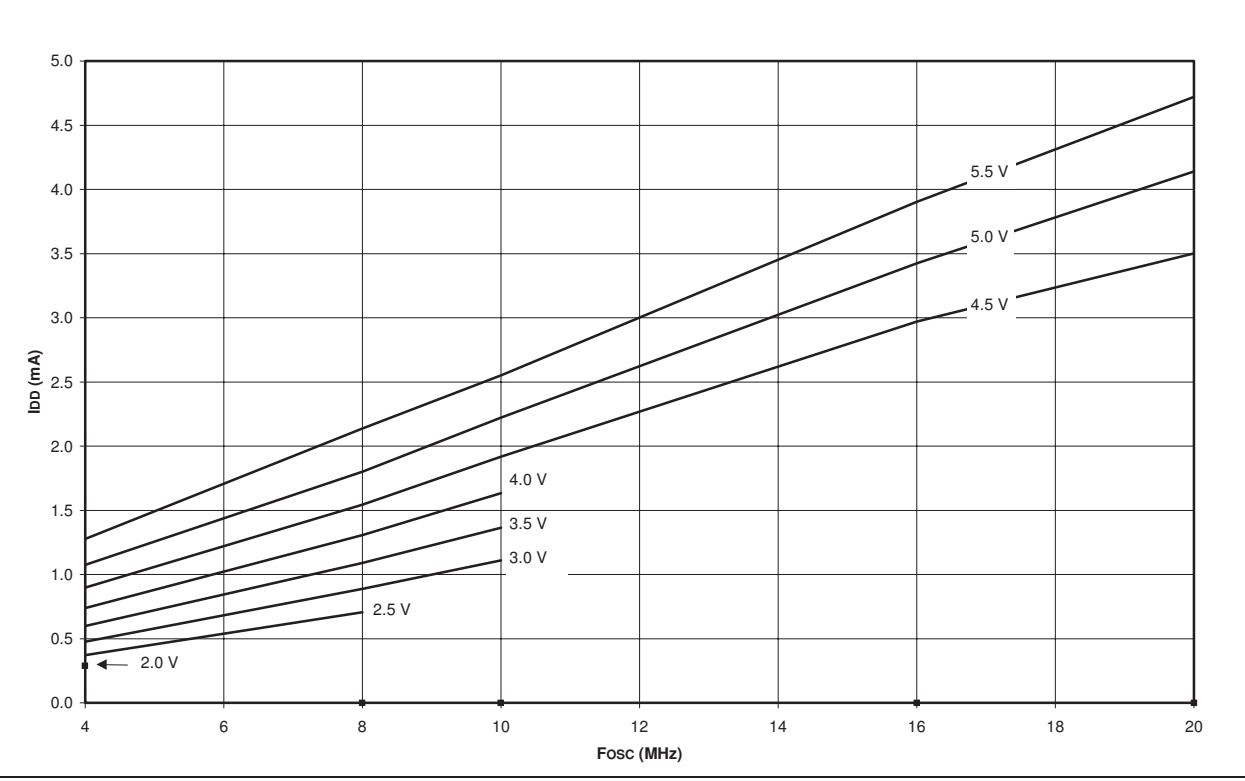


FIGURE 10-3: TYPICAL  $I_{DD}$  vs.  $F_{OSC}$  OVER  $V_{DD}$  (XT MODE, 25°C)

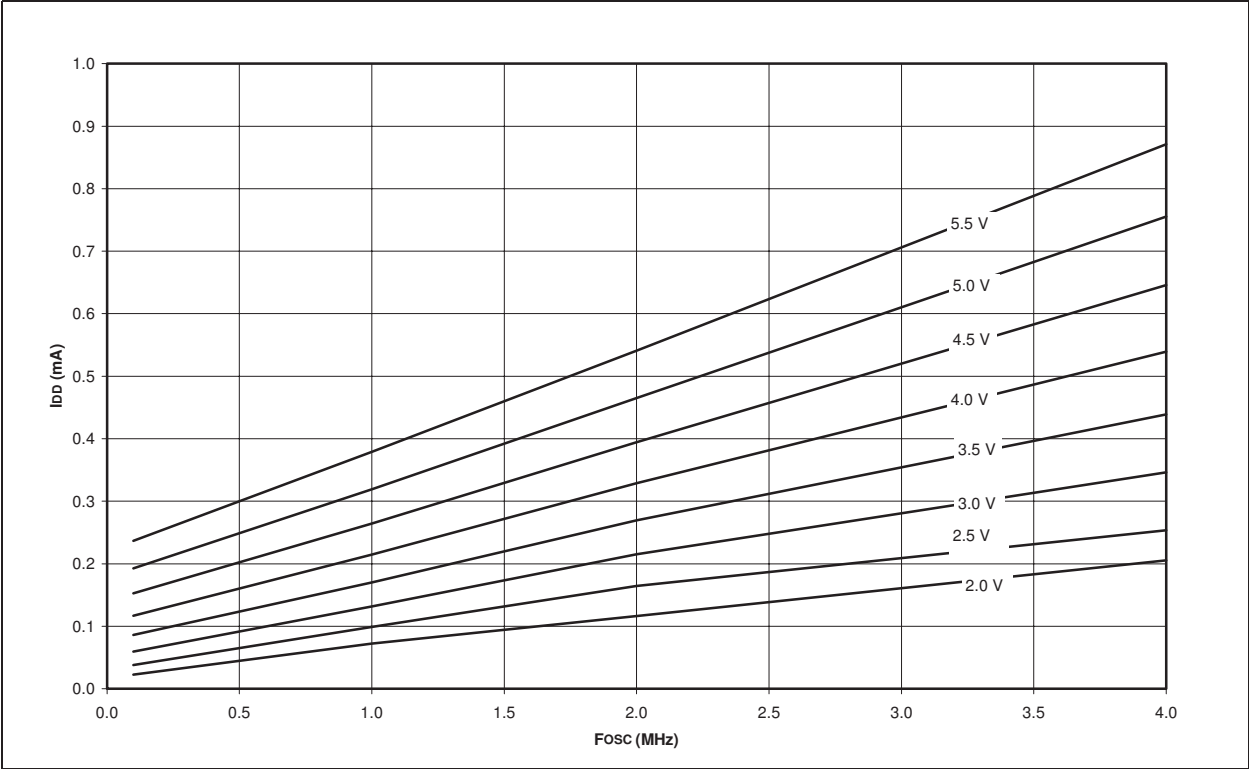
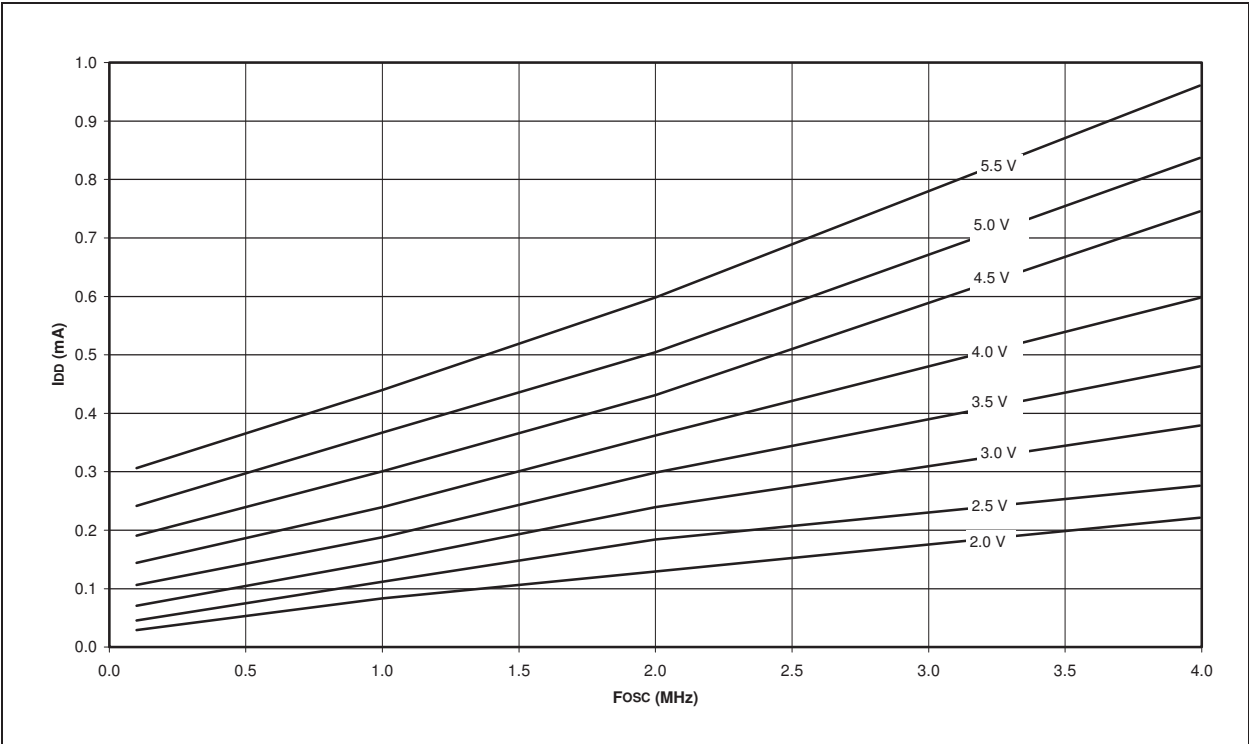


FIGURE 10-4: MAXIMUM  $I_{DD}$  vs.  $F_{OSC}$  OVER  $V_{DD}$  (XT MODE, -40° TO +125°C)



# PIC16F84A

FIGURE 10-5: TYPICAL  $I_{DD}$  vs.  $F_{osc}$  OVER  $V_{DD}$  (LP MODE, 25°C)

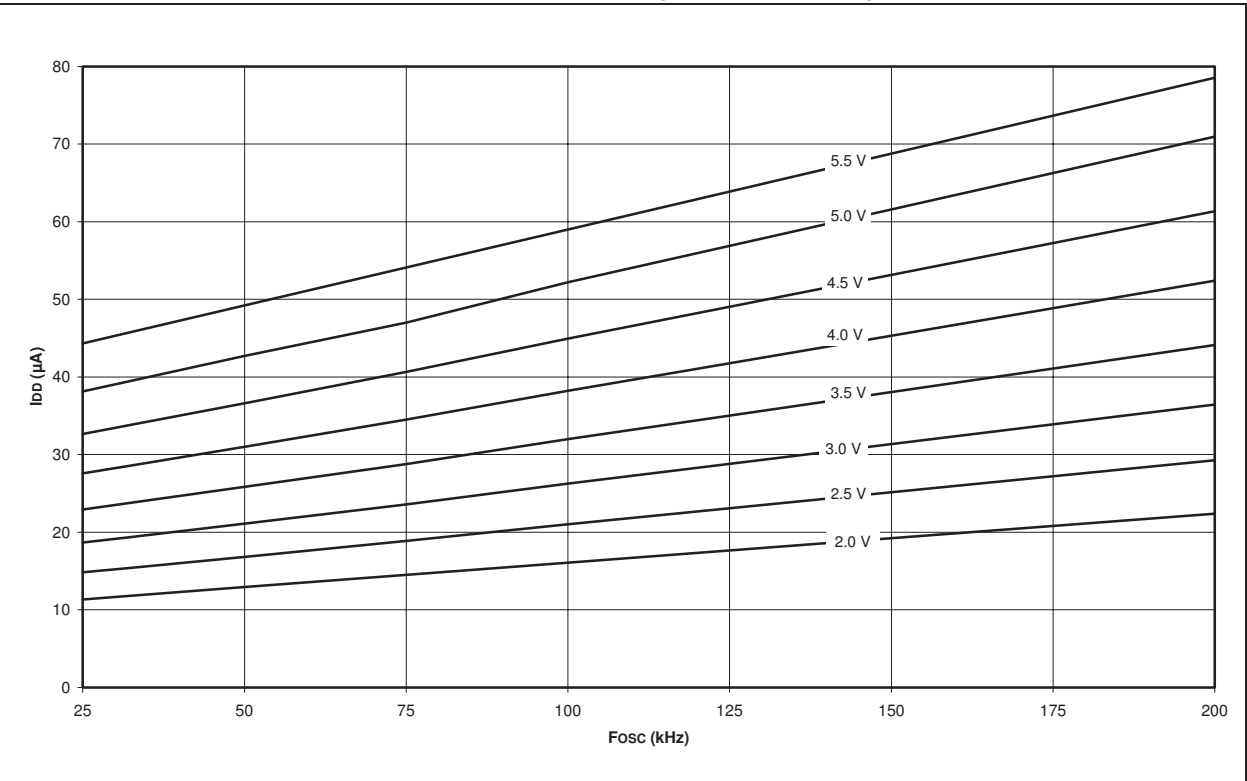


FIGURE 10-6: MAXIMUM  $I_{DD}$  vs.  $F_{osc}$  OVER  $V_{DD}$  (LP MODE, -40° TO +125°C)

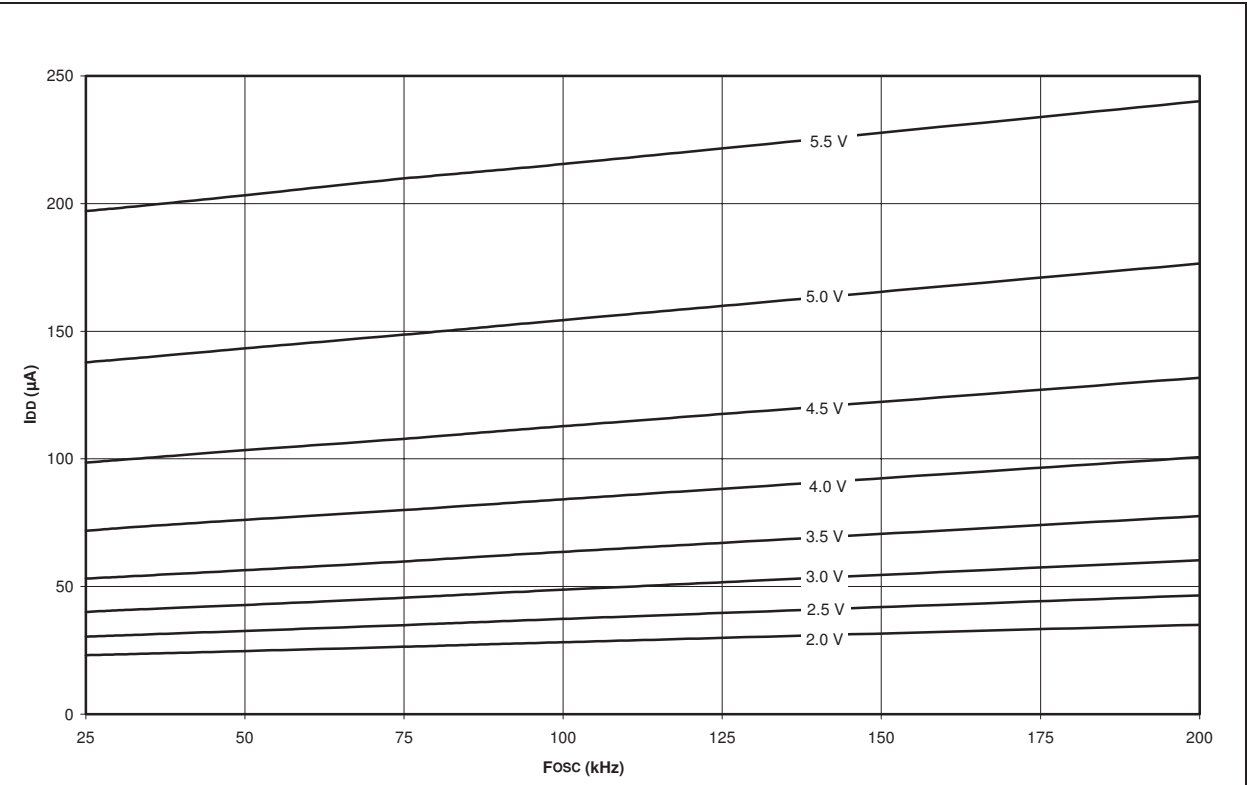


FIGURE 10-7: AVERAGE Fosc vs. VDD FOR R (RC MODE, C = 22 pF, 25°C)

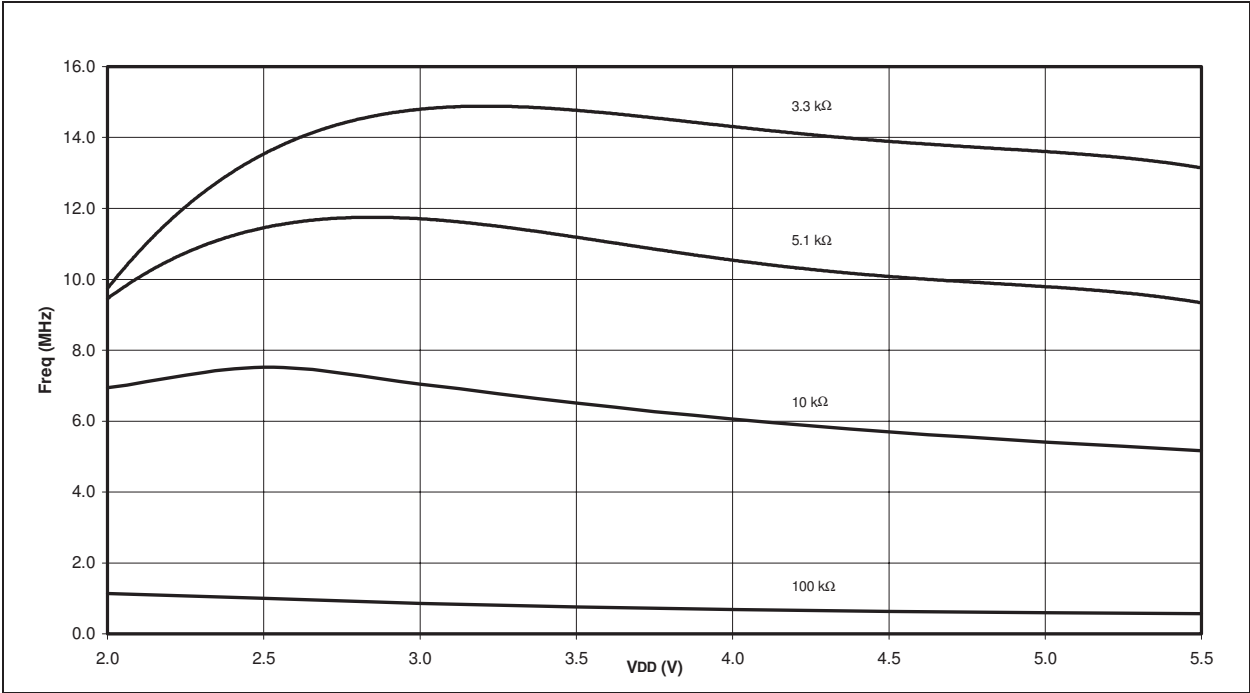
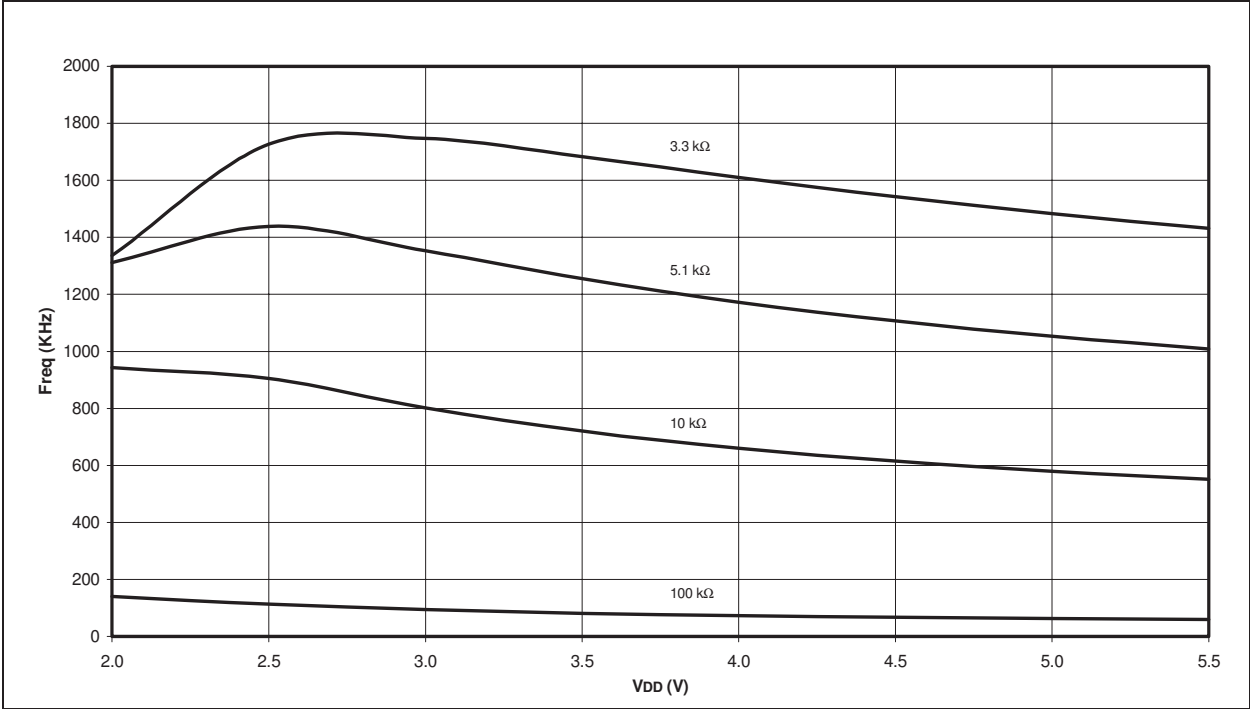


FIGURE 10-8: AVERAGE Fosc vs. VDD FOR R (RC MODE, C = 100 pF, 25°C)



# PIC16F84A

FIGURE 10-9: AVERAGE  $F_{osc}$  vs.  $V_{DD}$  FOR R (RC MODE,  $C = 300$  pF,  $25^{\circ}\text{C}$ )

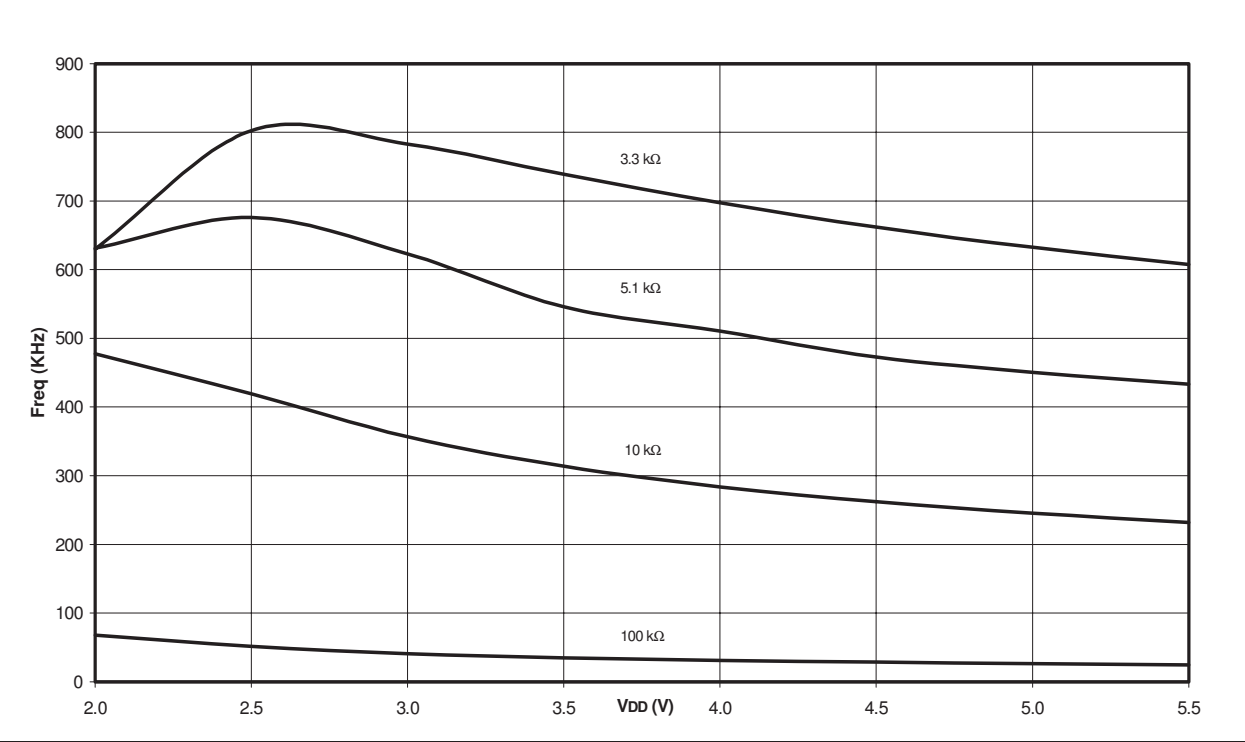


FIGURE 10-10:  $I_{PD}$  vs.  $V_{DD}$  (SLEEP MODE, ALL PERIPHERALS DISABLED)

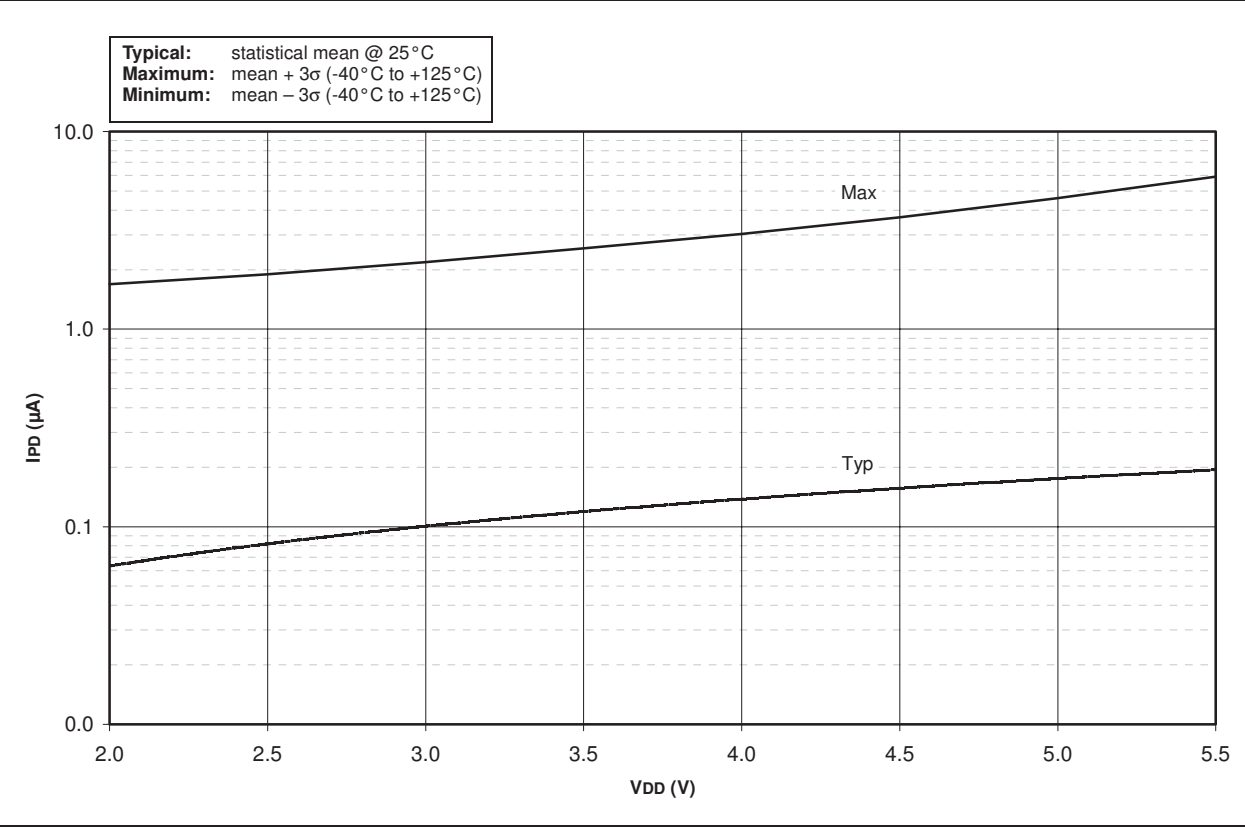




FIGURE 10-11: I<sub>PD</sub> vs. V<sub>DD</sub> (WDT MODE)

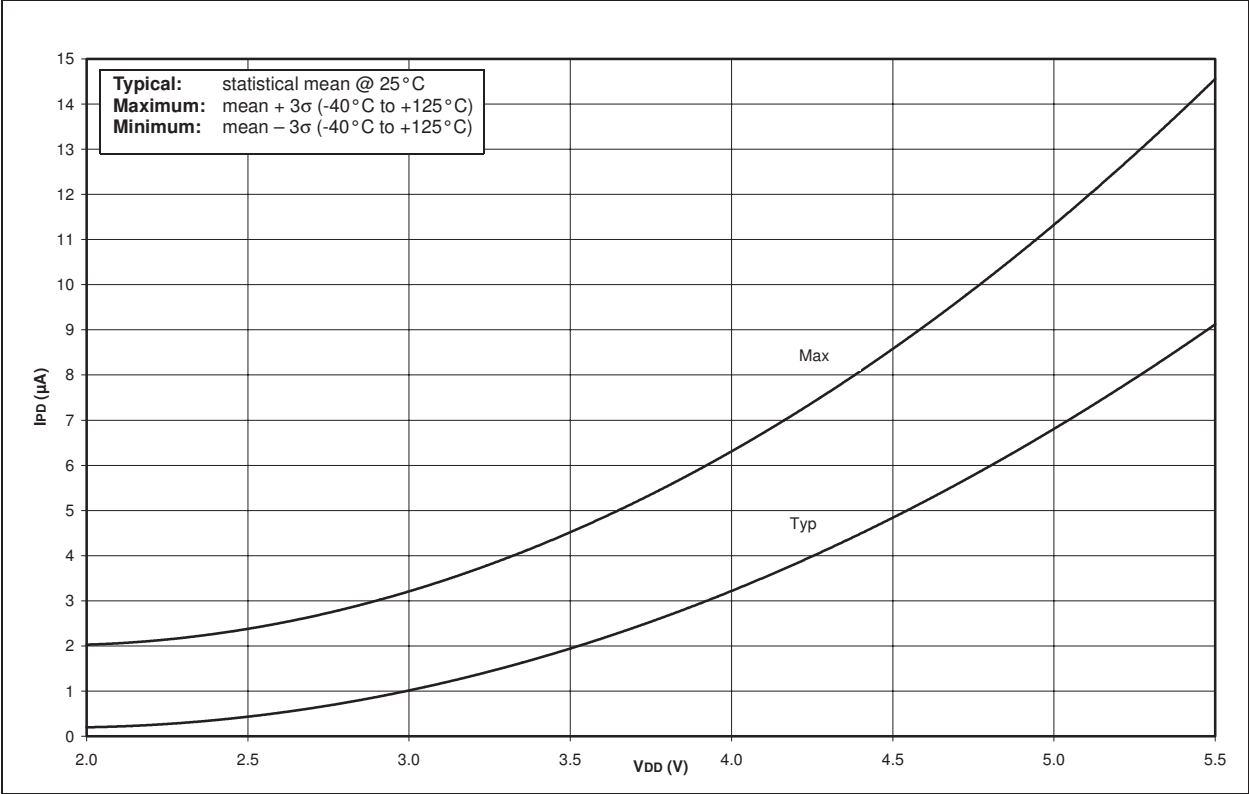
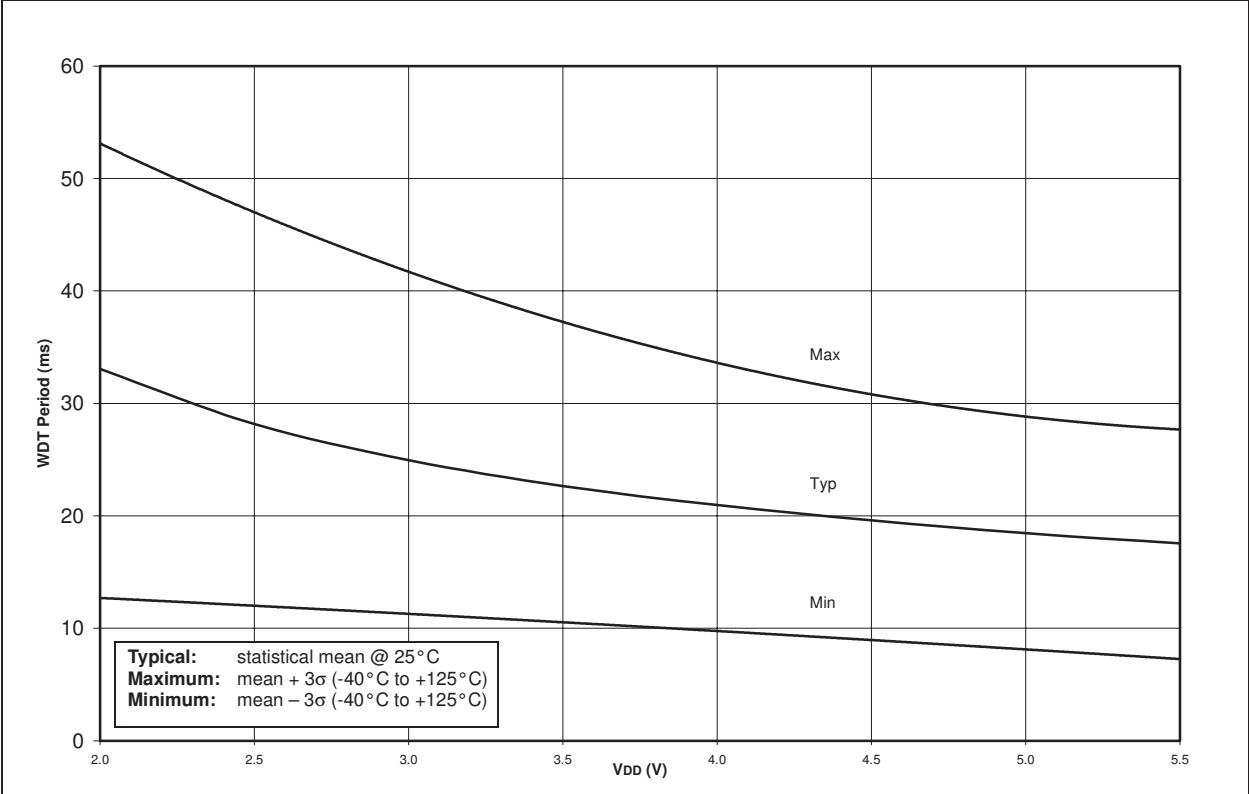


FIGURE 10-12: TYPICAL, MINIMUM, AND MAXIMUM WDT PERIOD vs. V<sub>DD</sub> OVER TEMP



# PIC16F84A

FIGURE 10-13: TYPICAL, MINIMUM AND MAXIMUM  $V_{OH}$  vs.  $I_{OH}$  ( $V_{DD} = 5V$ ,  $-40^{\circ}C$  TO  $+125^{\circ}C$ )

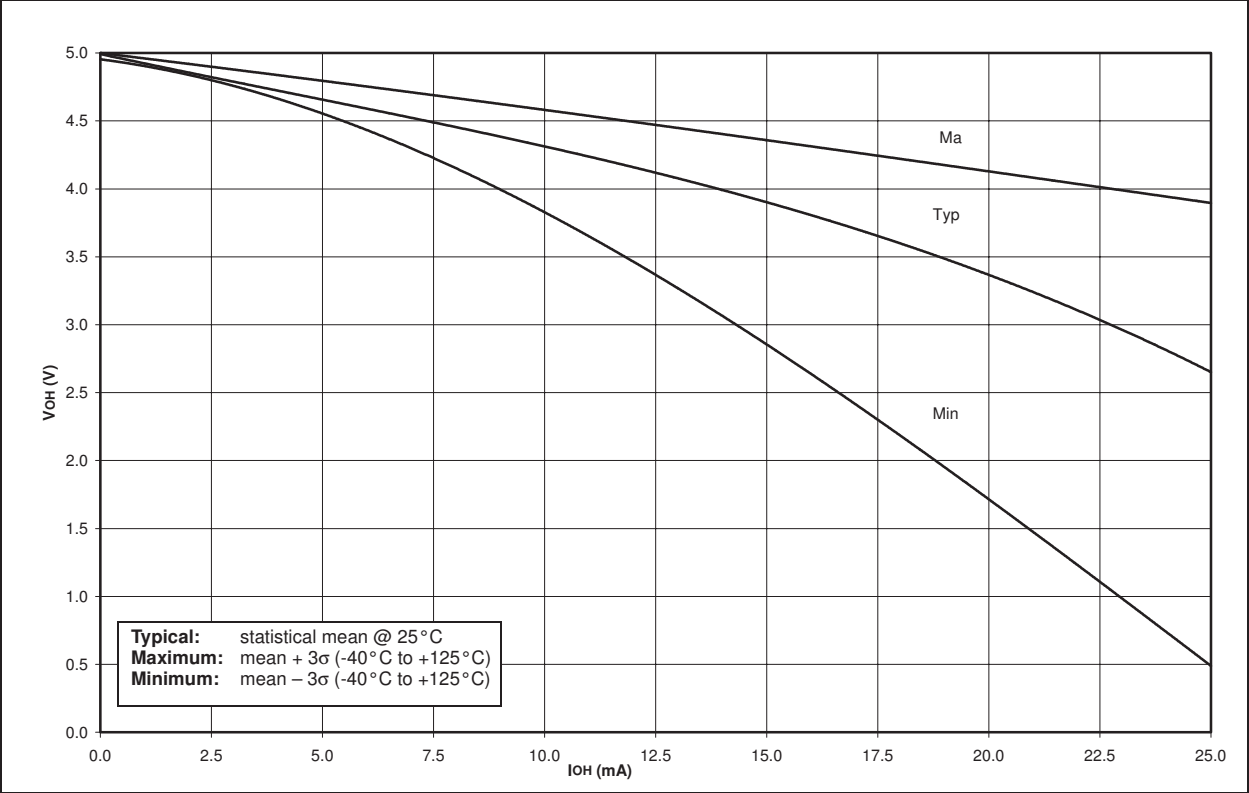


FIGURE 10-14: TYPICAL, MINIMUM AND MAXIMUM  $V_{OH}$  vs.  $I_{OH}$  ( $V_{DD} = 3V$ ,  $-40^{\circ}C$  TO  $+125^{\circ}C$ )

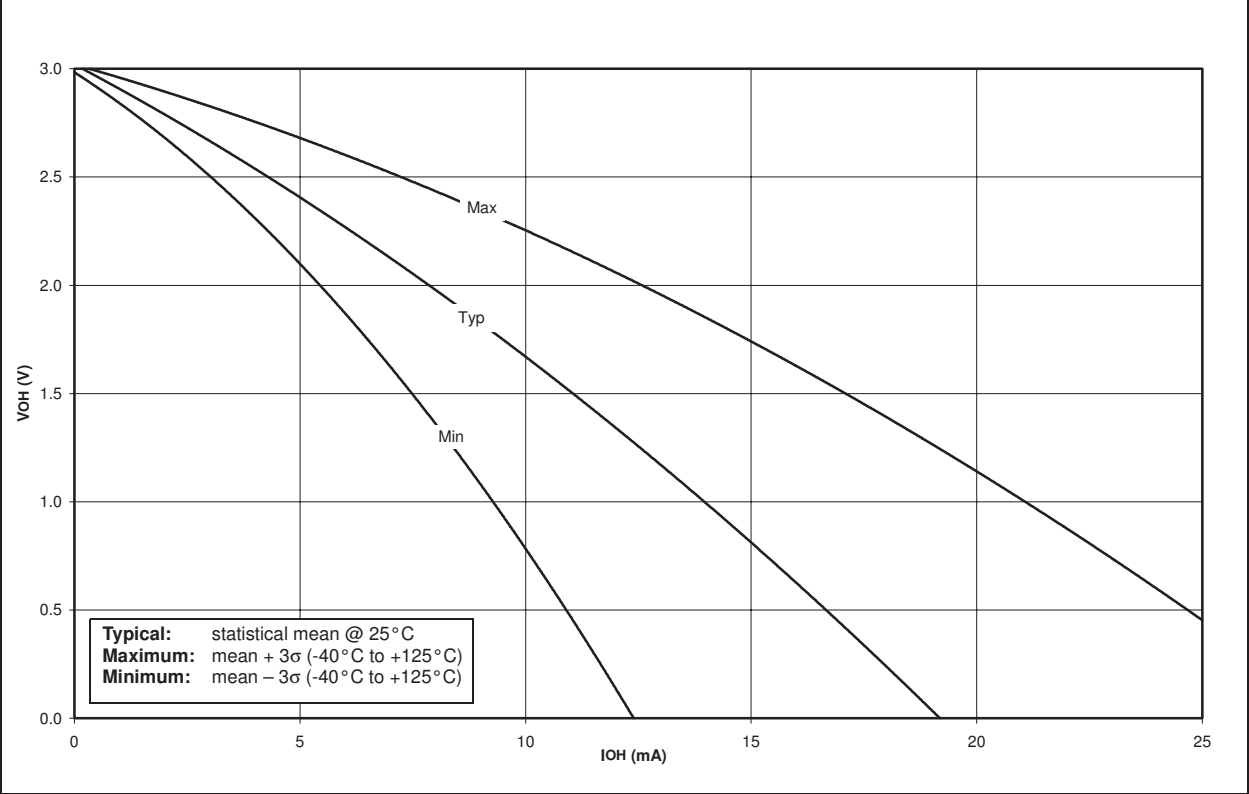


FIGURE 10-15: TYPICAL, MINIMUM AND MAXIMUM VOL vs. IOL (VDD = 5V, -40°C TO +125°C)

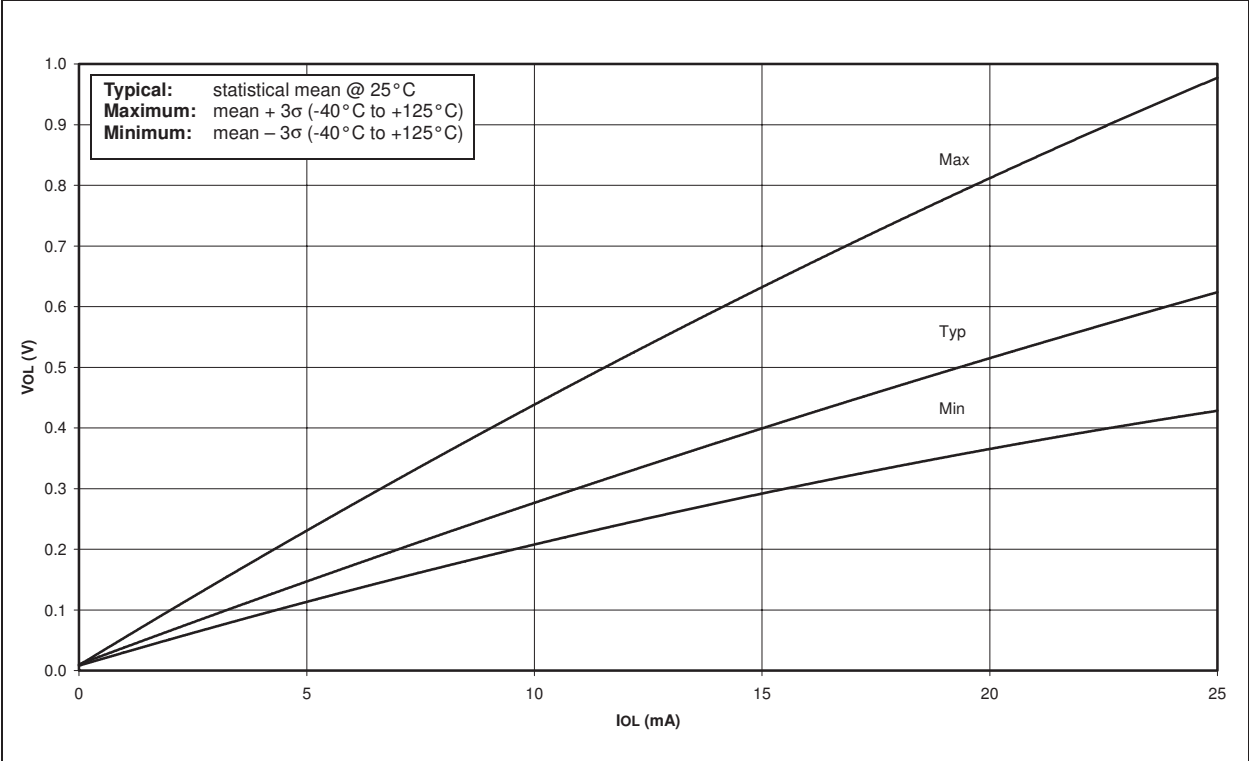
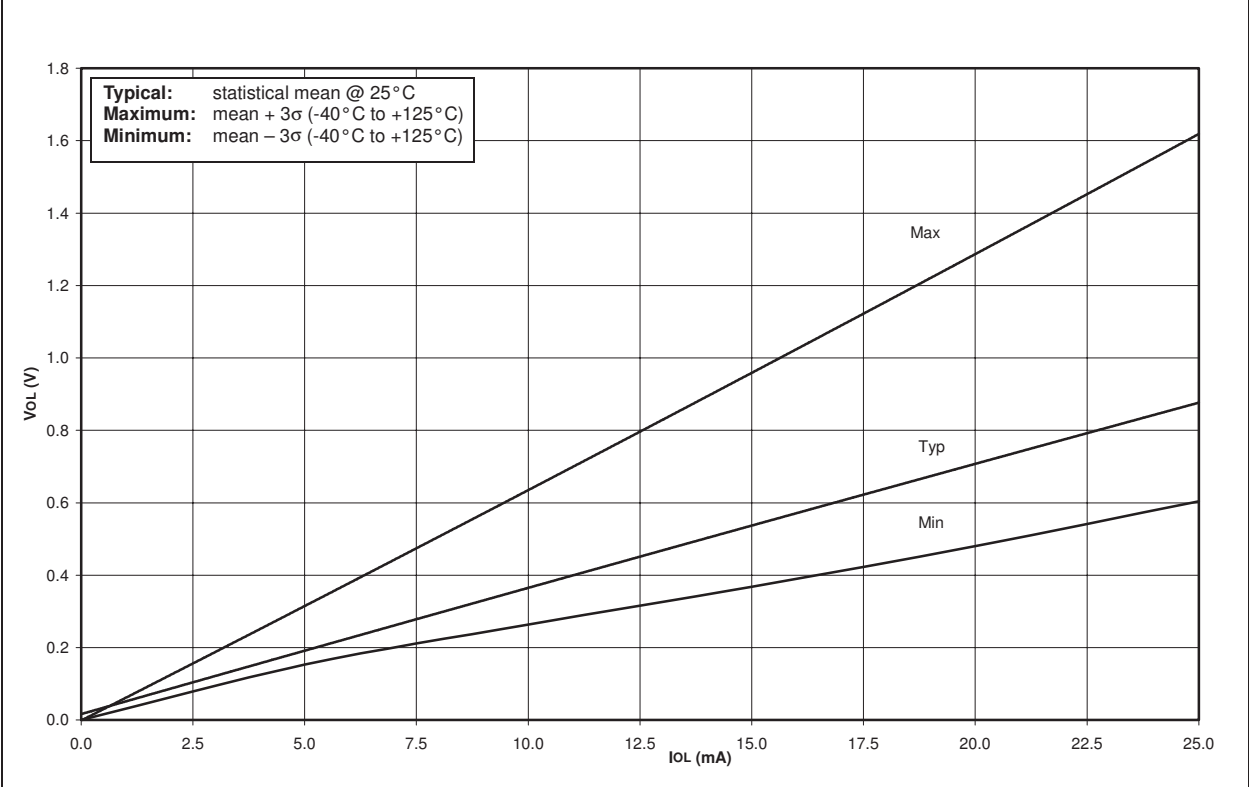


FIGURE 10-16: TYPICAL, MINIMUM AND MAXIMUM VOL vs. IOL (VDD = 3V, -40°C TO +125°C)



# PIC16F84A

FIGURE 10-17: MINIMUM AND MAXIMUM  $V_{IN}$  vs.  $V_{DD}$ , (TTL INPUT,  $-40^{\circ}\text{C}$  TO  $+125^{\circ}\text{C}$ )

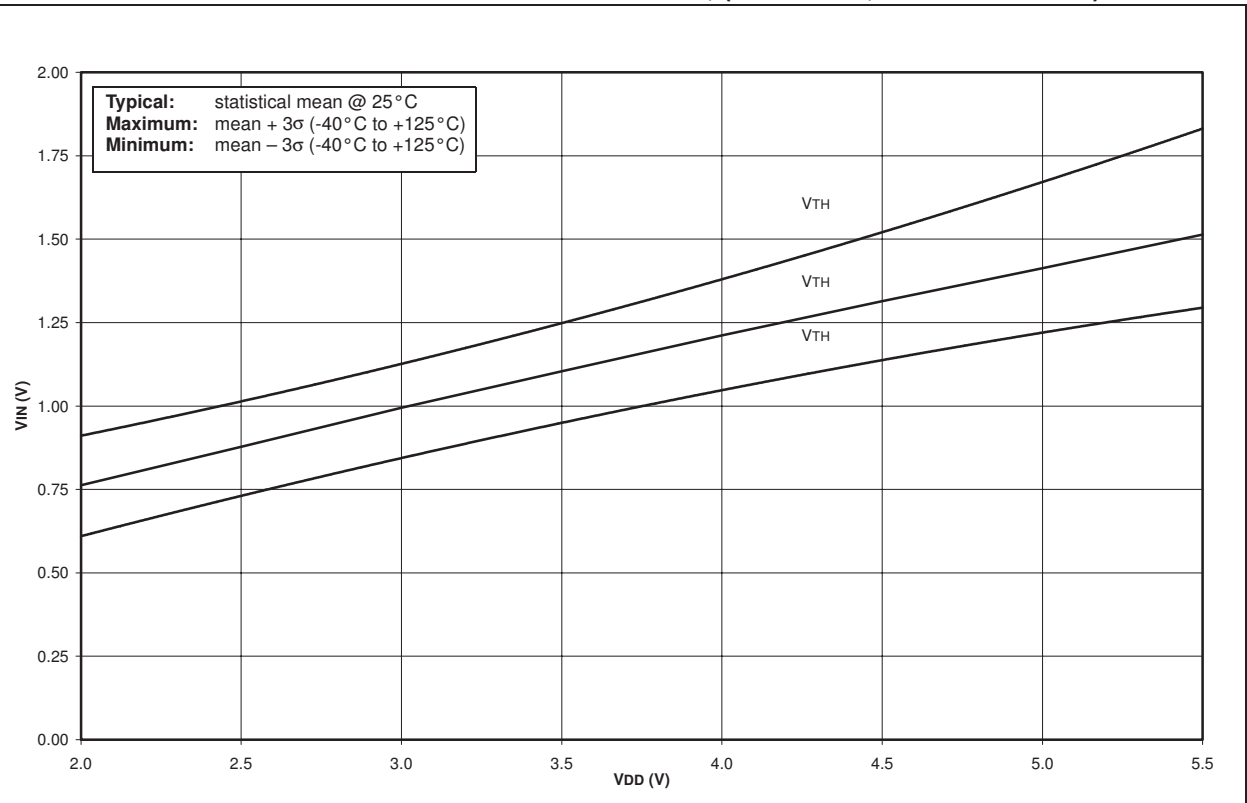
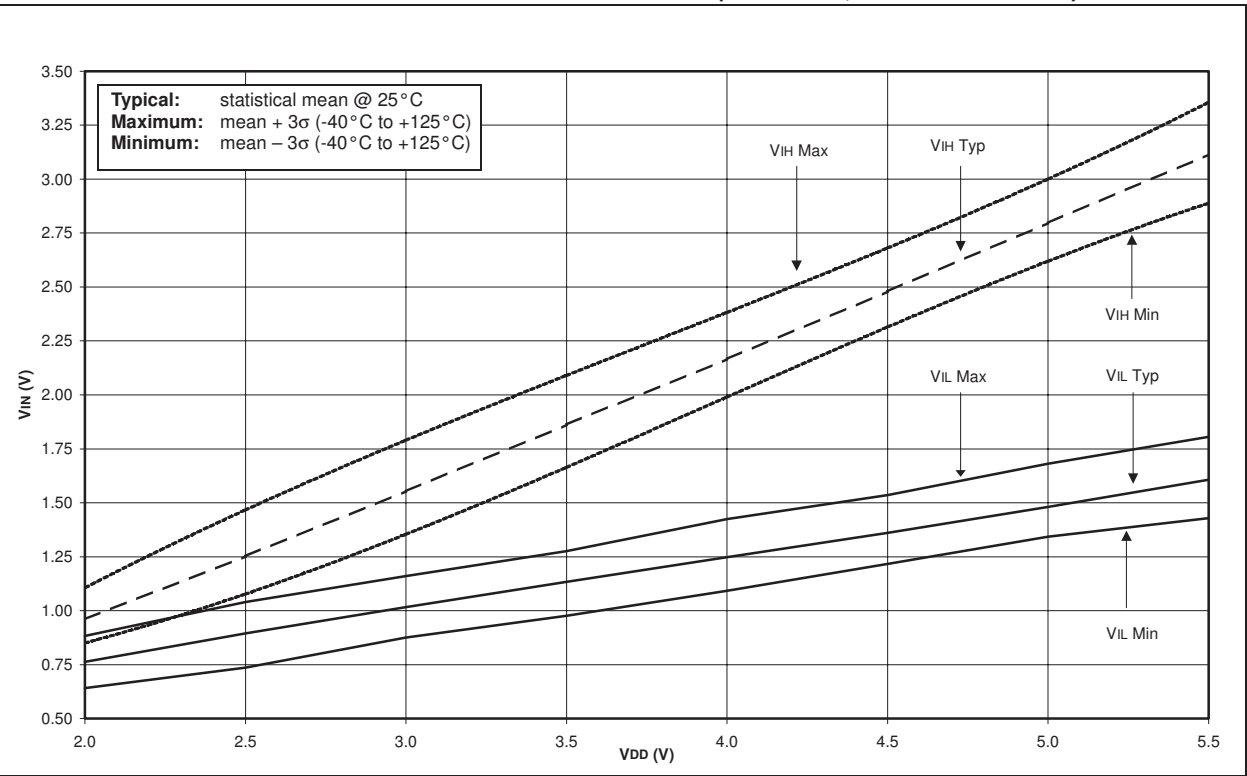


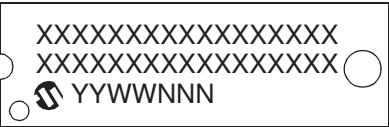
FIGURE 10-18: MINIMUM AND MAXIMUM  $V_{IN}$  vs.  $V_{DD}$  (ST INPUT,  $-40^{\circ}\text{C}$  TO  $+125^{\circ}\text{C}$ )



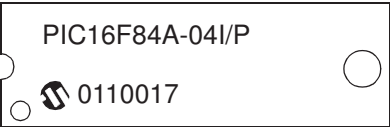
11.0 PACKAGING INFORMATION

11.1 Package Marking Information

18-Lead PDIP



Example



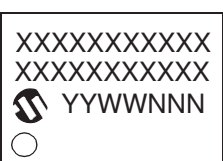
18-Lead SOIC



Example



20-Lead SSOP



Example

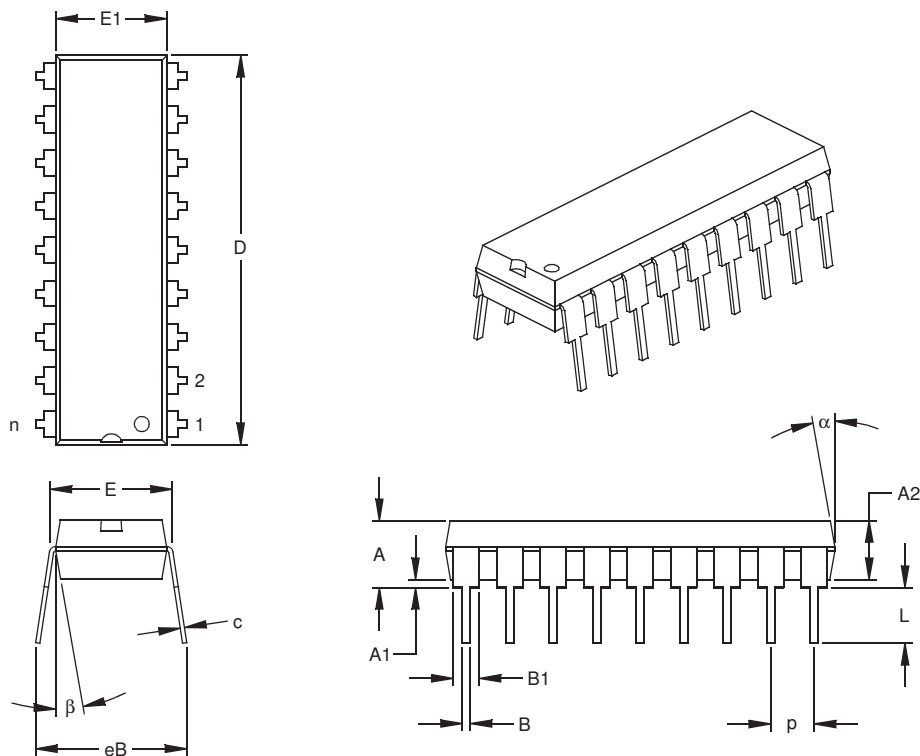


<b>Legend:</b>	XX...X	Customer specific information*
	Y	Year code (last digit of calendar year)
	YY	Year code (last 2 digits of calendar year)
	WW	Week code (week of January 1 is week '01')
	NNN	Alphanumeric traceability code
<b>Note:</b> In the event the full Microchip part number cannot be marked on one line, it will be carried over to the next line thus limiting the number of available characters for customer specific information.		

\* Standard PICmicro device marking consists of Microchip part number, year code, week code, and traceability code. For PICmicro device marking beyond this, certain price adders apply. Please check with your Microchip sales office. For QTP devices, any special marking adders are included in QTP price.

# PIC16F84A

## 18-Lead Plastic Dual In-line (P) – 300 mil (PDIP)



Units		INCHES*			MILLIMETERS		
Dimension Limits		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		18			18	
Pitch	p		.100			2.54	
Top to Seating Plane	A	.140	.155	.170	3.56	3.94	4.32
Molded Package Thickness	A2	.115	.130	.145	2.92	3.30	3.68
Base to Seating Plane	A1	.015			0.38		
Shoulder to Shoulder Width	E	.300	.313	.325	7.62	7.94	8.26
Molded Package Width	E1	.240	.250	.260	6.10	6.35	6.60
Overall Length	D	.890	.898	.905	22.61	22.80	22.99
Tip to Seating Plane	L	.125	.130	.135	3.18	3.30	3.43
Lead Thickness	c	.008	.012	.015	0.20	0.29	0.38
Upper Lead Width	B1	.045	.058	.070	1.14	1.46	1.78
Lower Lead Width	B	.014	.018	.022	0.36	0.46	0.56
Overall Row Spacing	§ eB	.310	.370	.430	7.87	9.40	10.92
Mold Draft Angle Top	α	5	10	15	5	10	15
Mold Draft Angle Bottom	β	5	10	15	5	10	15

\* Controlling Parameter

§ Significant Characteristic

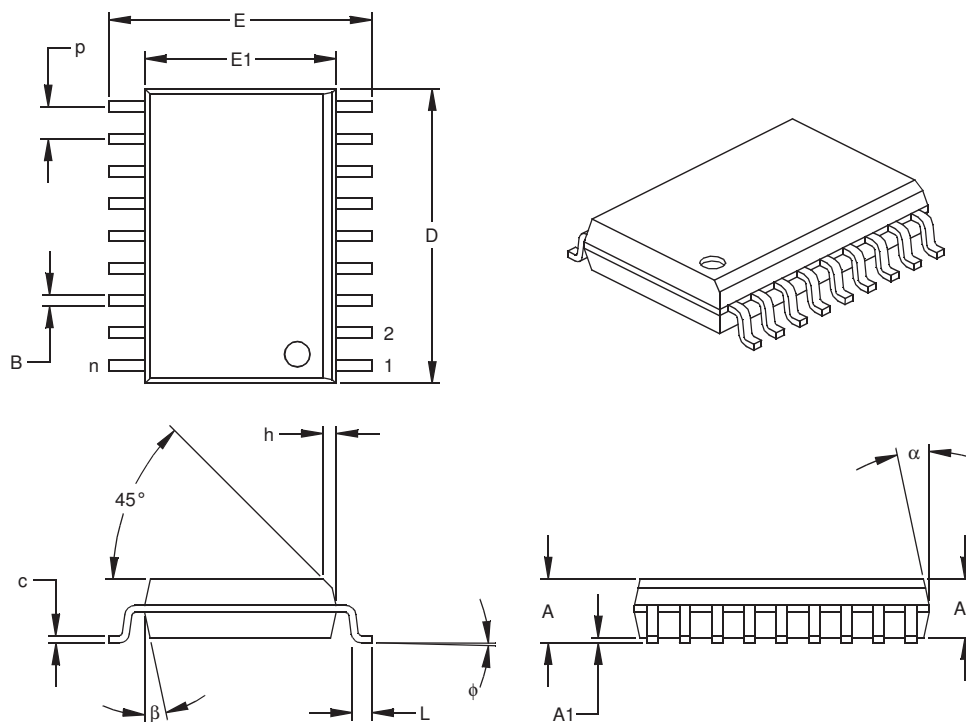
Notes:

Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.

JEDEC Equivalent: MS-001

Drawing No. C04-007

## 18-Lead Plastic Small Outline (SO) – Wide, 300 mil (SOIC)



Units		INCHES*			MILLIMETERS		
Dimension Limits		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		18			18	
Pitch	p		.050			1.27	
Overall Height	A	.093	.099	.104	2.36	2.50	2.64
Molded Package Thickness	A2	.088	.091	.094	2.24	2.31	2.39
Standoff §	A1	.004	.008	.012	0.10	0.20	0.30
Overall Width	E	.394	.407	.420	10.01	10.34	10.67
Molded Package Width	E1	.291	.295	.299	7.39	7.49	7.59
Overall Length	D	.446	.454	.462	11.33	11.53	11.73
Chamfer Distance	h	.010	.020	.029	0.25	0.50	0.74
Foot Length	L	.016	.033	.050	0.41	0.84	1.27
Foot Angle	φ	0	4	8	0	4	8
Lead Thickness	c	.009	.011	.012	0.23	0.27	0.30
Lead Width	B	.014	.017	.020	0.36	0.42	0.51
Mold Draft Angle Top	α	0	12	15	0	12	15
Mold Draft Angle Bottom	β	0	12	15	0	12	15

\* Controlling Parameter

§ Significant Characteristic

### Notes:

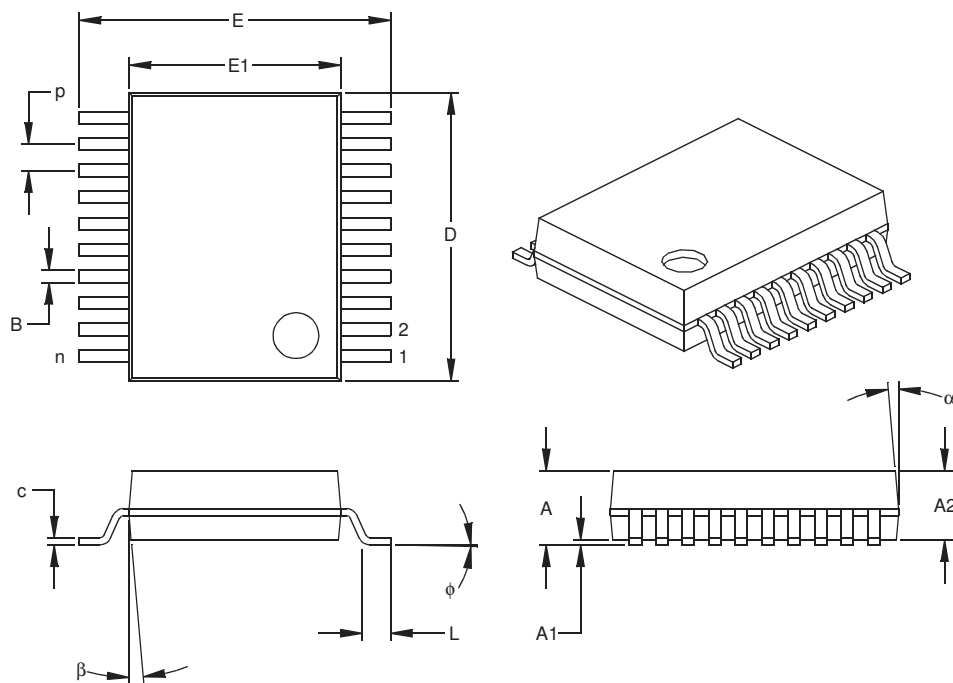
Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.

JEDEC Equivalent: MS-013

Drawing No. C04-051

# PIC16F84A

## 20-Lead Plastic Shrink Small Outline (SS) – 209 mil, 5.30 mm (SSOP)



Units		INCHES*			MILLIMETERS		
Dimension Limits		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		20			20	
Pitch	p		.026			0.65	
Overall Height	A	.068	.073	.078	1.73	1.85	1.98
Molded Package Thickness	A2	.064	.068	.072	1.63	1.73	1.83
Standoff §	A1	.002	.006	.010	0.05	0.15	0.25
Overall Width	E	.299	.309	.322	7.59	7.85	8.18
Molded Package Width	E1	.201	.207	.212	5.11	5.25	5.38
Overall Length	D	.278	.284	.289	7.06	7.20	7.34
Foot Length	L	.022	.030	.037	0.56	0.75	0.94
Lead Thickness	c	.004	.007	.010	0.10	0.18	0.25
Foot Angle	φ	0	4	8	0.00	101.60	203.20
Lead Width	B	.010	.013	.015	0.25	0.32	0.38
Mold Draft Angle Top	α	0	5	10	0	5	10
Mold Draft Angle Bottom	β	0	5	10	0	5	10

\* Controlling Parameter

§ Significant Characteristic

Notes:

Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.

JEDEC Equivalent: MO-150

Drawing No. C04-072



## APPENDIX A: REVISION HISTORY

Version	Date	Revision Description
A	9/98	This is a new data sheet. However, the devices described in this data sheet are the upgrades to the devices found in the <i>PIC16F8X Data Sheet</i> , DS30430.
B	8/01	Added DC and AC Characteristics Graphs and Tables to Section 10.

# PIC16F84A

## APPENDIX B: CONVERSION CONSIDERATIONS

Considerations for converting from one PIC16X8X device to another are listed in Table 1.

**TABLE 1: CONVERSION CONSIDERATIONS - PIC16C84, PIC16F83/F84, PIC16CR83/CR84, PIC16F84A**

Difference	PIC16C84	PIC16F83/F84	PIC16CR83/CR84	PIC16F84A
Program Memory Size	1K x 14	512 x 14 / 1K x 14	512 x 14 / 1K x 14	1K x 14
Data Memory Size	36 x 8	36 x 8 / 68 x 8	36 x 8 / 68 x 8	68 x 8
Voltage Range	2.0V - 6.0V (-40°C to +85°C)	2.0V - 6.0V (-40°C to +85°C)	2.0V - 6.0V (-40°C to +85°C)	2.0V - 5.5V (-40°C to +125°C)
Maximum Operating Frequency	10 MHz	10 MHz	10 MHz	20 MHz
Supply Current (IDD). See parameter # D014 in the electrical specs for more detail.	IDD (typ) = 60 µA IDD (max) = 400 µA (LP osc, FOSC = 32 kHz, VDD = 2.0V, WDT disabled)	IDD (typ) = 15 µA IDD (max) = 45 µA (LP osc, FOSC = 32 kHz, VDD = 2.0V, WDT disabled)	IDD (typ) = 15 µA IDD (max) = 45 µA (LP osc, FOSC = 32 kHz, VDD = 2.0V, WDT disabled)	IDD (typ) = 15 µA IDD (max) = 45 µA (LP osc, FOSC = 32 kHz, VDD = 2.0V, WDT disabled)
Power-down Current (IPD). See parameters # D020, D021, and D021A in the electrical specs for more detail.	IPD (typ) = 26 µA IPD (max) = 100 µA (VDD = 2.0V, WDT disabled, industrial)	IPD (typ) = 0.4 µA IPD (max) = 9 µA (VDD = 2.0V, WDT disabled, industrial)	IPD (typ) = 0.4 µA IPD (max) = 6 µA (VDD = 2.0V, WDT disabled, industrial)	IPD (typ) = 0.4 µA IPD (max) = 1 µA (VDD = 2.0V, WDT disabled, industrial)
Input Low Voltage (VIL). See parameters # D032 and D034 in the electrical specs for more detail.	VIL (max) = 0.2VDD (OSC1, RC mode)	VIL (max) = 0.1VDD (OSC1, RC mode)	VIL (max) = 0.1VDD (OSC1, RC mode)	VIL (max) = 0.1VDD (OSC1, RC mode)
Input High Voltage (VIH). See parameter # D040 in the electrical specs for more detail.	VIH (min) = 0.36VDD (I/O Ports with TTL, 4.5V ≤ VDD ≤ 5.5V)	VIH (min) = 2.4V (I/O Ports with TTL, 4.5V ≤ VDD ≤ 5.5V)	VIH (min) = 2.4V (I/O Ports with TTL, 4.5V ≤ VDD ≤ 5.5V)	VIH (min) = 2.4V (I/O Ports with TTL, 4.5V ≤ VDD ≤ 5.5V)
Data EEPROM Memory Erase/Write cycle time (TDEW). See parameter # D122 in the electrical specs for more detail.	TDEW (typ) = 10 ms TDEW (max) = 20 ms	TDEW (typ) = 10 ms TDEW (max) = 20 ms	TDEW (typ) = 10 ms TDEW (max) = 20 ms	TDEW (typ) = 4 ms TDEW (max) = 8 ms
Port Output Rise/Fall time (TioR, TioF). See parameters #20, 20A, 21, and 21A in the electrical specs for more detail.	TioR, TioF (max) = 25 ns (C84) TioR, TioF (max) = 60 ns (LC84)	TioR, TioF (max) = 35 ns (C84) TioR, TioF (max) = 70 ns (LC84)	TioR, TioF (max) = 35 ns (C84) TioR, TioF (max) = 70 ns (LC84)	TioR, TioF (max) = 35 ns (C84) TioR, TioF (max) = 70 ns (LC84)
MCLR on-chip filter. See parameter #30 in the electrical specs for more detail.	No	Yes	Yes	Yes
PORTA and crystal oscillator values less than 500 kHz	For crystal oscillator configurations operating below 500 kHz, the device may generate a spurious internal Q-clock when PORTA<0> switches state.	N/A	N/A	N/A
RB0/INT pin	TTL	TTL/ST* (*Schmitt Trigger)	TTL/ST* (*Schmitt Trigger)	TTL/ST* (*Schmitt Trigger)

**TABLE 1: CONVERSION CONSIDERATIONS - PIC16C84, PIC16F83/F84, PIC16CR83/CR84, PIC16F84A (CONTINUED)**

Difference	PIC16C84	PIC16F83/F84	PIC16CR83/CR84	PIC16F84A
EEADR<7:6> and IDD	It is recommended that the EEADR<7:6> bits be cleared. When either of these bits is set, the maximum IDD for the device is higher than when both are cleared.	N/A	N/A	N/A
The polarity of the $\overline{\text{PWRTE}}$ bit	PWRTE	$\overline{\text{PWRTE}}$	$\overline{\text{PWRTE}}$	$\overline{\text{PWRTE}}$
Recommended value of REXT for RC oscillator circuits	REXT = 3k $\Omega$ - 100k $\Omega$	REXT = 5k $\Omega$ - 100k $\Omega$	REXT = 5k $\Omega$ - 100k $\Omega$	REXT = 3k $\Omega$ - 100k $\Omega$
GIE bit unintentional enable	If an interrupt occurs while the Global Interrupt Enable (GIE) bit is being cleared, the GIE bit may unintentionally be re-enabled by the user's Interrupt Service Routine (the RETFIE instruction).	N/A	N/A	N/A
Packages	PDIP, SOIC	PDIP, SOIC	PDIP, SOIC	PDIP, SOIC, SSOP
Open Drain High Voltage (VOD)	14V	12V	12V	8.5V

# PIC16F84A

---

## APPENDIX C: MIGRATION FROM BASELINE TO MID-RANGE DEVICES

This section discusses how to migrate from a baseline device (i.e., PIC16C5X) to a mid-range device (i.e., PIC16CXXX).

The following is the list of feature improvements over the PIC16C5X microcontroller family:

1. Instruction word length is increased to 14-bits. This allows larger page sizes, both in program memory (2K now as opposed to 512K before) and the register file (128 bytes now versus 32 bytes before).
2. A PC latch register (PCLATH) is added to handle program memory paging. PA2, PA1 and PA0 bits are removed from the STATUS register and placed in the OPTION register.
3. Data memory paging is redefined slightly. The STATUS register is modified.
4. Four new instructions have been added: RETURN, RETFIE, ADDLW, and SUBLW. Two instructions, TRIS and OPTION, are being phased out, although they are kept for compatibility with PIC16C5X.
5. OPTION and TRIS registers are made addressable.
6. Interrupt capability is added. Interrupt vector is at 0004h.
7. Stack size is increased to eight-deep.
8. RESET vector is changed to 0000h.
9. RESET of all registers is revisited. Five different RESET (and wake-up) types are recognized. Registers are reset differently.
10. Wake-up from SLEEP through interrupt is added.
11. Two separate timers, the Oscillator Start-up Timer (OST) and Power-up Timer (PWRT), are included for more reliable power-up. These timers are invoked selectively to avoid unnecessary delays on power-up and wake-up.
12. PORTB has weak pull-ups and interrupt-on-change features.
13. T0CKI pin is also a port pin (RA4/T0CKI).
14. FSR is a full 8-bit register.
15. "In system programming" is made possible. The user can program PIC16CXX devices using only five pins: VDD, VSS, VPP, RB6 (clock) and RB7 (data in/out).

To convert code written for PIC16C5X to PIC16F84A, the user should take the following steps:

1. Remove any program memory page select operations (PA2, PA1, PA0 bits) for CALL, GOTO.
2. Revisit any computed jump operations (write to PC or add to PC, etc.) to make sure page bits are set properly under the new scheme.
3. Eliminate any data memory page switching. Redefine data variables for reallocation.
4. Verify all writes to STATUS, OPTION, and FSR registers since these have changed.
5. Change RESET vector to 0000h.

## INDEX

### A

Absolute Maximum Ratings .....	49
AC (Timing) Characteristics .....	55
Architecture, Block Diagram .....	3
Assembler .....	
MPASM Assembler .....	43

### B

Banking, Data Memory .....	6
Block Diagrams .....	
Crystal/Ceramic Resonator Operation .....	22
External Clock Input Operation .....	22
External Power-on Reset Circuit .....	26
Interrupt Logic .....	29
On-Chip Reset .....	24
PIC16F84A .....	3
PORTA .....	
RA3:RA0 Pins .....	15
RA4 Pins .....	15
PORTB .....	
RB3:RB0 Pins .....	17
RB7:RB4 Pins .....	17
RC Oscillator Mode .....	23
Timer0 .....	19
Timer0/WDT Prescaler .....	20
Watchdog Timer (WDT) .....	31

### C

C (Carry) bit .....	8
CLKIN Pin .....	4
CLKOUT Pin .....	4
Code Examples .....	
Clearing RAM Using Indirect Addressing .....	11
Data EEPROM Write Verify .....	14
Indirect Addressing .....	11
Initializing PORTA .....	15
Initializing PORTB .....	17
Reading Data EEPROM .....	14
Saving STATUS and W Registers in RAM .....	30
Writing to Data EEPROM .....	14
Code Protection .....	21, 33
Configuration Bits .....	21
Configuration Word .....	21
Conversion Considerations .....	76

### D

Data EEPROM Memory .....	13
Associated Registers .....	14
EEADR Register .....	7, 13, 25
EECON1 Register .....	7, 13, 25
EECON2 Register .....	7, 13, 25
EEDATA Register .....	7, 13, 25
Write Complete Enable (EEIE Bit) .....	29
Write Complete Flag (EEIF Bit) .....	29
Data EEPROM Write Complete .....	29
Data Memory .....	6
Bank Select (RP0 Bit) .....	6
Banking .....	6
DC Bit .....	8
DC Characteristics .....	51, 53
Development Support .....	43
Device Overview .....	3

### E

EECON1 Register .....	
EEIF Bit .....	29
Electrical Characteristics .....	49
Load Conditions .....	56
Parameter Measurement Information .....	56
PIC16F84A-04 Voltage-Frequency Graph .....	50
PIC16F84A-20 Voltage-Frequency Graph .....	50
PIC16LF84A-04 Voltage-Frequency Graph .....	50
Temperature and Voltage Specifications - AC .....	56
Endurance .....	1
Errata .....	2
External Clock Input (RA4/T0CKI). <i>See</i> Timer0 .....	
External Interrupt Input (RB0/INT). <i>See</i> Interrupt Sources .....	
External Power-on Reset Circuit .....	26

### F

Firmware Instructions .....	35
-----------------------------	----

### I

I/O Ports .....	15
ICEPIC In-Circuit Emulator .....	44
ID Locations .....	21, 33
In-Circuit Serial Programming (ICSP) .....	21, 33
INDF Register .....	7
Indirect Addressing .....	11
FSR Register .....	6, 7, 11, 25
INDF Register .....	7, 11, 25
Instruction Format .....	35
Instruction Set .....	35
ADDLW .....	37
ADDWF .....	37
ANDLW .....	37
ANDWF .....	37
BCF .....	37
BSF .....	37
BTFSZ .....	38
BTFSS .....	37
CALL .....	38
CLRF .....	38
CLRWF .....	38
CLRWDW .....	38
COMF .....	38
DECF .....	38
DECFSZ .....	39
GOTO .....	39
INCF .....	39
INCFSZ .....	39
IORLW .....	39
IORWF .....	39
MOVF .....	40
MOVLW .....	40
MOVWF .....	40
NOP .....	40
RETFIE .....	40
RETLW .....	40
RETURN .....	40
RLF .....	41
RRF .....	41
SLEEP .....	41
SUBLW .....	41
SUBWF .....	41
SWAPF .....	41
XORLW .....	42

# PIC16F84A

XORWF.....	42	T0CS Bit .....	9
Summary Table.....	36	T0SE Bit .....	9
INT Interrupt (RB0/INT).....	29	OPTION_REG Register.....	7, 18, 20, 25
INTCON Register .....	7, 10, 20, 25, 29	INTEDG Bit.....	29
EEIE Bit.....	29	PS2:PS0 Bits .....	19
GIE Bit.....	10, 29	PSA Bit .....	19
INTE Bit.....	10, 29	OSC1 Pin.....	4
INTF Bit.....	10, 29	OSC2 Pin.....	4
PEIE Bit.....	10	Oscillator Configuration .....	21, 22
RBIE Bit .....	10, 29	Block Diagram .....	22, 23
RBIF Bit.....	10, 17, 29	Capacitor Selection for Ceramic Resonators.....	22
T0IE Bit .....	10, 29	Capacitor Selection for Crystal Oscillator .....	23
T0IF Bit .....	10, 20, 29	Crystal Oscillator/Ceramic Resonators.....	22
Interrupt Sources.....	21, 29	HS.....	22, 28
Block Diagram.....	29	LP .....	22, 28
Data EEPROM Write Complete .....	29, 32	Oscillator Types .....	22
Interrupt-on-Change (RB7:RB4) .....	4, 17, 29, 32	RC .....	22, 23, 28
RB0/INT Pin, External .....	4, 18, 29, 32	XT .....	22, 28
TMR0 Overflow .....	20, 29		
Interrupts, Context Saving During .....	30	<b>P</b>	
Interrupts, Enable Bits		Packaging Information .....	71
Data EEPROM Write Complete Enable		Marking .....	71
(EEIE Bit) .....	29	PD Bit.....	8
Global Interrupt Enable (GIE Bit) .....	10	PICDEM 1 Low Cost PICmicro	
Interrupt-on-Change (RB7:RB4) Enable		Demonstration Board.....	45
(RBIE Bit) .....	10	PICDEM 17 Demonstration Board.....	46
Peripheral Interrupt Enable (PEIE Bit) .....	10	PICDEM 2 Low Cost PIC16CXX	
RB0/INT Enable (INTE Bit) .....	10	Demonstration Board.....	45
TMR0 Overflow Enable (T0IE Bit).....	10	PICDEM 3 Low Cost PIC16CXXX	
Interrupts, Flag Bits .....	29	Demonstration Board.....	46
Data EEPROM Write Complete Flag		PICSTART Plus Entry Level Development	
(EEIF Bit) .....	29	Programmer.....	45
Interrupt-on-Change (RB7:RB4) Flag		Pinout Descriptions.....	4
(RBIF Bit) .....	10	Pointer, FSR .....	11
RB0/INT Flag (INTF Bit).....	10	POR. See Power-on Reset	
TMR0 Overflow Flag (T0IF Bit).....	10	PORTA .....	4, 15
IRP bit .....	8	Associated Registers.....	16
<b>K</b>		Functions .....	16
KEELOQ Evaluation and Programming Tools .....	46	Initializing .....	15
<b>M</b>		PORTA Register.....	7, 15, 16, 25
Master Clear (MCLR)		RA3:RA0 Block Diagram .....	15
MCLR Pin.....	4	RA4 Block Diagram .....	15
MCLR Reset, Normal Operation .....	24	RA4/T0CKI Pin .....	4, 15, 19
MCLR Reset, SLEEP .....	24, 32	TRISA Register.....	7, 15, 16, 20, 25
Memory Organization.....	5	PORTB .....	4, 17
Data EEPROM Memory .....	13	Associated Registers.....	18
Data Memory .....	6	Functions .....	18
Program Memory .....	5	Initializing .....	17
Migration from Baseline to Mid-Range Devices .....	78	PORTB Register.....	7, 17, 18, 25
MPLAB C17 and MPLAB C18 C Compilers.....	43	Pull-up Enable Bit (RBPU Bit).....	9
MPLAB ICD In-Circuit Debugger.....	45	RB0/INT Edge Select (INTEDG Bit) .....	9
MPLAB ICE High Performance Universal In-Circuit		RB0/INT Pin, External.....	4, 18, 29
Emulator with MPLAB IDE .....	44	RB3:RB0 Block Diagram .....	17
MPLAB Integrated Development Environment		RB7:RB4 Block Diagram .....	17
Software .....	43	RB7:RB4 Interrupt-on-Change .....	4, 17, 29
MPLINK Object Linker/MPLIB Object Librarian .....	44	RB7:RB4 Interrupt-on-Change	
<b>O</b>		Enable (RBIE Bit) .....	10
OPCODE Field Descriptions .....	35	RB7:RB4 Interrupt-on-Change	
OPTION Register .....	9	Flag (RBIF Bit).....	10, 17
INTEDG Bit .....	9	TRISB Register.....	7, 17, 18, 25
PS2:PS0 Bits .....	9	Postscaler, WDT	
PSA Bit.....	9	Assignment (PSA Bit) .....	9
RBPU Bit.....	9	Rate Select (PS2:PS0 Bits) .....	9
		Postscaler. See Prescaler	
		Power-down (PD) Bit. See Power-on Reset (POR)	
		Power-down Mode. See SLEEP	

Power-on Reset (POR) .....	21, 24, 26
Oscillator Start-up Timer (OST) .....	21, 26
PD Bit .....	8, 24, 28, 32, 33
Power-up Timer (PWRT) .....	21, 26
Time-out Sequence .....	28
Time-out Sequence on Power-up .....	27, 28
TO Bit .....	8, 24, 28, 30, 32, 33
Prescaler .....	19
Assignment (PSA Bit) .....	19
Block Diagram .....	20
Rate Select (PS2:PS0 Bits) .....	19
Switching Prescaler Assignment .....	20
Prescaler, Timer0 .....	
Assignment (PSA Bit) .....	9
Rate Select (PS2:PS0 Bits) .....	9
PRO MATE II Universal Device Programmer .....	45
Program Counter .....	11
PCL Register .....	7, 11, 25
PCLATH Register .....	7, 11, 25
Reset Conditions .....	24
Program Memory .....	5
General Purpose Registers .....	6
Interrupt Vector .....	5, 29
RESET Vector .....	5
Special Function Registers .....	6, 7
Programming, Device Instructions .....	35
<b>R</b>	
RAM. <i>See</i> Data Memory	
Register File .....	6
Register File Map .....	6
Registers	
Configuration Word .....	21
EECON1 (EEPROM Control) .....	13
INTCON .....	10
OPTION .....	9
STATUS .....	8
Reset .....	21, 24
Block Diagram .....	24, 26
MCLR Reset. <i>See</i> MCLR	
Power-on Reset (POR). <i>See</i> Power-on Reset (POR)	
Reset Conditions for All Registers .....	25
Reset Conditions for Program Counter .....	24
Reset Conditions for STATUS Register .....	24
WDT Reset. <i>See</i> Watchdog Timer (WDT)	
Revision History .....	75
RP1:RP0 (Bank Select) bits .....	8
<b>S</b>	
Saving W Register and STATUS in RAM .....	30
SLEEP .....	21, 24, 29, 32
Software Simulator (MPLAB SIM) .....	44
Special Features of the CPU .....	21
Special Function Registers .....	6, 7
Speed, Operating .....	1, 22, 23, 57
Stack .....	11
STATUS Register .....	7, 8, 25, 30
C Bit .....	8
DC Bit. <i>See</i> DC Bit .....	8
PD Bit .....	8, 24, 28, 32, 33
RESET Conditions .....	24
RP0 Bit .....	6
TO Bit .....	8, 24, 28, 30, 32, 33
Z Bit .....	8

## T

Time-out (TO) Bit. <i>See</i> Power-on Reset (POR)	
Timer0 .....	19
Associated Registers .....	20
Block Diagram .....	19
Clock Source Edge Select (T0SE Bit) .....	9
Clock Source Select (T0CS Bit) .....	9
Overflow Enable (T0IE Bit) .....	10, 29
Overflow Flag (T0IF Bit) .....	10, 20, 29
Overflow Interrupt .....	20, 29
Prescaler. <i>See</i> Prescaler	
RA4/T0CKI Pin, External Clock .....	19
TMR0 Register .....	7, 20, 25
Timing Conditions .....	56
Timing Diagrams	
CLKOUT and I/O .....	58
Diagrams and Specifications .....	57
CLKOUT and I/O Requirements .....	58
External Clock Requirements .....	57
RESET, Watchdog Timer, Oscillator Start-up Timer and Power-up .....	59
Timer Requirements .....	59
Timer0 Clock Requirements .....	60
External Clock .....	57
RESET, Watchdog Timer, Oscillator Start-up Timer and Power-up Timer .....	59
Time-out Sequence on Power-up .....	27, 28
Timer0 Clock .....	60
Wake-up From SLEEP Through Interrupt .....	32
Timing Parameter Symbology .....	55
TO bit .....	8

## W

W Register .....	25, 30
Wake-up from SLEEP .....	21, 26, 28, 29, 32
Interrupts .....	32, 33
MCLR Reset .....	32
WDT Reset .....	32
Watchdog Timer (WDT) .....	21, 30
Block Diagram .....	31
Postscaler. <i>See</i> Prescaler	
Programming Considerations .....	31
RC Oscillator .....	30
Time-out Period .....	30
WDT Reset, Normal Operation .....	24
WDT Reset, SLEEP .....	24, 32
WWW, On-Line Support .....	2

## Z

Z (Zero) bit .....	8
--------------------	---

# PIC16F84A

---

NOTES:



## ON-LINE SUPPORT

Microchip provides on-line support on the Microchip World Wide Web (WWW) site.

The web site is used by Microchip as a means to make files and information easily available to customers. To view the site, the user must have access to the Internet and a web browser, such as Netscape® or Microsoft® Explorer. Files are also available for FTP download from our FTP site.

### Connecting to the Microchip Internet Web Site

The Microchip web site is available by using your favorite Internet browser to attach to:

**[www.microchip.com](http://www.microchip.com)**

The file transfer site is available by using an FTP service to connect to:

**<ftp://ftp.microchip.com>**

The web site and file transfer site provide a variety of services. Users may download files for the latest Development Tools, Data Sheets, Application Notes, User's Guides, Articles and Sample Programs. A variety of Microchip specific business information is also available, including listings of Microchip sales offices, distributors and factory representatives. Other data available for consideration is:

- Latest Microchip Press Releases
- Technical Support Section with Frequently Asked Questions
- Design Tips
- Device Errata
- Job Postings
- Microchip Consultant Program Member Listing
- Links to other useful web sites related to Microchip Products
- Conferences for products, Development Systems, technical information and more
- Listing of seminars and events

## Systems Information and Upgrade Hot Line

The Systems Information and Upgrade Line provides system users a listing of the latest versions of all of Microchip's development systems software products. Plus, this line provides information on how customers can receive any currently available upgrade kits. The Hot Line Numbers are:

1-800-755-2345 for U.S. and most of Canada, and

1-480-792-7302 for the rest of the world.

013001

# PIC16F84A

---

## READER RESPONSE

It is our intention to provide you with the best documentation possible to ensure successful use of your Microchip product. If you wish to provide your comments on organization, clarity, subject matter, and ways in which our documentation can better serve you, please FAX your comments to the Technical Publications Manager at (480) 792-4150.

Please list the following information, and use this outline to provide us with your comments about this Data Sheet.

To: Technical Publications Manager

Total Pages Sent

RE: Reader Response

From: Name \_\_\_\_\_

Company \_\_\_\_\_

Address \_\_\_\_\_

City / State / ZIP / Country \_\_\_\_\_

Telephone: (\_\_\_\_) \_\_\_\_\_ - \_\_\_\_\_ FAX: (\_\_\_\_) \_\_\_\_\_ - \_\_\_\_\_

Application (optional):

Would you like a reply? \_\_\_Y\_\_\_N

Device: PIC16F84A

Literature Number: DS35007B

Questions:

1. What are the best features of this document?

\_\_\_\_\_

2. How does this document meet your hardware and software development needs?

\_\_\_\_\_

3. Do you find the organization of this data sheet easy to follow? If not, why?

\_\_\_\_\_

4. What additions to the data sheet do you think would enhance the structure and subject?

\_\_\_\_\_

5. What deletions from the data sheet could be made without affecting the overall usefulness?

\_\_\_\_\_

6. Is there any incorrect or misleading information (what and where)?

\_\_\_\_\_

7. How would you improve this document?

\_\_\_\_\_

8. How would you improve our software, systems, and silicon products?

\_\_\_\_\_

## PIC16F84A PRODUCT IDENTIFICATION SYSTEM

To order or obtain information (e.g., on pricing or delivery) refer to the factory or the listed sales office.

<u>PART NO.</u>	<u>-XX</u>	<u>X</u>	<u>/XX</u>	<u>XXX</u>
Device	Frequency Range	Temperature Range	Package	Pattern
Device	PIC16F84A <sup>(1)</sup> , PIC16F84AT <sup>(2)</sup> PIC16LF84A <sup>(1)</sup> , PIC16LF84AT <sup>(2)</sup>			
Frequency Range	04 = 4 MHz 20 = 20 MHz			
Temperature Range	- = 0°C to +70°C I = -40°C to +85°C			
Package	P = PDIP SO = SOIC (Gull Wing, 300 mil body) SS = SSOP			
Pattern	QTP, SQTP, ROM Code (factory specified) or Special Requirements. Blank for OTP and Windowed devices.			

**Examples:**

a) PIC16F84A -04/P 301 = Commercial temp., PDIP package, 4 MHz, normal VDD limits, QTP pattern #301.

b) PIC16LF84A - 04I/SO = Industrial temp., SOIC package, 200 kHz, Extended VDD limits.

c) PIC16F84A - 20I/P = Industrial temp., PDIP package, 20 MHz, normal VDD limits.

**Note 1:** F = Standard VDD range  
LF = Extended VDD range  
**2:** T = in tape and reel - SOIC and SSOP packages only.

## Sales and Support

### Data Sheets

Products supported by a preliminary Data Sheet may have an errata sheet describing minor operational differences and recommended workarounds. To determine if an errata sheet exists for a particular device, please contact one of the following:

1. Your local Microchip sales office
2. The Microchip Corporate Literature Center U.S. FAX: (480) 792-7277
3. The Microchip Worldwide Site ([www.microchip.com](http://www.microchip.com))

Please specify which device, revision of silicon and Data Sheet (include Literature #) you are using.

### New Customer Notification System

Register on our web site ([www.microchip.com/cn](http://www.microchip.com/cn)) to receive the most current information on our products.

## WORLDWIDE SALES AND SERVICE

### AMERICAS

#### Corporate Office

2355 West Chandler Blvd.  
Chandler, AZ 85224-6199  
Tel: 480-792-7200 Fax: 480-792-7277  
Technical Support: 480-792-7627  
Web Address: <http://www.microchip.com>

#### Rocky Mountain

2355 West Chandler Blvd.  
Chandler, AZ 85224-6199  
Tel: 480-792-7966 Fax: 480-792-7456

#### Atlanta

500 Sugar Mill Road, Suite 200B  
Atlanta, GA 30350  
Tel: 770-640-0034 Fax: 770-640-0307

#### Austin - Analog

13740 North Highway 183  
Building J, Suite 4  
Austin, TX 78750  
Tel: 512-257-3370 Fax: 512-257-8526

#### Boston

2 Lan Drive, Suite 120  
Westford, MA 01886  
Tel: 978-692-3848 Fax: 978-692-3821

#### Boston - Analog

Unit A-8-1 Millbrook Tarry Condominium  
97 Lowell Road  
Concord, MA 01742  
Tel: 978-371-6400 Fax: 978-371-0050

#### Chicago

333 Pierce Road, Suite 180  
Itasca, IL 60143  
Tel: 630-285-0071 Fax: 630-285-0075

#### Dallas

4570 Westgrove Drive, Suite 160  
Addison, TX 75001  
Tel: 972-818-7423 Fax: 972-818-2924

#### Dayton

Two Prestige Place, Suite 130  
Miamisburg, OH 45342  
Tel: 937-291-1654 Fax: 937-291-9175

#### Detroit

Tri-Atria Office Building  
32255 Northwestern Highway, Suite 190  
Farmington Hills, MI 48334  
Tel: 248-538-2250 Fax: 248-538-2260

#### Los Angeles

18201 Von Karman, Suite 1090  
Irvine, CA 92612  
Tel: 949-263-1888 Fax: 949-263-1338

#### New York

150 Motor Parkway, Suite 202  
Hauppauge, NY 11788  
Tel: 631-273-5305 Fax: 631-273-5335

#### San Jose

Microchip Technology Inc.  
2107 North First Street, Suite 590  
San Jose, CA 95131  
Tel: 408-436-7950 Fax: 408-436-7955

#### Toronto

6285 Northam Drive, Suite 108  
Mississauga, Ontario L4V 1X5, Canada  
Tel: 905-673-0699 Fax: 905-673-6509

### ASIA/PACIFIC

#### Australia

Microchip Technology Australia Pty Ltd  
Suite 22, 41 Rawson Street  
Epping 2121, NSW  
Australia  
Tel: 61-2-9868-6733 Fax: 61-2-9868-6755

#### China - Beijing

Microchip Technology Consulting (Shanghai)  
Co., Ltd., Beijing Liaison Office  
Unit 915  
Bei Hai Wan Tai Bldg.  
No. 6 Chaoyangmen Beidajie  
Beijing, 100027, No. China  
Tel: 86-10-85282100 Fax: 86-10-85282104

#### China - Chengdu

Microchip Technology Consulting (Shanghai)  
Co., Ltd., Chengdu Liaison Office  
Rm. 2401, 24th Floor,  
Ming Xing Financial Tower  
No. 88 TIDU Street  
Chengdu 610016, China  
Tel: 86-28-6766200 Fax: 86-28-6766599

#### China - Fuzhou

Microchip Technology Consulting (Shanghai)  
Co., Ltd., Fuzhou Liaison Office  
Rm. 531, North Building  
Fujian Foreign Trade Center Hotel  
73 Wusi Road  
Fuzhou 350001, China  
Tel: 86-591-7557563 Fax: 86-591-7557572

#### China - Shanghai

Microchip Technology Consulting (Shanghai)  
Co., Ltd.  
Room 701, Bldg. B  
Far East International Plaza  
No. 317 Xian Xia Road  
Shanghai, 200051  
Tel: 86-21-6275-5700 Fax: 86-21-6275-5060

#### China - Shenzhen

Microchip Technology Consulting (Shanghai)  
Co., Ltd., Shenzhen Liaison Office  
Rm. 1315, 13/F, Shenzhen Kerry Centre,  
Renminnan Lu  
Shenzhen 518001, China  
Tel: 86-755-2350361 Fax: 86-755-2366086

#### Hong Kong

Microchip Technology Hongkong Ltd.  
Unit 901-6, Tower 2, Metroplaza  
223 Hing Fong Road  
Kwai Fong, N.T., Hong Kong  
Tel: 852-2401-1200 Fax: 852-2401-3431

#### India

Microchip Technology Inc.  
India Liaison Office  
Divyasree Chambers  
1 Floor, Wing A (A3/A4)  
No. 11, O'Shaughnessy Road  
Bangalore, 560 025, India  
Tel: 91-80-2290061 Fax: 91-80-2290062

### Japan

Microchip Technology Japan K.K.  
Benex S-1 6F  
3-18-20, Shinyokohama  
Kohoku-Ku, Yokohama-shi  
Kanagawa, 222-0033, Japan  
Tel: 81-45-471-6166 Fax: 81-45-471-6122

### Korea

Microchip Technology Korea  
168-1, Youngbo Bldg. 3 Floor  
Samsung-Dong, Kangnam-Ku  
Seoul, Korea 135-882  
Tel: 82-2-554-7200 Fax: 82-2-558-5934

### Singapore

Microchip Technology Singapore Pte Ltd.  
200 Middle Road  
#07-02 Prime Centre  
Singapore, 188980  
Tel: 65-334-8870 Fax: 65-334-8850

### Taiwan

Microchip Technology Taiwan  
11F-3, No. 207  
Tung Hua North Road  
Taipei, 105, Taiwan  
Tel: 886-2-2717-7175 Fax: 886-2-2545-0139

### EUROPE

#### Denmark

Microchip Technology Denmark ApS  
Regus Business Centre  
Lautrup høj 1-3  
Ballerup DK-2750 Denmark  
Tel: 45 4420 9895 Fax: 45 4420 9910

#### France

Arizona Microchip Technology SARL  
Parc d'Activite du Moulin de Massy  
43 Rue du Saule Trappu  
Batiment A - 1er Etage  
91300 Massy, France  
Tel: 33-1-69-53-63-20 Fax: 33-1-69-30-90-79

#### Germany

Arizona Microchip Technology GmbH  
Gustav-Heinemann Ring 125  
D-81739 Munich, Germany  
Tel: 49-89-627-144 0 Fax: 49-89-627-144-44

#### Germany - Analog

Lochhamer Strasse 13  
D-82152 Martinsried, Germany  
Tel: 49-89-895650-0 Fax: 49-89-895650-22

#### Italy

Arizona Microchip Technology SRL  
Centro Direzionale Colleoni  
Palazzo Taurus 1 V. Le Colleoni 1  
20041 Agrate Brianza  
Milan, Italy  
Tel: 39-039-65791-1 Fax: 39-039-6899883

#### United Kingdom

Arizona Microchip Technology Ltd.  
505 Eskdale Road  
Winnersh Triangle  
Wokingham  
Berkshire, England RG41 5TU  
Tel: 44 118 921 5869 Fax: 44-118 921-5820

08/01/01

## Plastic Medium-Power Complementary Silicon Transistors

... designed for general-purpose amplifier and low-speed switching applications.

- High DC Current Gain —  
 $h_{FE} = 2500$  (Typ) @  $I_C$   
 $= 4.0$  Adc
- Collector-Emitter Sustaining Voltage — @ 100 mAdc  
 $V_{CE(sus)} = 60$  Vdc (Min) — TIP120, TIP125  
 $= 80$  Vdc (Min) — TIP121, TIP126  
 $= 100$  Vdc (Min) — TIP122, TIP127
- Low Collector-Emitter Saturation Voltage —  
 $V_{CE(sat)} = 2.0$  Vdc (Max) @  $I_C = 3.0$  Adc  
 $= 4.0$  Vdc (Max) @  $I_C = 5.0$  Adc
- Monolithic Construction with Built-In Base-Emitter Shunt Resistors
- TO-220AB Compact Package

### \*MAXIMUM RATINGS

Rating	Symbol	TIP120, TIP125	TIP121, TIP126	TIP122, TIP127	Unit
Collector-Emitter Voltage	$V_{CEO}$	60	80	100	Vdc
Collector-Base Voltage	$V_{CB}$	60	80	100	Vdc
Emitter-Base Voltage	$V_{EB}$	5.0			Vdc
Collector Current — Continuous Peak	$I_C$	5.0 8.0			Adc
Base Current	$I_B$	120			mAdc
Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$	$P_D$	65 0.52			Watts W/ $^\circ\text{C}$
Total Power Dissipation @ $T_A = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$	$P_D$	2.0 0.016			Watts W/ $^\circ\text{C}$
Unclamped Inductive Load Energy (1)	$E$	50			mJ
Operating and Storage Junction, Temperature Range	$T_J, T_{stg}$	-65 to +150			$^\circ\text{C}$

### THERMAL CHARACTERISTICS

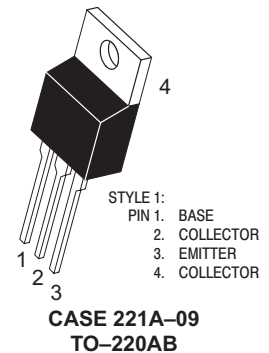
Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Case	$R_{\theta JC}$	1.92	$^\circ\text{C/W}$
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	62.5	$^\circ\text{C/W}$

(1)  $I_C = 1$  A,  $L = 100$  mH, P.R.F. = 10 Hz,  $V_{CC} = 20$  V,  $R_{BE} = 100 \Omega$ .

**NPN**  
**TIP120\***  
**TIP121\***  
**TIP122\***  
**PNP**  
**TIP125\***  
**TIP126\***  
**TIP127\***

\*ON Semiconductor Preferred Device

**DARLINGTON**  
**5 AMPERE**  
**COMPLEMENTARY SILICON**  
**POWER TRANSISTORS**  
**60-80-100 VOLTS**  
**65 WATTS**



Preferred devices are ON Semiconductor recommended choices for future use and best overall value.

TIP120 TIP121 TIP122 TIP125 TIP126 TIP127

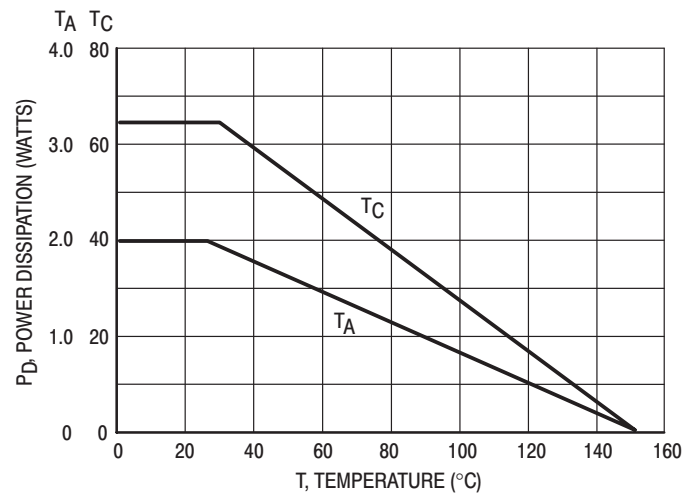


Figure 1. Power Derating

# TIP120 TIP121 TIP122 TIP125 TIP126 TIP127

## ELECTRICAL CHARACTERISTICS ( $T_C = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
<b>OFF CHARACTERISTICS</b>				
Collector-Emitter Sustaining Voltage (1) ( $I_C = 100\text{ mAdc}$ , $I_B = 0$ )	$V_{CE(sus)}$	60 80 100	— — —	Vdc
Collector Cutoff Current ( $V_{CE} = 30\text{ Vdc}$ , $I_B = 0$ ) ( $V_{CE} = 40\text{ Vdc}$ , $I_B = 0$ ) ( $V_{CE} = 50\text{ Vdc}$ , $I_B = 0$ )	$I_{CEO}$	— — —	0.5 0.5 0.5	mAdc
Collector Cutoff Current ( $V_{CB} = 60\text{ Vdc}$ , $I_E = 0$ ) ( $V_{CB} = 80\text{ Vdc}$ , $I_E = 0$ ) ( $V_{CB} = 100\text{ Vdc}$ , $I_E = 0$ )	$I_{CBO}$	— — —	0.2 0.2 0.2	mAdc
Emitter Cutoff Current ( $V_{BE} = 5.0\text{ Vdc}$ , $I_C = 0$ )	$I_{EBO}$	—	2.0	mAdc

## ON CHARACTERISTICS (1)

DC Current Gain ( $I_C = 0.5\text{ Adc}$ , $V_{CE} = 3.0\text{ Vdc}$ ) ( $I_C = 3.0\text{ Adc}$ , $V_{CE} = 3.0\text{ Vdc}$ )	$h_{FE}$	1000 1000	— —	—
Collector-Emitter Saturation Voltage ( $I_C = 3.0\text{ Adc}$ , $I_B = 12\text{ mAdc}$ ) ( $I_C = 5.0\text{ Adc}$ , $I_B = 20\text{ mAdc}$ )	$V_{CE(sat)}$	— —	2.0 4.0	Vdc
Base-Emitter On Voltage ( $I_C = 3.0\text{ Adc}$ , $V_{CE} = 3.0\text{ Vdc}$ )	$V_{BE(on)}$	—	2.5	Vdc

## DYNAMIC CHARACTERISTICS

Small-Signal Current Gain ( $I_C = 3.0\text{ Adc}$ , $V_{CE} = 4.0\text{ Vdc}$ , $f = 1.0\text{ MHz}$ )	$h_{fe}$	4.0	—	—
Output Capacitance ( $V_{CB} = 10\text{ Vdc}$ , $I_E = 0$ , $f = 0.1\text{ MHz}$ )	$C_{ob}$	— —	300 200	pF

(1) Pulse Test: Pulse Width  $\leq 300\text{ }\mu\text{s}$ , Duty Cycle  $\leq 2\%$ .

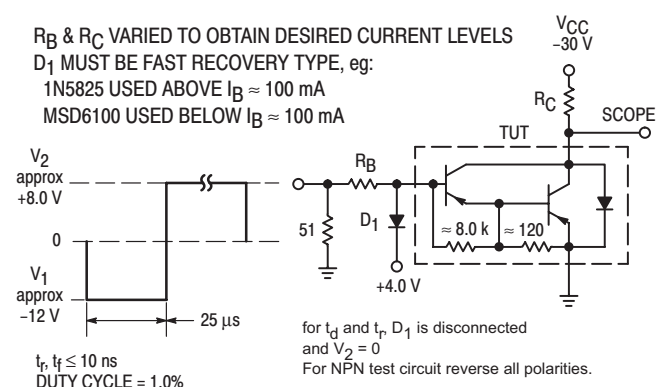


Figure 2. Switching Times Test Circuit

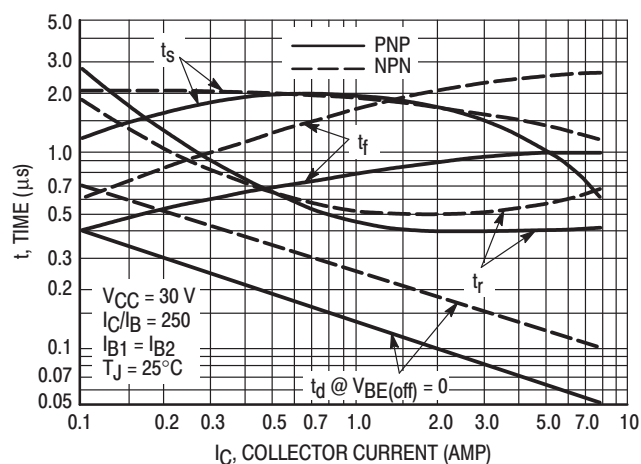


Figure 3. Switching Times

# TIP120 TIP121 TIP122 TIP125 TIP126 TIP127

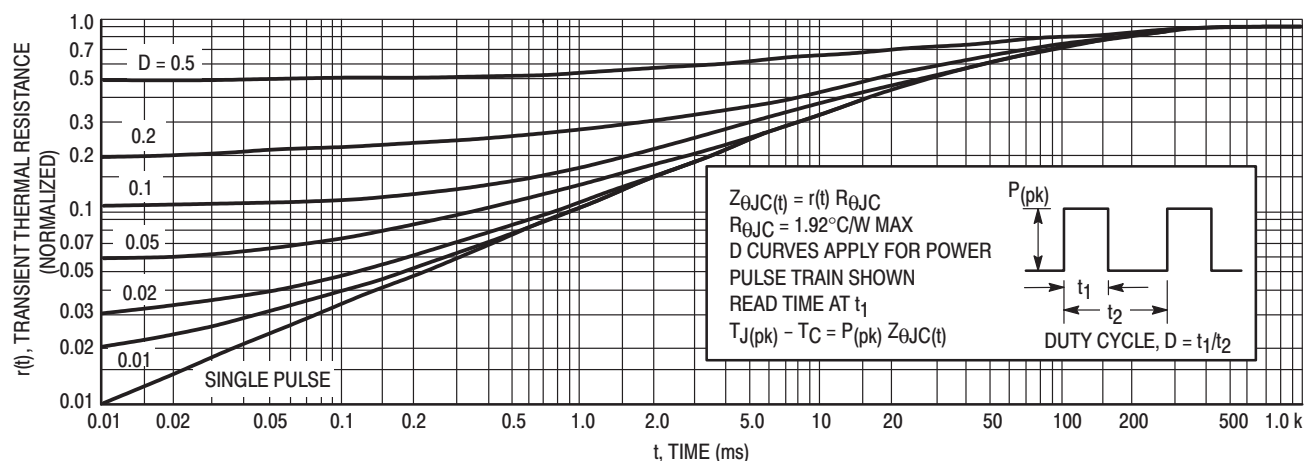


Figure 4. Thermal Response

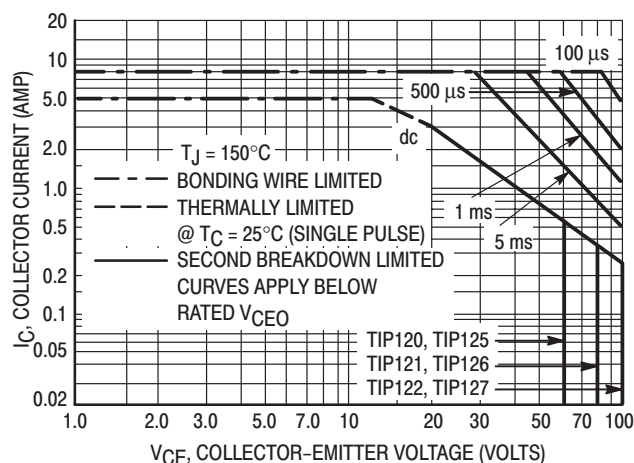


Figure 5. Active-Region Safe Operating Area

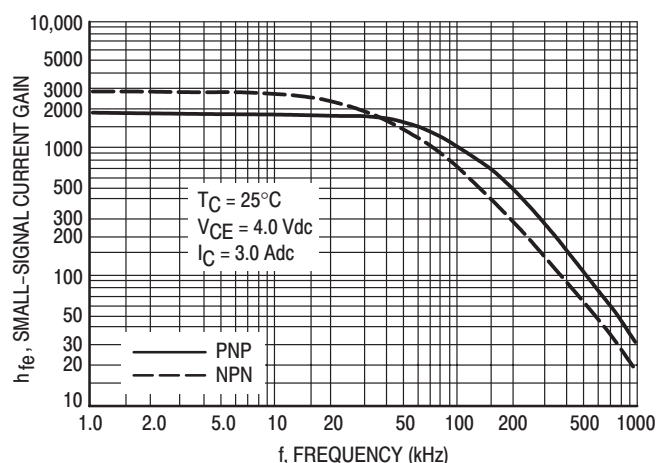


Figure 6. Small-Signal Current Gain

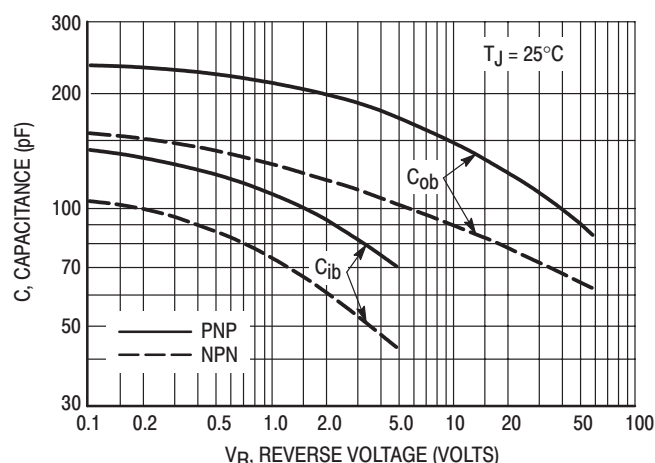
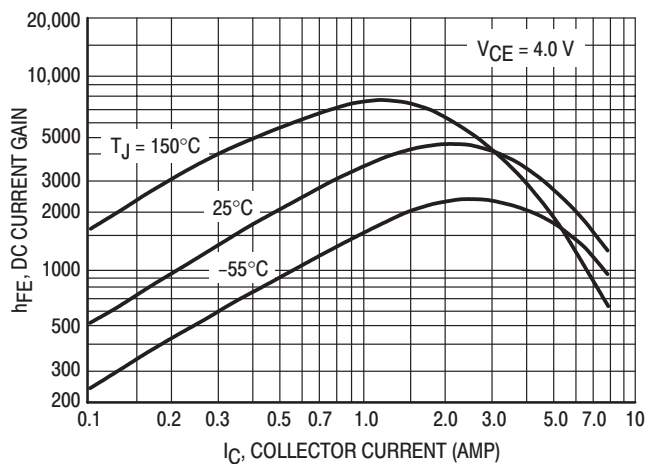


Figure 7. Capacitance



# TIP120 TIP121 TIP122 TIP125 TIP126 TIP127

**NPN**  
TIP120, TIP121, TIP122



**PNP**  
TIP125, TIP126, TIP127

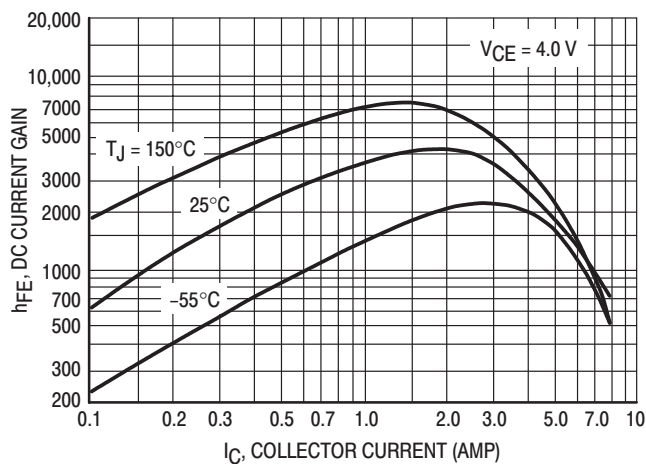


Figure 8. DC Current Gain

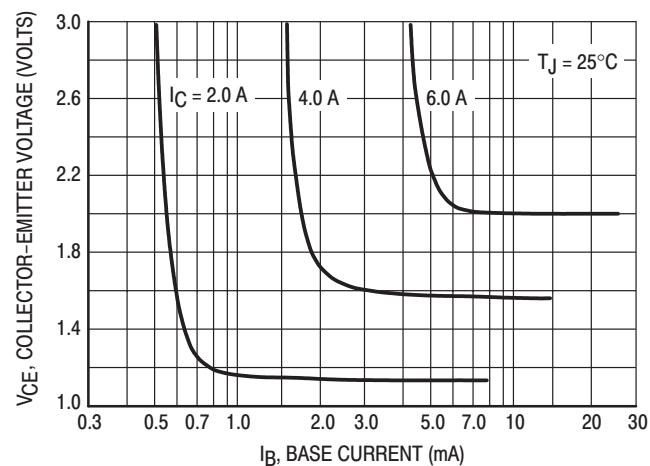
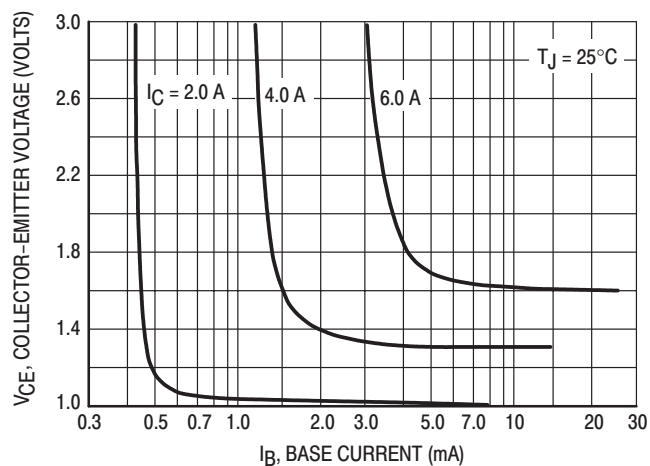


Figure 9. Collector Saturation Region

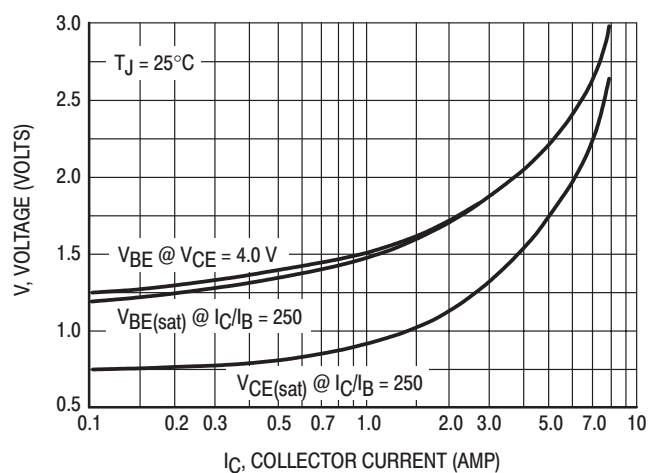
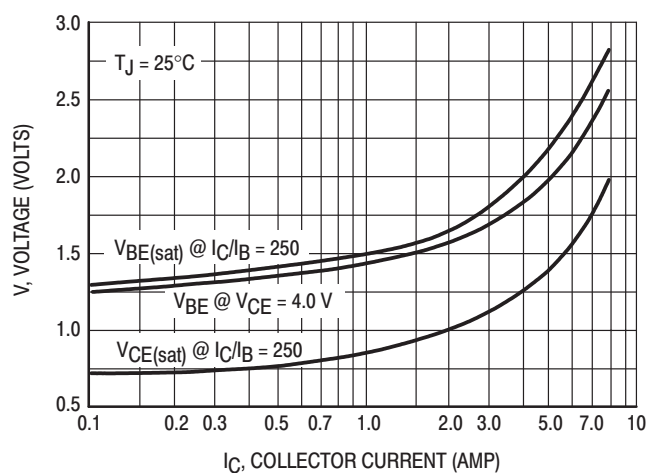
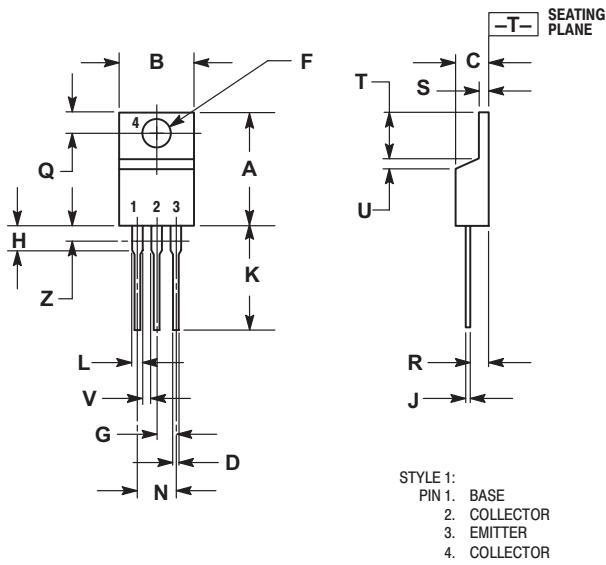


Figure 10. "On" Voltages

# TIP120 TIP121 TIP122 TIP125 TIP126 TIP127

## PACKAGE DIMENSIONS

### TO-220AB CASE 221A-09 ISSUE AA




#### NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION Z DEFINES A ZONE WHERE ALL BODY AND LEAD IRREGULARITIES ARE ALLOWED.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.570	0.620	14.48	15.75
B	0.380	0.405	9.66	10.28
C	0.160	0.190	4.07	4.82
D	0.025	0.035	0.64	0.88
F	0.142	0.147	3.61	3.73
G	0.095	0.105	2.42	2.66
H	0.110	0.155	2.80	3.93
J	0.018	0.025	0.46	0.64
K	0.500	0.562	12.70	14.27
L	0.045	0.060	1.15	1.52
N	0.190	0.210	4.83	5.33
Q	0.100	0.120	2.54	3.04
R	0.080	0.110	2.04	2.79
S	0.045	0.055	1.15	1.39
T	0.235	0.255	5.97	6.47
U	0.000	0.050	0.00	1.27
V	0.045	---	1.15	---
Z	---	0.080	---	2.04

## **Notes**

**ON Semiconductor** and  are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer.

## PUBLICATION ORDERING INFORMATION

### Literature Fulfillment:

Literature Distribution Center for ON Semiconductor  
P.O. Box 5163, Denver, Colorado 80217 USA  
**Phone:** 303-675-2175 or 800-344-3860 Toll Free USA/Canada  
**Fax:** 303-675-2176 or 800-344-3867 Toll Free USA/Canada  
**Email:** ONlit@hibbertco.com

**N. American Technical Support:** 800-282-9855 Toll Free USA/Canada

**JAPAN:** ON Semiconductor, Japan Customer Focus Center  
4-32-1 Nishi-Gotanda, Shinagawa-ku, Tokyo, Japan 141-0031  
**Phone:** 81-3-5740-2700  
**Email:** r14525@onsemi.com

**ON Semiconductor Website:** <http://onsemi.com>

For additional information, please contact your local Sales Representative.

This datasheet has been download from:

[www.datasheetcatalog.com](http://www.datasheetcatalog.com)

Datasheets for electronics components.