

ESTUDIO DE VIABILIDAD DEL DISEÑO TÉRMICO DE LA UNIDAD ELECTRÓNICA DEL INSTRUMENTO PHI A BORDO DEL SATÉLITE SOLAR ORBITER

TORRALBO GIMENO, Ignacio (1); PÉREZ GRANDE, Isabel (1)

ignacio.torralbo@upm.es

⁽¹⁾Universidad Politécnica de Madrid, Instituto de Microgravedad 'Ignacio Da Riva'

RESUMEN

El instrumento PHI a bordo del Solar Orbiter [1] es un telescopio que está compuesto por una unidad óptica y otra electrónica. La unidad electrónica está encargada de controlar, adquirir y procesar los datos provenientes de la unidad óptica así como de proporcionar la energía suficiente para su funcionamiento.

Debido a los ambientes térmicos extremos en un entorno de vacío que va a encontrar la unidad a lo largo de la misión, con una órbita en la que la distancia al sol varía desde 0,28 hasta 1,5 UA, a los estrechos márgenes operativos de algunos componentes y a la cantidad de potencia disipada en la unidad, el diseño térmico [2] de la misma ha sido optimizado para mantener la electrónica en niveles de temperatura adecuados para su funcionamiento [3].

La unidad electrónica apenas ocupa un volumen de 220 x 220 x 170 mm, tiene que evacuar la potencia principalmente por conducción a través de su base y por radiación al interior del satélite.

El diseño térmico ha sido realizado mediante un modelo matemático utilizando el software ESATAN-TMS [4] y se ha verificado mediante ensayos en una cámara de vacío.

Palabras clave: Solar Orbiter, Modelos térmicos, control térmico espacial

1. Introducción

El presente trabajo expone el proceso de diseño de la unidad electrónica del instrumento PHI. Debido a las limitaciones de funcionamiento de los componentes electrónicos, el diseño térmico de esta unidad ha jugado un papel fundamental.

El proceso de diseño de un instrumento para una misión espacial bajo el marco de la ESA requiere pasar por diferentes fases bien determinadas y establecidas. Actualmente el instrumento ha completado las fases de definición (fases B - C) y se encuentra en las actividades de verificación (fase C -D) [5].

Para ayudar al diseño térmico de la unidad se ha usado el software ESATAN-TMS [4], este es un software de uso obligatorio y patrocinado por la ESA. La verificación del modelo matemático se ha realizado en una cámara de vacío térmica en las instalaciones del instituto 'Ignacio da Riva'.

2. PHI dentro de la misión Solar Orbiter

Solar Orbiter es una misión de la ESA cuyo objetivo principal es entender como el sol crea y controla la heliosfera. Dentro de las cargas de pago de Solar Orbiter, se encuentra el instrumento PHI ("Polarimetric Helioseismic Imager"). PHI está desarrollado por consorcio científico compuesto por institutos de investigación de Francia, Alemania y España: IAS, MPS, KIS, IDA, INTA, Universidad de Barcelona, IAC, IAA, UPM y GACE. Su principal objetivo es la medición en alta resolución y de disco solar completo del campo magnético de la fotosfera y la intensidad en tiempo real de la luz visible.

El instrumento PHI está formado por una unidad óptica y una unidad electrónica.

2.1. Características de la misión

La trayectoria prevista para Solar Orbiter tiene un gran impacto en el diseño del subsistema de control térmico de PHI, así como en el del propio satélite. Después de una fase de crucero de 1100 días, con cuatro maniobras de asistencia gravitatoria (dos con la Tierra y dos con Venus) y un cambio paulatino de la inclinación solar, se iniciará la fase científica nominal, en la cual el satélite tendrá un perihelio (distancia mínima al Sol) de aproximadamente 0,28 UA y un afelio (distancia máxima al Sol) de 1.5 UA. Esta órbita, acusadamente elíptica, someterá al satélite y a los instrumentos a un cambio drástico en las condiciones térmicas de contorno.

3. Descripción de la Unidad Electrónica de PHI

La caja electrónica de PHI (PHI E-Unit) es una subunidad de PHI. Está encargada de proporcionar a la unidad óptica de la potencia necesaria para su funcionamiento. Aparte, los datos recogidos por los sensores de la unidad óptica son adquiridos, guardados y procesados por la E-Unit.

La E-Unit está formada por seis módulos diferentes que están montados uno sobre de otro como muestra la Figura 1.



Figura 1: E-Unit.

Cada módulo es responsable del control de una parte de la unidad óptica. De abajo a arriba los diferentes módulos son: PCMM (Power Converter Module Main), PCMR (Power Converter Module Redundant), DPU (Data Processing Unit), TTC (Tip-Tilt Controller), AMHD (Analog, Motors and Heaters Drives) y HVPS (High Voltage Power Supply). Cada módulo está formado por un marco y una tarjeta electrónica. Aparte de los seis módulos, la E-Unit está cerrada por su parte trasera por el EDS (Electronical Distribution System) que a su vez interconecta las diferentes tarjetas.

3.1. Diseño térmico de la unidad electrónica de PHI

La E-Unit está considerada una unidad interna en PHI y acoplada térmicamente [6] al interior del satélite. La potencia disipada en la unidad tiene que ser evacuada principalmente por conducción a través de la base de la unidad. Para asegurar un buen contacto térmico, la E-Unit se monta sobre la bandeja del satélite usando un *thermalfiller*.

A parte del calor evacuado por conducción, la E-Unit va recubierta con una pintura de alta emisividad en el infrarrojo para garantizar el acoplamiento radiativo con el interior del satélite.

Los nervios de los marcos que sujetan las tarjetas han sido diseñados para poder evacuar el calor rápidamente hacia las paredes. Están contruidos con Al7075 que supone un buen compromiso entre conductividad térmica y resistencia mecánica.

Cargas e interfaces térmicas

Como se ha especificado en el apartado 3, la E-Unit pertenece al grupo de instrumentos internos y acoplados térmicamente al satélite. Esto supone que las interfaces térmicas con el satélite vienen definidas por él, lo que supone que están a una temperatura que no se puede controlar a nivel instrumento. El fabricante de Solar Orbiter (contratista principal de la misión, Airbus Defense&Space) garantizará una temperatura en las interfaces para cada caso. Estas temperaturas tienen márgenes aplicados, lo que hace que el diseño sea aún más complicado.

La E-Unit tiene dos tipos de interfaces térmicas, radiativa y conductiva. La temperatura de estas interfaces varía en función de la órbita descrita por el satélite ya que dependen, entre otras cosas, de la distancia al sol.

La variación de la temperatura de las interfaces va desde los $-20\text{ }^{\circ}\text{C}$ en el afelio hasta los $50\text{ }^{\circ}\text{C}$ durante el perihelio.

Aparte de la temperatura en la que se encuentra el entorno de la E-Unit, también hay que tener en cuenta las cargas térmicas que se disipan en el interior de la unidad.

En el caso de la unidad electrónica estas cargas térmicas corresponden con la disipación eléctrica de los componentes. Se pueden distinguir tres modos de operación principales: adquisición, procesado y el llamado *idle* o en pausa. Aparte de estos modos, la E-Unit puede funcionar con la tarjeta PCMM o

con la tarjeta PCMR (redundante). Esta situación multiplica por dos los casos a estudiar. La Tabla 1 agrupa las disipaciones durante los principales modos de operación.

Tabla 4: Disipación eléctrica.

Módulo	Adquisición (W)	Procesado (W)	Pausa (W)
PCMM	12.35	11.38	8.29
PCMR	12.35	11.38	8.29
DPU	12.40	14.30	4.46
TTC	2.07	0.00	0.00
AMHD	2.48	1.76	1.45
HVPS	1.67	0	0.00
TOTAL	30.9	28.8	14.2

En el caso de la E-Unit los análisis solo tienen en cuenta los casos estacionarios, tomando así las condiciones más extremas posibles. Por ello, se tiene un caso de estudio caliente con las interfaces a 50 °C y uno frío a -20 °C. Los resultados que resultarían de hacer un transitorio entre estos dos extremos, nunca serán casos más extremos que los estudiados en los estacionarios.

Aparte, hay que estudiar los diferentes modos de operación, lo que da un total de 12 casos de estudio.

Requisitos térmicos

Los requisitos térmicos de la E-Unit vienen determinados en gran medida por los requisitos de funcionamiento de los componentes electrónicos montados en las tarjetas electrónicas. Al estar trabajando bajo el marco de las normas ECSS, las temperaturas de funcionamiento máximas de los componentes electrónicos tienen que ser 40 °C grados por debajo de las establecidas por los fabricantes (o $T_{max} - 40\text{ °C} > 110\text{ °C}$).

Esta situación limita mucho las posibilidades y complica enormemente el trabajo del subsistema de control térmico. La Tabla 2 recopila la máxima y mínima temperatura más restrictiva que puede encontrarse en cada tarjeta.

Tabla 5: Rangos operativo y no operativo de las tarjetas

	Rango Operativo (°C)	Rango No Operativo (°C)
PCMM	-40°C a +110°C	-40°C a +125°C
PMMR	-40°C a +110 °C	-40°C a +125°C
DPU	-40°C a 85°C	-40°C a +150°C
TTC	-40°C a 94°C	-40°C a +150°C
AMHD	-40°C to 85°C	-40°C a +150°C

HVPS	-50°C a 60°C	-40°C a +110°C
-------------	--------------	----------------

Aparte de las limitaciones por parte de los componentes y materiales utilizados, es importante remarcar que a los resultados obtenidos en los análisis matemáticos hay que aplicarles un margen de $\pm 10^\circ\text{C}$. Esto complica aún más el diseño.

4. Modelo térmico matemático

Para la construcción del modelo matemático se ha modelizado la geometría usando un total de 4570 nodos. En el modelo matemático se incluye también las tarjetas electrónicas con los componentes que más disipan también modelizados. La Figura 2 muestra la visión general del modelo geométrico matemático de la E-Unit.

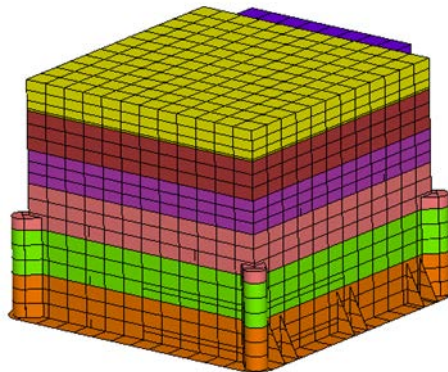


Figura 2: E-Unit GMM (Modelo geométrico matemático).

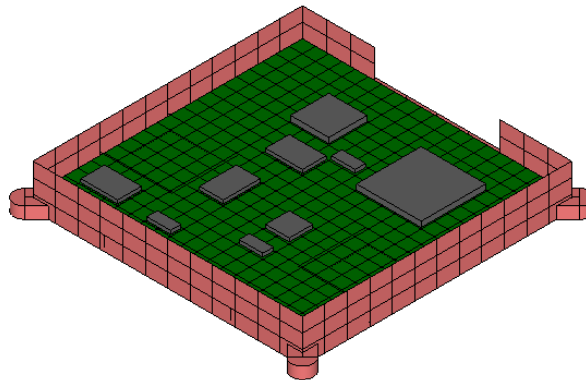


Figura 3: DPU GMM.

La Figura 3 muestra la tarjeta DPU con sus principales componentes y su marco.

La parte más importante del modelado térmico tiene que ver con el modelado de las tarjetas electrónicas. Cada tarjeta tiene un número de capas y distribución de cobre diferente. Por lo que hay que calcular la conductividad térmica en cada nodo [7]. Por otro lado cada componente electrónico, relevante desde un punto de vista térmico, ha sido modelizado usando sus resistencias térmicas R_{j-c} , R_{c-b} y R_{j-b} [3]. Estas resistencias térmicas son difíciles de evaluar en muchos casos y tienen una influencia directa en la temperatura que alcanza el componente.

Para la resolución de la ecuación del calor, se ha dividido el sistema en elementos nodales, utilizando el método de masas concentradas. Para su resolución se sigue un método análogo utilizado en la resolución de circuitos eléctricos. De esta manera, un elemento de masa puede verse como un nodo situado en su centro conectado mediante resistencias térmicas con los nodos colindantes, bien por

conducción (términos lineales) o por radiación (términos de cuarto grado). De esta manera en régimen estacionario, se puede escribir para cada nodo:

$$Q_i^{cond} + Q_i^{rad} + Q_i^{int} = 0$$

Donde Q_i^{cond} , Q_i^{rad} y Q_i^{int} se refieren al calor por conducción, radiación e interno para el nodo i respectivamente. Teniendo en cuenta que:

$$Q_i^{cond} = \sum_{j \neq i} G_{ij}(T_j - T_i)$$

$$Q_i^{rad} = \sum_{j \neq i} R_{ij}(T_j^4 - T_i^4)$$

para cada nodo se tendría que:

$$\sum_{j \neq i} G_{ij}(T_j - T_i) + \sum_{j \neq i} R_{ij}(T_j^4 - T_i^4) + Q_i^{int} = 0$$

Donde G_{ij} son los términos de acoplamientos lineales, R_{ij} los términos de acoplamientos radiativos.

Para poder resolver esta ecuación, se linealiza el término de cuarto orden, haciendo que $R_{ij}^* = R_{ij}(T_j^2 + T_i^2)(T_j + T_i)$, suponiendo para ello que las temperaturas T_i y T_j son conocidas (utilizando un método iterativo en donde se utilizan las temperaturas del paso anterior). De esta forma se llega a un sistema algebraico de ecuaciones lineales en T para cada nodo:

$$\sum_{j \neq i} G_{ij}(T_j - T_i) + \sum_{j \neq i} R_{ij}^*(T_j - T_i) + Q_i^{int} = 0$$

El cálculo de los coeficientes de las temperaturas y la resolución del sistema de ecuaciones se lleva a cabo utilizando el software ESATAN-TMS, mandatorio por la Agencia Europea del Espacio en este tipo de misiones.

Resultados

Los resultados de los primeros modelos mostraron que aunque el modo de funcionamiento de más consumo es el de adquisición de datos, el modo de procesado representa un problema térmico mucho mayor. Durante este modo el procesado de los datos se lleva a cabo en la tarjeta DPU, concretamente una FPGA que llega a disipar hasta 6 W.

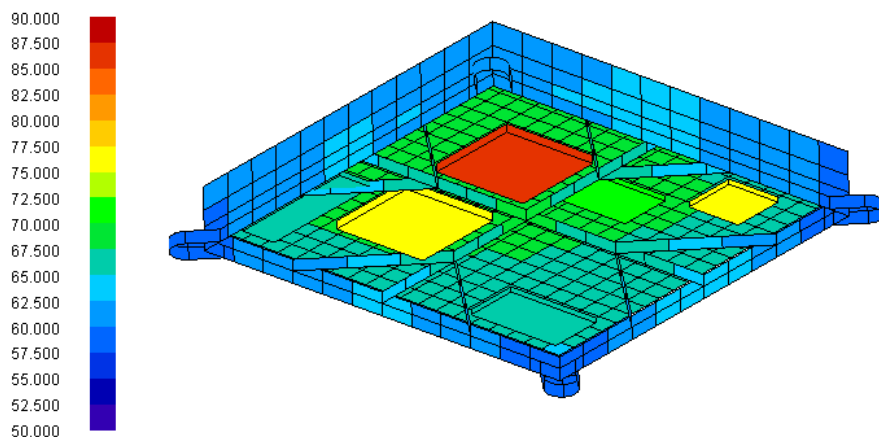


Figura 4: Mapa de temperaturas. Vista inferior del módulo DPU.

La figura 4 muestra la vista inferior del módulo de DPU. La escala de colores representa la temperatura en grados Celsius. La FPGA que se encarga del procesamiento de datos alcanza 96 °C (incluyendo 10 °C de margen). Después de estos resultados se realizaron cambios tanto en la estructura de la tarjeta como en el marco. Las FPGAs se llevaron a los laterales y se rodearon de nervios que aseguraban un buen contacto térmico de la tarjeta con el marco.

La Figura 5 muestra la distribución de temperaturas en la tarjeta y en el marco. Se aprecia el cambio en la estructura de los nervios. Con este diseño la FPGA se calienta hasta los 87 °C (incluyendo margen). Superando por muy poco los 85 °C máximos permitidos para este componente.

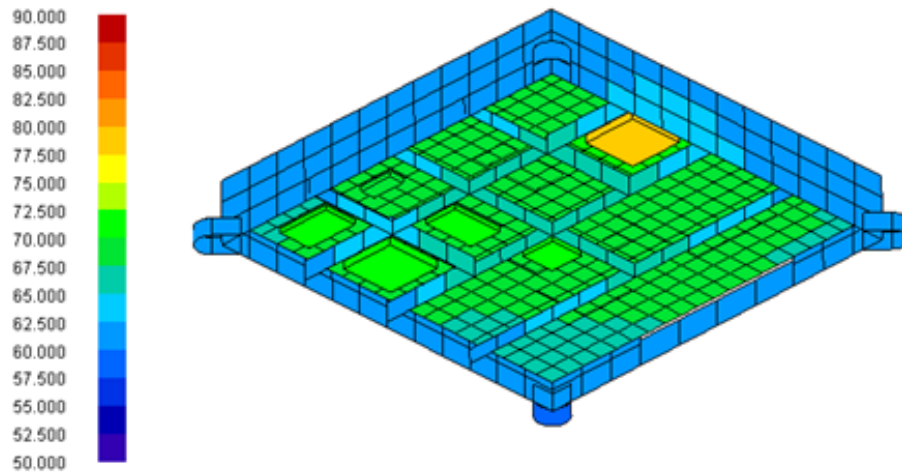


Figura 5: Mapa de temperaturas. Vista inferior del módulo DPU.

Ensayo en cámara de vacío y correlación

Como parte de la fase de verificación, la E-Unit ha sido ensayada en una cámara de vacío térmica. El modelo utilizado para el ensayo es un modelo especial pensado para que se comporte igual térmica y estructuralmente pero sin utilizar componentes de vuelo.

Los componentes electrónicos del modelo STM (StructuralThermalModel) son sustituidos por resistencias (que disipan la misma potencia) montadas sobre la tarjeta. La estructura en cambio, es muy similar a la del modelo de vuelo.



Figura 6: Modelo STM de la E-Unit dentro de la cámara de vacío.

Durante el ensayo se registraron temperaturas usando 30 termopares. La Figura 6 muestra el modelo STM de la E-Unit dentro de la cámara de vacío. Los casos ensayados son los mismos que los estudiados mediante el modelo matemático.

Resultados

Con los resultados obtenidos en la cámara de vacío, se procedió a la correlación el modelo matemático. Debido a las limitaciones del modelo STM ensayado, únicamente se pudieron calcular las conductividades térmicas entre las estructuras de los diferentes módulos y la unión de las tarjetas con los marcos.

Una vez ajustado y actualizado el modelo matemático, se vio la necesidad de bajar la frecuencia y con ello el consumo de la FPGA encargada del procesamiento a 4.4 W. De esta manera la temperatura de la FPGA queda por debajo de los 85 °C (incluyendo 10 °C de margen) como muestra la Figura 7.

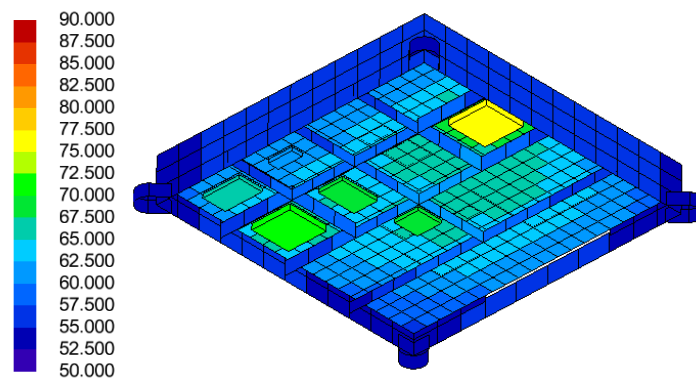


Figura 7: Mapa de temperaturas del módulo DPU después de la correlación.

5. Conclusiones

El diseño térmico es una parte fundamental del diseño de un instrumento a bordo de una misión espacial. Las condiciones que se va a encontrar junto con las limitaciones a la hora de buscar soluciones, hacen que sea fundamental invertir en modelos matemáticos que ayuden y guíen al diseño del instrumento.

En el caso estudiado de la E-Unit de PHI, se ha conseguido identificar y solucionar el problema a tiempo. Se ha llegado a un diseño robusto que permitirá a la E-Unit controlar el instrumento PHI de manera segura y así ayudar al desarrollo de la ciencia que venga con sus futuras observaciones.

6. Agradecimientos

Este trabajo ha sido financiado por el Ministerio de Ciencia e Innovación y el Ministerio de Economía y competitividad, Proyectos AYA2009-14105-C06-02, AYA2011-29833-C06-02 y AYA2012-39636-C06-04.

7. Referencias

- [1] <http://sci.esa.int/solar-orbiter/>
- [2] STEINBERG, DAVE S Cooling Techniques for Electronic Equipment. Wiley-Interscience, 1998
- [3] PETITJEAN, D POURBAIX, P LYBAERT P. Thermal Design of High Density PCB Assemblies for Space Applications. Fifth European Space Power Conference, 1998.
- [4] <http://www.estan-tms.com>

[5] ECSS Secretariat. ESA-ESTEC. Requirements & Standards Division. ECSS-M-ST-10C Rev. 1 Project planning and implementation. (6 March 2009)

[6] BAGNASCO, G. and Solar Orbiter Team. Experiment Interface document, Part A. Issue 4 Revision 0. 2013-07-13. ESA-ESTEC

[7] T. F., LENICZYK, B., MACK J. R., CULHAM, M. M., YOVANOVICH (1991) PCB Trace Thermal Analysis and Effective Conductivity. Seventh IEEE SEMI-THERM Symposium