

## Sistema de telemetría y control para implantes cocleares

ERNESTO ARTURO MARTÍNEZ RAMS<sup>1</sup> Y VICENTE GARCERÁN HERNÁNDEZ<sup>2</sup>

1. Universidad de Oriente. Santiago de Cuba.
2. Departamento de Electrónica, Tecnología de Computadores y Proyectos.  
Universidad Politécnica de Cartagena.

eamr@fie.uo.edu.cu; vicente.garceran@upct.es

### Resumen

En el presente trabajo se expone el diseño y simulación en Simulink de MATLABM versión 6.5 de un sistema de telemetría y control para implantes cocleares de alta velocidad de transmisión y eficiencia espectral, empleando para ello técnicas de modulación OFDM (Multiplex por División de Frecuencias Ortogonales). Se estudian y comparan dos esquemas con este tipo de modulación, cuyos resultados demuestran su alta eficiencia espectral e inmunidad ante ruido, y en particular la superioridad del esquema de modulación de OFDM con QAM (Quadrature Amplitude Modulation) con respecto al esquema de modulación de OFDM con DQPSK (Differential Quadrature Phase Shift Keying). Además se diseñó el sistema de control encargado de decodificar y direccionar los códigos recibidos.

**Proyecto/Grupo de investigación:** Diseño Electrónico y Técnicas de Tratamiento de Señales.

**Líneas de investigación:** *Implantes cocleares.*

## 1. Introducción

Los implantes cocleares son dispositivos en los que uno de sus componentes se introducen por vía quirúrgica en el oído interno, y logran restaurar de forma parcial la audición a personas con sordera profunda. La Figura 1 muestra el

diagrama en bloques de un implante coclear, y la Figura 2 muestra la disposición de los componentes externos e internos en el paciente.

En [1] el procesador del habla y el implante prototipo fueron diseñados para estimular una matriz de 8 electrodos de forma secuencial a 4 kHz por electrodo y pulsos bifásicos, para emular y probar diferentes estrategias de estimulación coclear tanto las actualmente conocidas como cualquier otra variante que se pretenda emular en tiempo real. El procesador del habla, transmite los códigos de los estímulos de forma serie y sincrónica al implante, siendo necesaria la implementación o diseño de un sistema de telemetría (Transmisor/Receptor) capaz de comunicar ambos dispositivos manteniendo la velocidad de comunicación en un ancho de banda pequeño. Es por ello que el objetivo del presente trabajo es el diseño de un sistema de telemetría que posea una elevada eficiencia espectral con alta inmunidad ante ruidos e interferencias, y un sistema de control encargado de decodificar y direccionar los códigos de estimulación coclear a su correspondiente electrodo dentro de la matriz de electrodos.

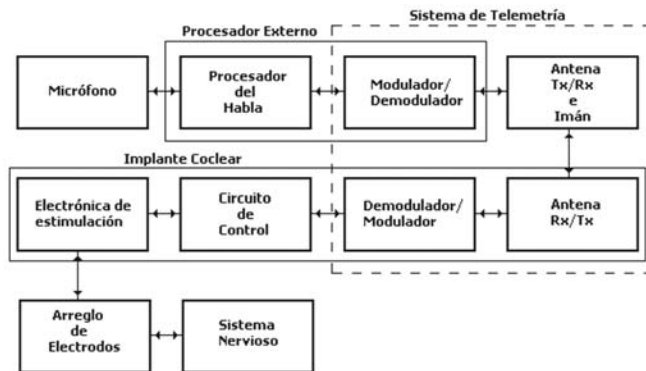


Figura 1: Diagrama en bloques de un implante coclear.

## 2. Diseño y simulación del sistema de telemetría

En [1] la velocidad de la comunicación serie entre el procesador del habla y el implante prototipo es de 1.92 Mbps (señal sin modular), cuyo valor se obtiene a partir del producto de la frecuencia de estimulación por canal, que es de 4 kHz, multiplicado 3 que es la cantidad de muestras necesarias para codificar cada pulso bifásico como representa la Figura 3, multiplicado por 20 que es la cantidad de bits por muestra a transmitir, y multiplicado por 8 que es la cantidad de electrodos a estimular. Para el procesamiento óptimo de la señal del habla en tiempo real se requirió del procesamiento por bloque de muestras (entendiéndose por bloque de muestras a una determinada cantidad fija de muestras) en vez de muestra a muestra, y teniendo en cuenta que para



Figura 2: a) Disposición de los componentes externos, formado por: 1) Micrófono, 2) cable conector entre el procesador del habla y el micrófono, 3) procesador externo, 4) cable conductor entre el micrófono y la antena Tx/Rx e imán; b) disposición de los componentes internos en el paciente: 6) Implante coclear, 7) matriz de electrodos, 8) nervio auditivo.

lograr una sincronía visual entre el movimiento de los labios del hablante y la señal que percibe el implantado, el tiempo de duración del bloque de muestras no debe ser mayor a 4 ms, escogiéndose bloques de  $125 \mu s$  lo que resulta 240 bits por bloque, siendo este el primer requerimiento de diseño del sistema de telemetría.

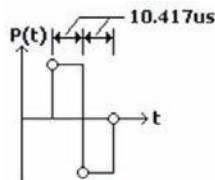


Figura 3: Forma del pulso bifásico de estimulación. Los círculos corresponden con los valores de amplitud de las muestras que codifican a cada pulso.

La inmunidad al ruido del sistema y su adaptación e implementación en una FPGA son las características y especificaciones del diseño, por lo que el algoritmo a desarrollar debe permitir exportabilidad a cualquiera de las diferentes FPGA desarrolladas por la firma Xilinx (Spartan: 1, 2, 2E y 3; Virtex: I, E, 2 y 2P), y a la vez sea capaz de soportar el diseño de sistemas de flujo continuo de datos. Es importante para el diseño de estos sistemas que su control sea lo más simple posible. Por este motivo se ha seleccionado el entorno de 'MATLAB-Simulink' [2] y el 'System Generator' [3] que permite el control de flujo mediante un simple protocolo, el cual se basa en controlar un bit ('data

valid’) que informa al siguiente bloque cuando los datos están disponibles. Para lograr la robustez del sistema frente al ruido del canal se hace necesario el empleo de mecanismos de detección y corrección de errores a pesar de implicar un aumento de la velocidad de transmisión (señal sin modular). En la aplicación presente se escoge el método FEC (‘Forward Error Correction’) y no el ARQ (‘Automatic Repeat reQuest’) [4, 5], debido a que el sistema trabaja en tiempo real la conversación entre personas, donde el retardo en tiempo influye en una asincronía entre lo que se escucha y el movimiento de los labios del que habla. Dentro del método FEC se escoge la codificación convolucional con razón de codificación de 1/2 y no otras de órdenes mayores debido puesto que a pesar de lograr mayor inmunidad de la señal frente al ruido del canal, se entendió que no resultaba necesario dada la cercanía entre las antenas transmisoras y receptoras, separadas solo unos pocos milímetros, en este caso el espesor de la piel y una fina capa del hueso mastoideo. Para mantener la velocidad de transmisión con menor ancho de banda, se escogió como técnica de modulación la Multiplex por División de Frecuencias Ortogonales (OFDM) [6, 7, 8, 9, 10, 11]. Para el diseño final se estudiaron y compararon dos formas de implementación de la modulación OFDM: OFDM con DQPSK y OFDM con QAM.

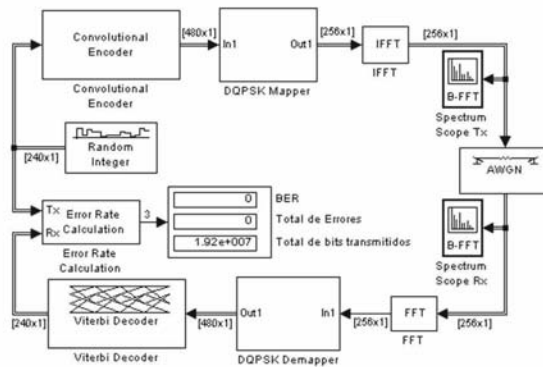


Figura 4: Esquema del transmisor y receptor OFDM con DQPSK.

**OFDM con DQPSK.** En la Figura 4 se puede observar el esquema del transmisor y receptor OFDM con DQPSK simulado en ‘Simulink’ de MATLAB. En este esquema la velocidad de transmisión al emplear codificación convolucional aumenta al doble (3.84 Mbps), debido al aumento de la cantidad de bits a transmitir por bloque (480 bits). Si cada subportadora se modula con DQPSK y eficiencia espectral de 2bits/símbolo, una IFFT de 256 puntos y 120 subportadoras (240 símbolos complejos repartidos a partes iguales entre la parte baja y alta del espectro), una velocidad de transmisión total de 1,920,000 símbolos/s, siendo la velocidad de transmisión de cada subportadora de 16,000 símbolos/s, para un flujo de 32 kbps por subportadora. El periodo del símbolo es de  $25 \mu s$  y la separación entre subportadoras (resolución espectral) es de 8

kHz, por tanto resulta un ancho de banda (Bw) de 0.96 MHz ver la Figura 5.

Al esquema de modulación, mostrado en la Figura 4, se le añadió un bloque que simula un canal ruidoso para determinar la relación señal a ruido (SNR) mínima con un BER (Bit Error Rate) igual a cero, lográndose una SNR mínima de 5 dB.

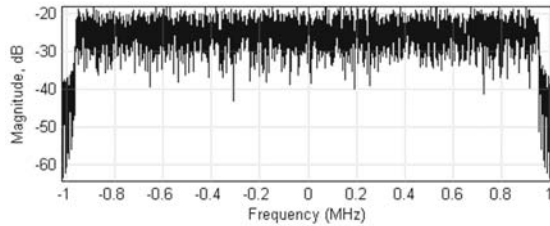


Figura 5: Espectro de la señal OFDM con DQPSK.

**OFDM con QAM.** Este esquema, al igual que con el método anterior, emplea codificación convolucional, por lo tanto la cantidad de bits por bloque aumenta al doble, para una velocidad de 3.84 Mbps. Si cada subportadora se modula con QAM y eficiencia espectral de 4 bits/símbolo, una IFFT de 128 puntos y 60 subportadoras, velocidad de transmisión total de 960,000 símbolos/s, siendo la velocidad de transmisión por subportadora de 16,000 símbolos/s, para un flujo de 64 kbps por subportadora. El periodo del símbolo de  $125 \mu s$  y 8 kHz de separación entre subportadoras, para un ancho de banda de 0.48 MHz. Con esta modulación se logró un BER de cero con una SNR mínima de 5 dB. En las Figuras 6 y 7 se puede observar el esquema del transmisor/receptor OFDM que emplea como técnica de modulación QAM-16 y el espectro de la señal a la salida del modulador.

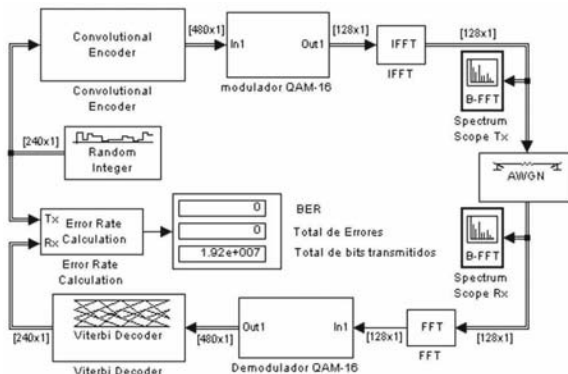


Figura 6: Esquema del transmisor y receptor OFDM con QAM-16.

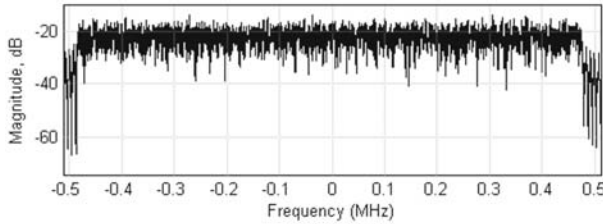


Figura 7: Espectro de la señal OFDM con QAM-16.

### 3. Diseño y simulación del sistema de control

Para el diseño del bloque de control se empleó la herramienta ‘Xilinx System Generator’ [3] debido a que la misma brinda un entorno de diseño para el desarrollo de aplicaciones con dispositivos lógicos programables (FPGA), siendo la FPGA la encargada de la decodificación y envío de los datos y señales de control a los respectivos conversores digitales analógicos. La salida del demodulador OFDM entrega bloques de 240 bits. La trama de datos de 20 bits que llega al bloque de control proveniente del demodulador de OFDM se muestra en la Figura 8, obtenida de [1].



Figura 8: Formato de la trama de datos de 20 bits.

La trama de datos recibida se descompone en dos partes: bits de control o direccionamiento ( $C_2C_1C_0WA_1A_0XX$ ) y bits de datos ( $B_{11}..B_0$ ) correspondiente al valor de la tensión analógica de la salida indicada por los bits de direccionamiento. Las salidas analógicas se dividen en dos bloques, el primer bloque correspondiente a las salidas de la ‘1A’ a la ‘1D’, y el segundo corresponde a las salidas analógicas de la ‘2A’ a la ‘2D’. Los bits de control  $C_2C_1C_0$  seleccionan uno de los dos bloques y los bits  $A_1A_0$  seleccionan la salida del bloque seleccionado. Los bits  $W$  y  $XX$  son reservados. El Cuadro 1 muestra el funcionamiento del bloque de control del estimulador electrónico.

El esquema mostrado en la Figura 9 se empleó para la extracción de los bits de control  $C_2C_1C_0$ . Luego estos bits pasan al bloque donde se genera la señal de selección del bloque conversor DAC y la señal de RESET de los bloques conversores, como se muestra en la Figura 10.

En la Figura 11 se pueden observar las señales de control de salida del bloque de control. El esquema mostrado en la figura 12 extrae de la trama de datos recibida (Figura 8) los bits  $A_1A_0XXB_{11}..B_0$ . Estos bits se presentan a todos los bloques conversores, pero solo será procesado por el bloque conversor seleccionado por la señal  $\overline{CS}_n$ , generándose los pulsos eléctricos de estimulación

Cuadro 1: Funcionamiento del bloque de control.

| Selección de la salida analógica<br>W = 0 h |    |    |    |    | Salida Analógica<br>'1': Salida analógica actualizada<br>'0': Salida analógica no actualizada |    |    |   |    |    |    |    |
|---|----|----|----|----|---|----|----|---|----|----|----|----|
| C2  | C1 | C0 | A1 | A0 | 2D  | 2C | 2B | A | 1D | 1C | 1B | 1A |
| 0   | 0  | 0  | X  | X  | Reset asíncrono de todas las salidas analógicas   |    |    |   |    |    |    |    |
| 0   | 0  | 1  | 0  | 0  | 0   | 0  | 0  | 0 | 0  | 0  | 0  | 1  |
| 0   | 0  | 1  | 0  | 1  | 0   | 0  | 0  | 0 | 0  | 0  | 1  | 0  |
| 0   | 0  | 1  | 1  | 0  | 0   | 0  | 0  | 0 | 0  | 1  | 0  | 0  |
| 0   | 0  | 1  | 1  | 1  | 0   | 0  | 0  | 0 | 1  | 0  | 0  | 0  |
| 0   | 1  | 0  | 0  | 0  | 0   | 0  | 0  | 1 | 0  | 0  | 0  | 0  |
| 0   | 1  | 0  | 0  | 1  | 0   | 0  | 1  | 0 | 0  | 0  | 0  | 0  |
| 0   | 1  | 0  | 1  | 0  | 0   | 1  | 0  | 0 | 0  | 0  | 0  | 0  |
| 0   | 1  | 0  | 1  | 1  | 1   | 0  | 0  | 0 | 0  | 0  | 0  | 0  |
| 0   | 1  | 1  | X  | X  | 0   | 0  | 0  | 0 | 0  | 0  | 0  | 0  |
| 1   | X  | X  | X  | X  | 0   | 0  | 0  | 0 | 0  | 0  | 0  | 0  |

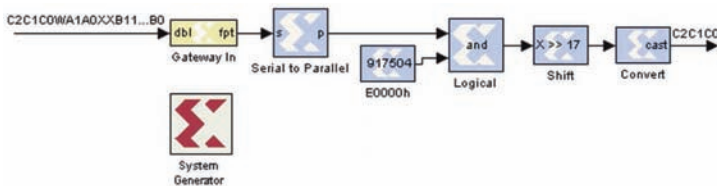


Figura 9: Esquema para la obtención de los bits C2C1C0.

a presentar a la matriz de electrodos.

La figura 13 muestra los estados por lo que ha de pasar las señales de control de los DAC para generar la respectiva tensión analógica a su salida.

#### 4. Resultados

Después de realizadas las simulaciones (Figuras 5 y 7) se puede observar la importancia del empleo de esquemas de modulación de mayor bits/símbolo para aumentar la eficiencia espectral de OFDM, por ello cuando se modulan las subportadoras con QAM-16 el ancho de banda disminuye a la mitad (0.48 MHz) respecto al obtenido con DQPSK (0.96 MHz) para obtener la señal OFDM. De acuerdo al resultado de las simulaciones el esquema empleado con QAM-16 presenta mayor eficiencia espectral con respecto al empleado con DQPSK, con SNR mínima iguales sin que se produzcan pérdidas de información, es por ello que el esquema de modulación de OFDM con QAM-16 es el más apropiado para el diseño. Además como en los implantes cocleares las antenas transmisoras y receptoras son direccionales y se encuentran separadas por solo unos milímetros

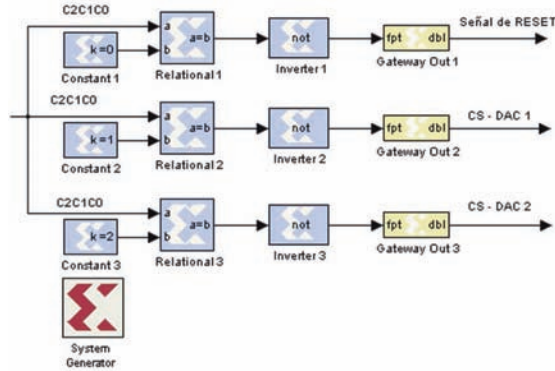


Figura 10: Esquema para la obtención de la señal que activa el bloque conversor seleccionado.

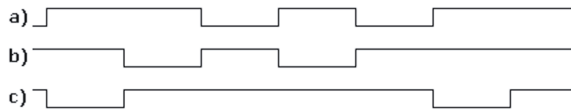


Figura 11: Señales de Control: a)  $\overline{RESET}$  ; b)  $\overline{CS1}$  ; c)  $\overline{CS2}$ .

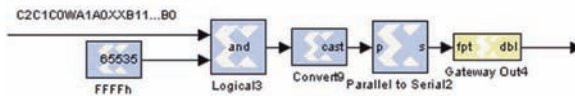


Figura 12: Esquema empleado para la obtención de los datos.

(Figura 2b), la SNR en estos debe de ser mucho mayor que el SNR mínimo resultante de la simulación, para una recepción sin error.

## 5. Conclusiones

Con el presente trabajo se logró dar cumplimiento al objetivo formulado, lográndose diseñar y simular un sistema de telemetría para implantes cocleares con alta eficiencia espectral haciendo uso de OFDM, al igual que el diseño y simulación del sistema de control haciendo uso de FPGA. Se logró diseñar y simular un modulador OFDM que soporta velocidades de transmisión en el orden de 3.84 Mbps en un ancho de banda de 0.48 MHz empleando QAM-16 y 0.96 MHz con DQPSK. Se comprobó que no existe diferencia en cuanto a inmunidad al ruido entre la OFDM empleando técnica de modulación DQPSK



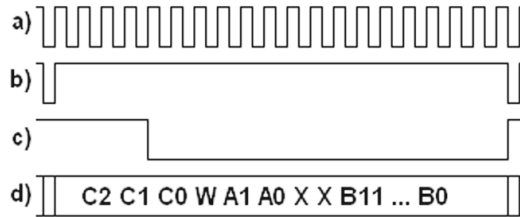


Figura 13: Representación de las señales de control del convertidor serie: a)  $\overline{CLKX}$  (reloj de recepción y de entrada de los DAC); b)  $\overline{LOADREG}$  (señal que indica a los DAC cuando cargar los datos de conversión en su respectivo registro); c)  $\overline{CSn}$  (señal de selección del DACn seleccionado); d) Trama de datos.

y la OFDM empleando técnica de modulación QAM. Por todo ello se escoge para el presente diseño el esquema de modulación de OFDM que emplea como técnica de modulación la QAM por ser más eficiente espectralmente que la DQPSK. Con el uso de la codificación convolucional como mecanismo de detección y corrección de errores se mantuvo igual a cero el valor del BER para valores de relación señal a ruido de hasta 5 dB. Se diseñó y simuló el bloque de control de una forma muy sencilla con el empleo del Xilinx System Generator.

### Agradecimientos

Agradecemos al ingeniero Alexis Suárez Mendoza por su colaboración brindada en el desempeño del presente trabajo.

### Referencias

- [1] Martínez Rams, E. A., Cano Ortiz, S. D., and Garcerán Hernández, V. Estimulador coclear: prototipo de evaluación. Espacio Teleco, 61-70, número 1, 2010.
- [2] Mathworks. [www.mathworks.com](http://www.mathworks.com).2005.
- [3] Xilinx. [www.xilinx.com](http://www.xilinx.com).2005.
- [4] Campuzano Zubeldia, Á. and Varela Cuadrado, I. Reducción de la probabilidad de error en transmisión mediante la utilización de codificación convolucional y decodificación de Viterbi. 1-6. 2005
- [5] Jan Jorge Laura Castillo. Control de errores de datos. 1-12. 2005.
- [6] Leonard J.Cimini. Analysis and Simulation of a Digital Mobile Chanel using Orthogonal Frecuency Divison Multiplexing. IEEE Transactions on Communications, vol. 33, no. 7, pp. 665-675, July1985.
- [7] Michael Speth. OFDM Receivers for Broadband-Transmission. [www.ert.rwth-aachen.de](http://www.ert.rwth-aachen.de). 1999.
- [8] Mary Ann Ingram. OFDM Simulation Using Matlab. 1-21. 2000.
- [9] Erich Cosby. Orthogonal Frequency Division Multiplexing (OFDM): Tutorial and Analysis. 1-23. 11-12-2001.

- [10] Fernández Postigo, S., González Caballero, J., García Armada, A., and García García, J. L. Análisis de las modulaciones y los métodos de acceso para redes radio de gran capacidad en interiores. 1-2. 2005.
- [11] Moisès Serra, Xavier Rafael, Juli Ordeix, Pere Martí, and Jordi Carrabina. Prototipo demostrador de OFDM: Transmisor. 1-7. 2005.