

Estudio y Construcción de un Lazo Enganchado en Fase Usando el Programa SPICE

P. Vera Castejón, F. D. Quesada Pereira, D. Cañete Rebenaque, J. Pascual García,
J. Pérez Soler, J.L. Gómez Tornero y A. Álvarez Melcón
Departamento de Tecnologías de la Información y las Comunicaciones
Universidad Politécnica de Cartagena, 30202 Cartagena, España
e-mail: alejandro.alvarez@upct.es

Abstract—En este artículo presentamos la simulación y construcción de un lazo enganchado en Fase (PLL) usando el programa de simulación de circuitos PSPICE. Los bloques principales del PLL lo forman un oscilador controlado por voltaje (VCO), al que se conecta un limitador de amplitud y un filtro para limpiar los espúreos generados. Para el diseño del VCO se ha utilizado un oscilador básico de Colpitts, al que se incorpora en el circuito de realimentación un diodo varicap controlado por tensión. El filtro de lazo está constituido por un filtro paso bajo RC. Los resultados obtenidos muestran el correcto funcionamiento del PLL, que es capaz de engancharse en fase a una señal de entrada tomada como test, con mucha precisión.

I. INTRODUCCIÓN

Uno de los componentes que más se utilizan actualmente en circuitos electrónicos es el llamado lazo enganchado en fase (PLL, del Inglés Phase Loop Lock). Este circuito puede utilizarse como pieza fundamental de los sistemas de comunicaciones modernos, para implementar casi todas las funciones de modulación y demodulación, tanto de amplitud como de frecuencia y fase. Por ello, el circuito y funcionamiento del PLL sigue siendo objeto de estudio en diversas asignaturas de electrónica o de comunicaciones, dentro de las enseñanzas que recibe el ingeniero de telecomunicación.

En este artículo vamos a describir los trabajos efectuados dentro de la asignatura Laboratorio de Comunicaciones, impartida en tercer curso de la titulación Ingeniero de Telecomunicación en la Universidad Politécnica de Cartagena, para realizar el estudio de un PLL desde una perspectiva muy práctica y cercana al circuito real. Este estudio más práctico será el complemento ideal para las enseñanzas básicas que ha recibido el alumno sobre el funcionamiento teórico del PLL.

El circuito PLL ha sido construido utilizando el programa de simulación de circuitos PSPICE. El estudio y diseño de un PLL en el programa SPICE supone un reto considerable, ya que hay que partir prácticamente de cero a la hora de construir los diferentes componentes de que consta el PLL. Esto es especialmente así para el componente más delicado del PLL, que es el oscilador controlado por voltaje (VCO). Actualmente no hemos encontrado ningún modelo de VCO que esté disponible para su uso dentro del programa SPICE, por lo que su diseño completo es necesario antes de poder plantearnos la simulación del dispositivo PLL completo. Una vez hemos realizado un diseño satisfactorio de un VCO, el

resto de componentes puede incorporarse de manera mucho más fácilmente. Finalmente, el diseño del PLL se completará con un filtro de lazo, para lo cual utilizaremos un simple filtro paso bajo de tipo RC.

El artículo comienza con la descripción del circuito PLL global implementado en PSPICE, describiendo sus partes. Para finalizar mostraremos el funcionamiento del PLL total, estudiando el transitorio de enganche ante saltos de fase en la señal de entrada. Mostraremos cómo el diseño ha resultado ser exitoso, al comprobar las capacidades del PLL para engancharse en fase ante una señal de entrada sinusoidal.

II. DESCRIPCIÓN DEL PLL

El diagrama de bloques de un lazo enganchado en fase (PLL) puede verse en la Fig. 1. Es un circuito estándar que

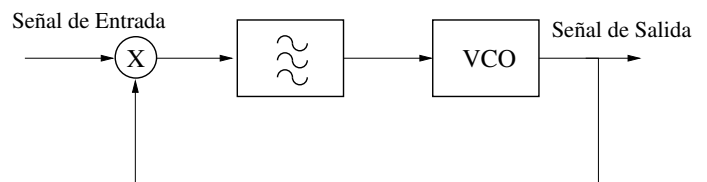


Fig. 1. Diagrama de bloques de un PLL.

contiene un detector de fase entre la señal de entrada y la señal producida por un oscilador local controlado por tensión (VCO). La señal a la salida del detector de fase se hace pasar por un filtro de lazo, generalmente compuesto por un filtro sencillo RC, aunque también puede contener circuitos más complejos como filtros activos [1]. La tensión a la salida del filtro contiene información sobre la diferencia de fases entre la señal de entrada y la señal del VCO. Esta tensión se denomina tensión de control, y es aplicada al oscilador controlado por tensión. La tensión de control aplicada, hace que el VCO modifique ligeramente la frecuencia de oscilación. El proceso continúa hasta que las fases entre la señal de entrada y la señal del VCO se igualan, momento en el que el circuito habrá quedado enganchado en fase.

Este dispositivo relativamente complejo ha sido construido con ayuda del programa SPICE. El circuito completo del PLL diseñado en PSPICE puede verse en la Fig. 2. Como ya se comentó anteriormente, la parte más crítica del circuito es el oscilador controlado por tensión (VCO). El oscilador

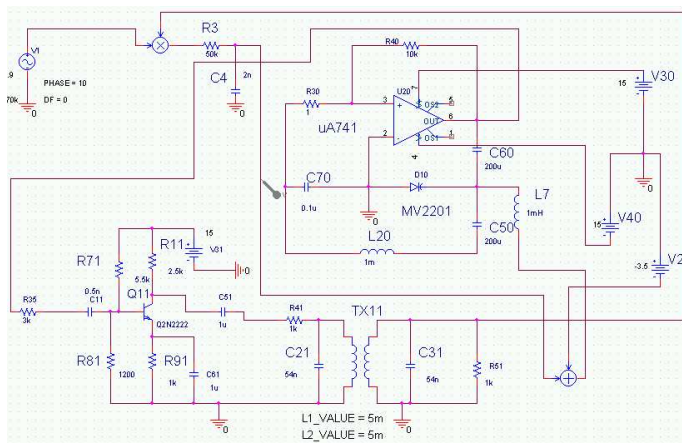


Fig. 2. Circuito total del PLL diseñado con el programa SPICE.

controlado por tensión es de tipo Colpitts, con un amplificador operacional de tipo $\mu A741$ actuando de elemento activo. El amplificador operacional está alimentado de forma simétrica, con las fuentes de tensión V30 y V40, al voltaje de polarización estándar (± 15).

El lazo de realimentación del oscilador, que fija su frecuencia de oscilación, está formado por la bobina L20 de 1mH, y por dos condensadores C70 de $0.1\mu\text{H}$. Para conseguir el control de la frecuencia de oscilación en este circuito, se ha sustituido uno de los condensadores C70 del lazo de realimentación por un diodo varactor de tipo MV2201. La capacidad variable en este diodo se consigue polarizando la unión p-n en inversa, con una tensión nominal de -3.5V. Para este fin se ha incluido la fuente de tensión continua V2 mostrada en la Fig. 2. Esta tensión se aplica al diodo varactor a través de un sumador ideal disponible en SPICE. El otro terminal del sumador se conectará a la tensión de control que viene del filtro de lazo. De esta forma la tensión de control del PLL queda aplicada en superposición con el punto de trabajo óptimo del varactor (-3.5V). Con el fin de aislar la señal de radiofrecuencia que produce el oscilador, de la señal de control aplicada, la salida del sumador se aplica al varactor a través de la bobina de paso L7 de 1mH y de los condensadores de corte C50 y C60 de $200\mu\text{F}$. La bobina L7 deja pasar las variaciones lentas de la tensión de control, mientras que ofrece una alta impedancia a la señal de radiofrecuencia del oscilador. Por su parte, los condensadores C50 y C60 cortan el paso de la señal de control hacia el lazo de realimentación del oscilador. De esta forma aseguramos que la tensión de control queda aplicada sin interferencia al diodo varactor.

Antes de pasar a describir el resto de componentes del PLL, es interesante comprobar el funcionamiento del VCO por separado. En particular, usando el VCO construido podemos implementar un sencillo modulador de frecuencia. Para ello aplicaremos como señal de control al VCO una señal sinusoidal de frecuencia 500 Hz, que actúe como señal moduladora. La frecuencia del VCO deberá cambiar siguiendo las variaciones de la señal de entrada. En la Fig. 3 mostramos la

señal obtenida a la salida del VCO. Como podemos compro-

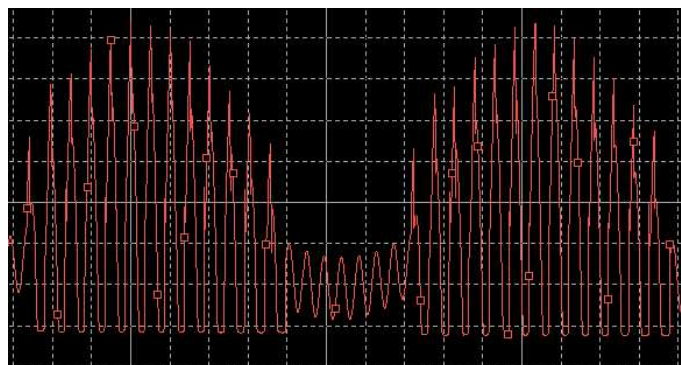


Fig. 3. Señal obtenida a la salida del VCO.

bar, la señal resultante presenta unas variaciones de frecuencia esperadas, pero también variaciones de amplitud debido a la señal moduladora. Esto es debido a que el aislamiento entre la señal del oscilador y la señal de control no es perfecto.

Con el fin de eliminar las variaciones de amplitud que no contienen información útil en la modulación de frecuencia, hemos incorporado a la salida del VCO un limitador basado en transistor. En el circuito de la Fig. 2 el transistor Q11 hace de limitador. La limitación de amplitud se consigue ajustando los puntos de corte y saturación del transistor a los valores máximos deseados de amplitud. El ajuste se realiza mediante la red estándar de polarización compuesta por las resistencias R11, R71, R81 y R91.

Con el VCO funcionando como modulador de frecuencia, la salida del limitador se presenta en la Fig. 4. Como se aprecia,

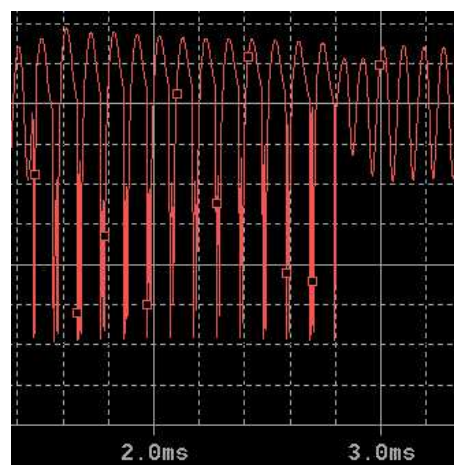


Fig. 4. Señal obtenida a la salida del limitador.

las variaciones de amplitud han quedado muy reducidas. Tan solo se aprecian unas variaciones fuertes en la señal debidas a los armónicos generados en el proceso de recorte. Estos armónicos pueden ser eliminados mediante un filtro paso banda, centrado en la frecuencia fundamental del VCO. En este caso se ha decidido incorporar un filtro de orden dos construido con un transformador doblemente sintonizado en

primario y secundario. El filtro a la salida del limitador está compuesto por el transformador TX11, junto con los condensadores C21 y C31 de 54nF. El acoplamiento del transformador se ha seleccionado para tener los dos resonadores con un nivel de acoplo por encima del valor crítico, con lo que se aprovecha toda la capacidad de selectividad del circuito [2]. Para el circuito diseñado, esto se consigue con un acoplamiento de $k = 0.35$. En la Fig. 5 se muestra la señal obtenida a la salida del filtro. Como vemos se han



Fig. 5. Señal obtenida a la salida del filtro.

eliminado las variaciones rápidas de la señal debido al proceso de filtrado. También se observa que las variaciones de amplitud han quedado muy reducidas gracias al circuito limitador con etapa de filtrado. Podemos obtener las características precisas de la señal modulada FM observando el espectro de la tensión de salida. Utilizando el módulo de la transformada rápida de Fourier de PSPICE, es posible obtener el espectro de la señal resultante, tal y como se muestra en la Fig. 6. Observando

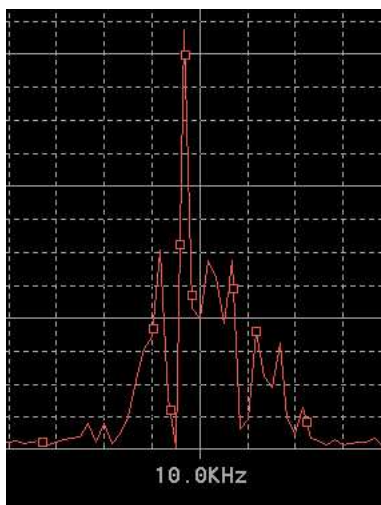


Fig. 6. Espectro de la señal del VCO después del limitador y del filtrado.

el espectro de salida podemos concluir que se ha obtenido

la modulación correcta, ya que se aprecian claramente las bandas laterales de la modulación FM. En concreto se aprecia la componente de oscilación natural del VCO a la frecuencia de 9.7 KHz, junto con las bandas laterales de la modulación en frecuencia.

Una vez el diseño del VCO ha resultado exitoso, es posible completar los restantes módulos del PLL de forma bastante sencilla. En concreto, podemos realizar la función de detector mostrada en la Fig. 1, mediante un multiplicador ideal de señales que incorpora el programa SPICE (circuito MULT de la librería ABM). Tomaremos como señal de prueba a la entrada, una señal sinusoidal de frecuencia igual a la central del PLL (9.7 KHz), y cuya fase inicial podremos ajustar para comprobar el funcionamiento del PLL ante diferentes valores de la fase de entrada. La señal de salida del VCO y la señal de entrada se llevan a los dos terminales de entrada del multiplicador ideal, tal y como se observa en la Fig. 2.

Seguidamente, la salida del multiplicador se aplica al filtro del lazo del PLL. En este caso se ha implementado un PLL de orden dos y tipo uno, mediante un sencillo filtro paso bajo RC. En el circuito de la Fig. 2 el filtro de lazo está formado por la resistencia R3 de 50KΩ y por el condensador C4 de 2nF. Finalmente, la salida del filtro de lazo se lleva a una de las entradas del sumador, de forma que queda aplicada al varactor del VCO. Esta tensión de control hará variar la frecuencia de oscilación del PLL hasta que la señal en el VCO esté enganchada en fase con la señal de test aplicada a la entrada.

III. RESULTADOS Y CONCLUSIONES

En esta sección vamos a presentar algunos resultados obtenidos con el PLL diseñado en la sección anterior. Para ello tomamos como entrada una señal sinusoidal de la misma frecuencia que la oscilación natural del VCO. Vamos a tomar en primer lugar una fase inicial de la señal de entrada de 10° . La Fig. 7 muestra la evolución de la tensión de control del PLL. Se observa un pequeño rizado de alta frecuencia debido a

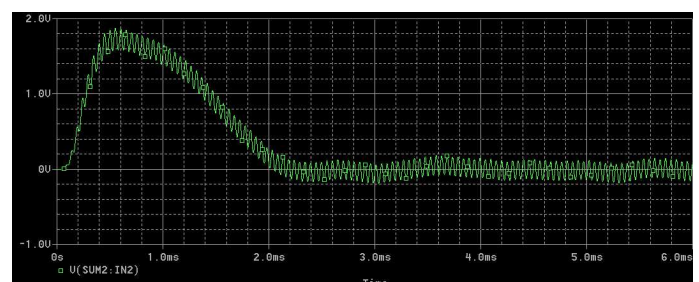


Fig. 7. Tensión de control para una señal con fase inicial de 10° .

que el filtro paso bajo RC no es capaz de anular completamente la componente de frecuencia doble que aparece a la salida del detector. Vemos sin embargo, cómo la envolvente de la tensión de control evoluciona tratando de enganchar la fase del VCO. Tras un transitorio inicial, la envolvente de la tensión de control se hace cero, momento en el que se produce el enganche de la tensión de salida con respecto de la fase

de la tensión de entrada. El instante de enganche también puede comprobarse inspeccionando las señales de entrada y del VCO, después del transitorio inicial, tal y como se muestra en la Fig. 8. Vemos como el defasaje entre ambas señales

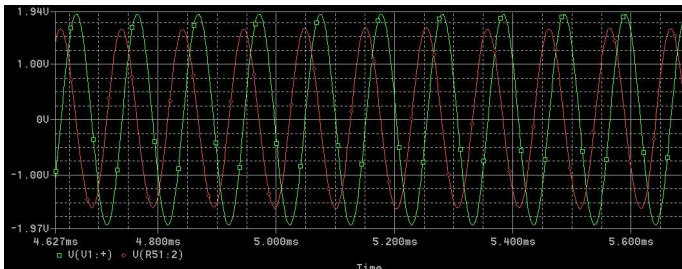


Fig. 8. Señal de entrada y del VCO después del transitorio de enganche, mostrando una diferencia de fase constante de 90° .

se mantiene constante a 90° , confirmando la propiedad del circuito PLL para engancharse en cuadratura a la fase de la señal de entrada.

Es interesante indicar que el circuito diseñado es capaz de engancharse ante diferencias de fase en un rango muy alto. Para demostrarlo vamos a repetir el análisis del PLL cuando la fase inicial de la señal de entrada es de 80° . En este caso la tensión de control obtenida se muestra en la Fig. 9. En la

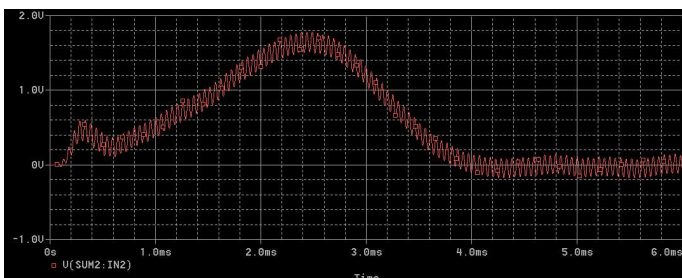


Fig. 9. Tensión de control para una señal con fase inicial de 80° .

simulación, vemos que el transitorio de enganche es más largo que en el caso anterior. En concreto, vemos que la envolvente de la tensión de control evoluciona tratando de enganchar las fases hasta 4mseg del inicio. Después de ese instante la envolvente se hace cero, indicando que se ha producido el enganche en fase de las señales. Si comparamos el transitorio de enganche con respecto al caso anterior mostrado en la Fig. 7, podemos ver que ahora el transitorio es 2mseg más largo que el obtenido para una fase inicial de 10° . En cualquier caso podemos observar cómo el PLL ha podido engancharse con éxito a la fase de la señal de entrada, también cuando la fase inicial es de 80° . Si observamos las señales de entrada y salida después del transitorio de enganche, veríamos la correspondiente diferencia de fases de 90° debida al enganche en cuadratura del PLL. Este tipo de análisis se ha repetido para cualquier fase en la señal de entrada, desde -180° hasta $+180^\circ$, obteniendo en todos los casos un buen enganche en fase del circuito.

Otro resultado interesante que podemos obtener con SPICE es el estudio del transitorio de enganche en fase a través de las

figuras de Lissajous entre las señales de entrada y del VCO. En este caso nos interesa desfasar en 90° la señal de entrada, con el fin de poder comparar la diferencia de fase entre señales que no estén en cuadratura. Como es conocido, la figura de Lissajous entre dos señales de diferente fase es una elipse. Cuando las fases entre las dos señales se parecen, la elipse se cierra cada vez más hasta convertirse en una recta, momento en el que las fases de las dos señales habrán coincidido. Para comprobar el correcto funcionamiento del PLL, esperamos ver en el diagrama de Lissajous unas elipses, de manera que según pasa el tiempo deberán ir cerrándose, hasta degenerar en rectas. En este momento se habrá producido el enganche en fase del PLL. Una cuestión interesante es cómo realizar el defasaje de 90° para la señal de entrada usando SPICE. En este trabajo hemos decidido utilizar las funciones matemáticas de SPICE, que pueden aplicarse a cualquiera de las señales que existen en un circuito. De esta forma calculamos en primer lugar el arco seno de la señal test, con el fin de obtener la fase instantánea. Posteriormente le aplicaremos a dicha fase instantánea la función coseno, con lo que estaremos aplicando efectivamente el defasaje de 90° requerido.

Hemos implementado esta técnica para nuestro PLL, y vamos a mostrar el resultado obtenido para el caso de fase inicial de 80° . El diagrama de Lissajous obtenido se presenta en la Fig. 10. Se observa claramente cómo las elipses inicialmente

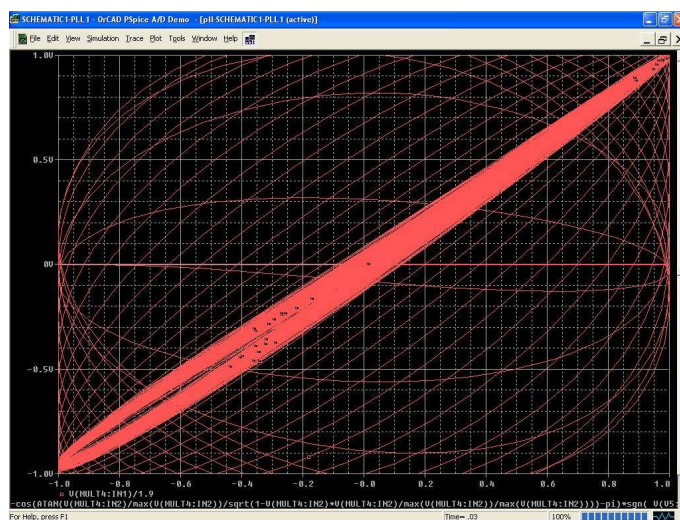


Fig. 10. Figuras de Lissajous obtenidas para el caso de fase inicial 80° .

muy abiertas van cerrándose, hasta degenerar en rectas. De los resultados obtenidos hay que destacar la alta precisión en el enganche de fase obtenido. Esto se aprecia claramente en el diagrama de Lissajous, al obtener, después del transitorio, unas elipses tan cerradas que se confunden con verdaderas rectas inclinadas.

REFERENCES

- [1] M. Sierra and et. al., *Electrónica de Comunicaciones*. New York: Pearson, Prentice Hall, 2002.
- [2] G. Matthaei and E. Yones, *Microwave Filters, Impedance Matching Networks, and Coupling Structures*. Boston, Massachusetts, USA: Artech House, 1980.